

UNIVERSIDAD NACIONAL DE CÓRDOBA

FACULTAD DE CIENCIAS EXACTAS, FÍSICAS Y NATURALES

CARRERA INGENIERÍA ELECTRÓNICA

PROYECTO INTEGRADOR PARA LA OBTENCIÓN DEL

TÍTULO DE GRADO DE INGENIERO ELECTRÓNICO

“UP CONVERTER DE HF A UHF PARA APLICACIONES LTE”

Alumnos:

Rodrigo Horacio Cervetto

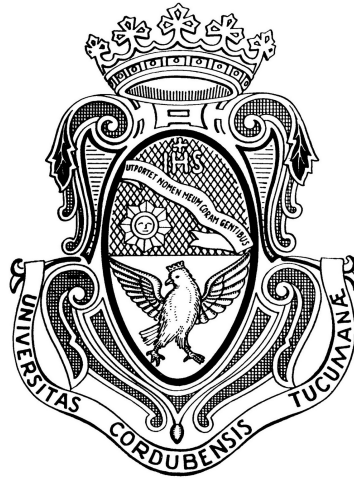
Federico Tomás Dadam

Director:

MCs. Ing. José Luis Amado

Córdoba, República Argentina

Junio 2019



UNIVERSIDAD NACIONAL DE CÓRDOBA

FACULTAD DE CIENCIAS EXACTAS, FÍSICAS Y NATURALES

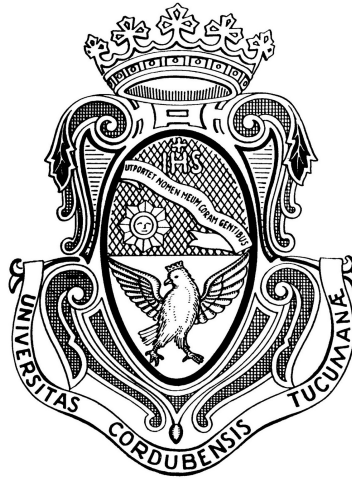
ESCUELA DE INGENIERÍA ELECTRÓNICA

El Tribunal Evaluador reunido en este acto y luego de haber aprobado la Solicitud de Aprobación de Tema y efectuado las distintas instancias de correcciones del Informe del Proyecto Integrador para la obtención del Título de Grado “Ingeniero Electrónico” y cumpliendo con el Reglamento correspondiente, declaran el Informe Final de los estudiantes: **Rodrigo Horacio Cervetto y Federico Tomás Dadam** como “aceptado sin correcciones” y la defensa oral Aprobada. Por lo tanto, luego de haber tenido en cuenta los aspectos de evaluación que indica el Reglamento, el Proyecto Integrador se considera Aprobado. Se firma el Acta de Examen correspondiente y se distribuyen los ejemplares impresos.

NOTA:

Firma y aclaración del Tribunal Evaluador:

Fecha:



UNIVERSIDAD NACIONAL DE CÓRDOBA

FACULTAD DE CIENCIAS EXACTAS, FÍSICAS Y NATURALES

ESCUELA DE INGENIERÍA ELECTRÓNICA

Quien suscribe el Profesor Mcs. Ing. José Luis Amado en su carácter de Director del Proyecto Integrador de los estudiantes Rodrigo Horacio Cervetto y Federico Tomás Dadam, denominado: UP CONVERTER DE HF A UHF PARA APLICACIONES LTE, considera que el desarrollo del trabajo se ha completado según lo especificado en la Solicitud de Aprobación de Tema y se encuentra en condiciones de tramitar su defensa.

A los efectos de quién corresponda, en fecha:

Firma y aclaración del Director.

*Dedicado a mi familia, a mis amigos, a mis profesores
y a la Universidad pública y gratuita.
- Federico.*

*A mis padres, por tanto esfuerzo, paciencia y apoyo
que me permitieron seguir adelante cada día.
- Rodrigo.*

Resumen

En este trabajo se realizó el diseño, simulación, implementación y medición de un *up converter* analógico en dos etapas independientes. Se logró elevar la frecuencia de una portadora, modulada o no, de 10.7 MHz, (FI de la banda FM), hasta 2.16 GHz (Banda LTE). Esto forma parte de un sistema de radiocomunicaciones completo, desarrollado por estudiantes de grado en distintos proyectos integradores.

El *up converter* se dividió en dos etapas, la primera eleva la frecuencia desde HF a VHF, el mezclador es activo, implementado con un MOSFET de doble compuerta. La segunda etapa eleva de VHF a UHF con un mezclador pasivo doblemente balanceado. Filtros pasabanda atenúan los productos de intermodulación luego de cada conversión.

La arquitectura modular permitió mantener un costo acotado y realizar verificaciones de funcionamiento por etapas, pero genera pérdidas de inserción significativas.

Área Temática

Comunicaciones, Analógica.

Asignaturas

Electrónica Analógica III, Electrónica Analógica II, Teoría de las comunicaciones.

Palabras Claves

upconverter, mezclador, conversión, radiocomunicaciones, transmisor, LTE

Abstract

In this project we have designed, simulated, implemented and measured an analog upconverter, divided into two separate stages. We could rise the frequency of a carrier, modulated or not, from 10.7 MHz (FM band IF), up to 2.16 GHz (LTE Band). This project is part of a complete radiocommunication system, developed by undergraduate students in several thesis.

The upconverter was divided in two stages, the first one rise the frequency from HF to VHF, with an active mixer implemented with a dual gate MOSFET. The second stage rises from VHF to UHF with a double balanced passive mixer. Two bandpass filters dim intermodulation products after each conversion.

The modular architecture used allowed us to maintain low cost and perform staged performance checks, but it comes with significative insertion losses.

Thematic Area

Communications, Analog.

Subjects

Analog Electronics III, Analog Electronics II, Communications Theory.

Keywords

upconverter, mixer, conversion, radiocommunications, transmitter, LTE

Resumo

Neste projeto nós projetamos, simulamos, implementamos e medimos um conversor analógico, dividido em duas etapas separadas. Poderíamos elevar a frequência de uma portadora, modulada ou não, de 10,7 MHz (FI banda FM), até 2,16 GHz (banda LTE). Este projeto faz parte de um sistema completo de radiocomunicação, desenvolvido por alunos de graduação em diversas teses.

O upconverter foi dividido em dois estágios, o primeiro elevou a frequência de HF para VHF, com um misturador ativo implantado com um MOSFET de dupla porta. O segundo estágio sobe de VHF para UHF com um mixer passivo balanceado duplo. Dois filtros de passagem de banda escurecem os produtos de intermodulação após cada conversão.

A arquitetura modular usada nos permitiu manter o baixo custo e executar verificações de desempenho em estágios, mas ele vem com perdas de inserção significativas.

Área Temática

Comunicação, Analógico.

Assuntos

Eletrônica Analógica III, Eletrônica Analógica II, Teoria das Comunicações.

Palavras Chaves

upconverter, mixer, conversão, radiocomunicação, transmissor, LTE

Índice general

I	Introducción	1
II	Marco Teórico	7
1.	Mezcladores	9
1.1.	Introducción	11
1.2.	Categorías y parámetros	14
1.3.	Intermodulación de un único tono y de múltiples tonos	18
1.4.	Mezcladores a diodos balanceados	20
1.5.	Divisores de potencia y transformadores híbridos	23
1.6.	Mezcladores con MOSFET de doble compuerta	26
2.	Síntesis de filtros con componentes discretos	37
2.1.	Introducción	39
2.1.1.	Tipos de filtros	40
2.2.	Escalamiento de frecuencia e impedancia y transformaciones en frecuencia	43
2.3.	Funciones de aproximación	45
3.	Filtros de Microondas	55
3.1.	Introducción	57
3.2.	Implementación de filtros en RF	57
3.2.1.	Transformaciones de Richard	58
3.2.2.	Identidades de Kuroda	59
3.3.	Filtros de líneas acopladas	60
3.3.1.	Propiedades de una línea de transmisión acoplada	60
3.3.2.	Diseño de un filtro pasabanda	66
4.	Etapas acopladoras	71
4.1.	Introducción	73

4.2. Antecedentes	74
4.3. Acoplador Pi	74
5. Inductores con núcleo de aire	77
5.1. Introducción	79
5.2. Método de cálculo	79
III Marco metodológico	85
6. Generalidades y Especificaciones	87
6.1. Especificaciones del sistema	89
6.2. Pérdidas de cables SMA	93
6.3. Oscilador Local de UHF	95
6.4. Keysight ADS	99
6.4.1. Harmonic Balance Simulation	99
6.4.2. S parameter Simulation	100
6.4.3. EM Simulation	100
6.4.4. EM CoSimulation	101
6.5. Linear Technology Spice	102
6.5.1. Transient Simulation	102
6.5.2. AC Simulation	103
6.5.3. Fast Fourier Transform	103
7. Mezclador VHF	105
7.1. Diseño	107
7.1.1. Antecedentes	107
7.1.2. Mezclador basado en MOSFET de doble compuerta	109
7.2. Simulaciones	111
7.2.1. Medición de la impedancia de salida	111
7.2.2. Cálculo del circuito adaptador de salida	112
7.2.3. Simulaciones del mezclador VHF	114
7.3. Mediciones	122

8. Filtro VHF	131
8.1. Diseño	133
8.1.1. Introducción	133
8.1.2. Procedimiento	134
8.2. Simulaciones	139
8.3. Mediciones	142
9. Mezclador UHF	149
9.1. Diseño	151
9.2. Simulaciones	152
9.3. Mediciones	162
10. Filtro UHF	167
10.1. Diseño	169
10.2. Simulaciones	174
10.3. Mediciones	176
IV Resultados	179
V Conclusiones	187
VI Bibliografía y Referencias	191
VII Anexo I: Hojas de datos	195
VIII Anexo II: Esquemas Generales	255
IX Anexo del Proyecto Integrador	265

Índice de figuras

0.1. Diagrama general simplificado del radioenlace y detalle del <i>up converter</i> . Fuente: propia.	3
1.1. Representación gráfica de los parámetros de un mezclador. Fuente: propia.	18
1.2. Mezclador simplemente balanceado. Fuente: [1]	21
1.3. Tensión de LO y salida del mezclador simplemente balanceado. Fuente: [1]	21
1.4. Mezclador doblemente balanceado. Fuente: [1].	22
1.5. Corrientes del mezclador doblemente balanceado. Fuente: [1].	23
1.6. Tensión de LO y salida del mezclador doblemente balanceado. Fuente: [1].	23
1.7. Balun con ferrita y tres bobinados en operación Δ . Fuente: propia.	24
1.8. Balun con ferrita y tres bobinados en operación Σ . Fuente: propia.	25
1.9. Circuitos balun de microondas. Fuente: [4].	26
1.10. Esquemático de un mezclador a FET. Fuente: [3]	28
1.11. Características de transferencia de un JFET. Fuente: [1]	28
1.12. Esquemático de un mezclador a DGMOSFET. Fuente: [3]	31
1.13. Característica i_D vs V_{DS} de un DGMOSFET. Fuente: [7]	32
1.14. Característica i_D vs V_{GS1} de un DGMOSFET. Fuente: [1]	34
1.15. Transconductancia de un DGMOSFET. Fuente: [1]	35
2.1. Amplitud de un filtro pasa bajos. Fuente: [16].	41
2.2. Amplitud de un filtro pasa altos. Fuente: [16].	42
2.3. Amplitud de un filtro pasa banda. Fuente: [16].	42
2.4. Amplitud de un filtro rechaza banda. Fuente: [16].	43
2.5. Diagrama de atenuación para la transformación pasa bajos a pasa banda. Fuente: [16].	45
2.6. Respuesta de filtros pasabajos de Butterworth. Fuente: [16].	47
2.7. Respuesta de filtros pasabajos de Chebyshev. Fuente: [16].	48
2.8. Respuesta de filtros pasabajos inverso de Chebyshev. Fuente: [16].	49
2.9. Respuesta de filtros pasabajos elípticos. Fuente: [16].	51
2.10. Respuesta en amplitud de filtros de orden 4. Fuente: [16].	51

2.11. Retardo de grupo para filtros de orden 4. Fuente: [16].	52
2.12. Orden y Retardo de grupo para filtros con iguales especificaciones. Fuente: [16].	52
3.1. Identidades de Kuroda. Fuente: [4].	59
3.2. Campos magnéticos en modo par e impar. Fuente: [17].	60
3.3. Definiciones de una sección de líneas de transmisión acopladas. Fuente: [4]	61
3.4. Diez tipos de filtros. Fuente: [4].	64
3.5. Impedancia imagen de red de dos puertos. Fuente: [4].	65
3.6. Parte real de la impedancia imagen del filtro pasabanda. Fuente: [4].	65
3.7. Circuito equivalente de dos líneas acopladas. Fuente: [4].	66
3.8. Equivalencia entre N+1 secciones de líneas acopladas. Fuente: [4].	67
3.9. Equivalente de componentes discretos para $N = 2$ y su simplificación. Fuente: [4].	68
3.10. Factores de escala para los elementos reactivos, Maximum Flatness $g_0 = 1$, $\omega_c =$ 1 rad/s. Fuente: [4].	70
3.11. Atenuación de un filtro Maximum Flatness en función de la frecuencia normalizada, parametrizada en el número de etapas. Fuente: [4].	70
4.1. Tipos de acopladores. Fuente: propia.	73
4.2. Circuito físico. Fuente: propia.	75
4.3. Modelo matemático serie. Fuente: propia.	75
5.1. Dimensiones generales de un inductor solenoide. Fuente: [19].	80
5.2. Factor de calidad de un inductor en función de la separación entre espiras. Fuente: [19].	83
6.1. Esquema general de implementación. Fuente: propia.	90
6.2. Esquemático de la conversión en VHF. Fuente: propia.	91
6.3. Esquemático de la conversión en UHF. Fuente: propia.	92
6.4. Cables utilizados para la conexión de etapas y para las mediciones. Fuente: propia.	93
6.5. Respuesta de los cables SMA para distintos valores de TG. Fuente: propia.	94
6.6. Pérdidas de los cables SMA a distintas frecuencias. Fuente: propia.	94
6.7. PLL Evaluation Board. Fuente: [21].	96
6.8. Control del PLL. Fuente: propia.	96
6.9. Placa de evaluación del amplificador de LO. Fuente: [20].	97

6.10. Ganancia del amplificador de LO. Fuente: propia.	98
6.11. Espectro de salida del PLL amplificado. Fuente: propia.	98
7.1. Mixer a MOSFET de doble compuerta. Fuente: [10].	107
7.2. Características estáticas del Dual Gate Mosfet utilizado. Fuente: [24].	109
7.3. Circuito de mezclador basado en MOSFET de doble compuerta. Fuente: propia.	109
7.4. Circuito para medir la impedancia de salida. Fuente: propia.	112
7.5. Simulación AC para encontrar la reactancia de salida. Fuente: propia.	112
7.6. Potencia de salida para distintas resistencias de carga. Fuente: propia.	113
7.7. Esquemático del acoplador de salida. Fuente: propia.	114
7.8. Espectro de las señales de entrada y salida. Fuente: propia.	115
7.9. Potencia de las señales en el puerto IF. Fuente: propia.	117
7.10. Potencia de las señales en el puerto LO. Fuente: propia.	117
7.11. Potencia de las señales en el puerto RF. Fuente: propia.	118
7.12. Potencia de IF en puerto IF paramétrica en RD. Fuente: propia.	119
7.13. Potencia de IF en puerto IF paramétrica en RG1. Fuente: propia.	119
7.14. Aislamiento entre puertos IF-LO. Fuente: propia.	120
7.15. Aislamiento entre puertos IF-RF. Fuente: propia.	120
7.16. Aislamiento entre puertos RF-LO. Fuente: propia.	121
7.17. Pérdida de conversión. Fuente: propia.	121
7.18. Esquemático de la medición de un inductor. Fuente: propia.	123
7.19. Mezclador VHF implementado. Fuente: propia.	124
7.20. Equipos utilizados para generar las señales del mezclador VHF. Fuente: propia.	124
7.21. Salida mezclador VHF - Ref Level = 0 dBm. Fuente: propia.	126
7.22. Salida mezclador VHF - Ref Level = -25 dBm. Fuente: propia.	126
7.23. Salida mezclador VHF en <i>Full Span</i> . Fuente: propia.	127
7.24. Salida del mezclador VHF y Filtro VHF. Fuente: propia.	127
7.25. Salida del mezclador luego del filtro. Fuente: propia.	128
7.26. Potencia de salida en IF medida. Fuente: propia.	128
7.27. Potencia de salida en IF variando R_{G1} medida. Fuente: propia.	129
7.28. Potencias en puerto IF medidas. Fuente: propia.	129
7.29. Ganancia de conversión medida. Fuente: propia.	130

7.30. Aislamiento entre puertos. Fuente: propia.	130
8.1. Herramienta de diseño de filtros en ADS. Fuente: propia.	133
8.2. Simulación de parámetros S en ADS. Fuente: propia.	136
8.3. Filtros ideales obtenidos con la herramienta de síntesis de ADS. Fuente: propia.	137
8.4. Comparación de respuestas de filtros ideales en VHF. Fuente: propia.	138
8.5. Comparación de respuestas de filtros normalizados en VHF. Fuente: propia.	139
8.6. Respuesta del filtro inverso de Chebyshev. Fuente: propia.	140
8.7. Comparación de filtros inversos de Chebyshev. Fuente: propia.	141
8.8. Herramientas para la cosimulación. Fuente: propia.	141
8.9. Efecto de la tolerancia de los componentes en simulación de Montecarlo. Fuente: propia.	142
8.10. Filtro inverso de Chebyshev a implementar. Fuente: propia.	142
8.11. Implementación del filtro VHF. Fuente: propia.	144
8.12. Ancho de banda del filtro VHF. Fuente: propia.	144
8.13. Medición del <i>ripple</i> en la banda de paso del filtro VHF. Fuente: propia.	145
8.14. Medición de la frecuencia del <i>notch</i> del filtro VHF. Fuente: propia.	145
8.15. Respuesta en frecuencia del filtro VHF con $TG = -30 \text{ dBm}$. Fuente: propia.	146
8.16. Efecto del blindaje en el filtro VHF. Fuente: propia.	147
9.1. Kit de mezcladores de Minicircuits. Fuente: [25].	151
9.2. Rendimiento típico del MCA1-42+. Fuente: [25].	152
9.3. Circuito para simulación de mezclador a diodos doblemente balanceado. Fuente: propia.	152
9.4. Simulación de mezclador de UHF. Fuente: propia.	153
9.5. Espectros presentes en la entrada y salida del mezclador de UHF. Fuente: propia.	154
9.6. Pérdida de conversión del mezclador en UHF. Fuente: propia.	155
9.7. Impedancias y ROE del mezclador en UHF. Fuente: propia.	155
9.8. Simulación para compresión de conversión del mezclador en UHF. Fuente: propia.	156
9.9. Curva de pérdida de conversión para mezclador de UHF. Fuente: propia.	156
9.10. Simulación de la compresión de conversión para mezclador de UHF. Fuente: propia.	157
9.11. Esquemático para simulación de figura de ruido para mezclador en UHF. Fuente: propia.	158
9.12. Simulación de figura de ruido para mezclador en UHF. Fuente: propia.	158
9.13. Variación de la figura de ruido para mezclador en UHF. Fuente: propia.	158

9.14. Simulación de figura de ruido para mezclador en UHF. Fuente: propia.	159
9.15. Esquemático para simulación de IP3 para mezclador en UHF. Fuente: propia.	159
9.16. Punto de intersección de tercer orden por simulación. Fuente: propia.	160
9.17. Simulación del IP3 en función de P_{RF} . Fuente: propia.	160
9.18. Simulación del IP3 en función de P_{LO} . Fuente: propia.	161
9.19. Mezclador en UHF implementado. Fuente: propia.	162
9.20. Bandas laterales del mezclador UHF. Fuente: propia.	163
9.21. Potencia en puerto IF del mezclador UHF. Fuente: propia.	164
9.22. Pérdidas de conversión del mezclador UHF. Fuente: propia.	164
9.23. Aislamiento entre puertos del mezclador UHF. Fuente: propia.	165
10.1. Comparación de las respuestas de filtros de microtiras. Fuente: propia.	170
10.2. Respuesta de un filtro MF para distintos órdenes. Fuente: propia.	171
10.3. Respuesta de un filtro MF para distintos anchos de banda. Fuente: propia.	172
10.4. Retardo de grupo para los distintos filtros con $\omega_c = 2,0 \text{ GHz}$. Fuente: [4].	173
10.5. Herramienta de cálculo de microtiras <i>LineCalc</i> . Fuente: propia.	174
10.6. Circuito para la simulación del filtro UHF. Fuente: propia.	175
10.7. Resultados de simulación del filtro UHF. Fuente: propia.	175
10.8. Layout del filtro UHF para simulación electromagnética. Fuente: propia.	175
10.9. Circuito del filtro UHF con un <i>notch</i> en la frecuencia de LO. Fuente: propia.	176
10.10 Simulación del filtro UHF con un <i>notch</i> en la frecuencia de LO. Fuente: propia.	176
10.11 Filtro UHF implementado. Fuente: propia.	177
10.12 Pérdidas en la banda de paso del filtro UHF. Fuente: propia.	178
10.13 Frecuencias de corte del filtro UHF. Fuente: propia.	178
10.14 Conexión del sistema completo. Fuente: propia.	181
10.15 Bandas laterales sin el filtro UHF. Fuente: propia.	184
10.16 Banda lateral superior del sistema completo. Fuente: propia.	184
10.17 Nivel de oscilador local de salida del sistema completo. Fuente: propia.	185

Índice de tablas

1.1. Productos de intermodulación por la mezcla de dos señales de distinto orden. Fuente: propia.	13
1.2. Productos de intermodulación por la mezcla de dos señales de distinta frecuencia. Fuente: propia.	14
2.1. Resultado de la transformación pasa bajos a pasa banda. Fuente: propia.	44
6.1. Especificaciones del filtro cerámico. Fuente: propia.	89
6.2. Frecuencias del producto de intermodulación de tercer orden en VHF. Fuente: propia.	92
6.3. Frecuencias del producto de intermodulación de tercer orden en UHF. Fuente: propia.	92
6.4. Pérdidas de los cables SMA. Fuente: propia.	95
6.5. Valores de potencia de salida del PLL. Fuente: propia.	97
7.1. Parámetros de diseño del inductor. Fuente: propia.	123
7.2. Medición de inductancia. Fuente: propia.	123
8.1. Parámetros de diseño para filtro en VHF. Fuente: propia.	134
8.2. Parámetros de diseño para filtro inverso de Chebyshev en VHF. Fuente: propia. . . .	135
8.3. Valores de inductores. Fuente: propia.	143
8.4. Medición de inductores. Fuente: propia.	143
10.1. Parámetros de diseño para filtro en UHF. Fuente: propia.	173

Parte I

Introducción

Antecedentes breves del problema

En el marco del diseño e implementación de un radioenlace para aplicaciones LTE por parte de alumnos de grado de la carrera de ingeniería electrónica, se han implementado distintos bloques a través de proyectos integradores. Estos son dos antenas *Patch*, amplificadores de media potencia (MPA) y de bajo ruido (LNA), y, el más reciente, un bloque de *down conversion* que se conecta al LNA y baja la frecuencia de la señal de UHF a HF para su detección y demodulación.

Todos estos bloques se muestran de manera simplificada en la Figura 0.1, junto con un detalle del *up converter*. En la Figura 6.1, se detallan los autores de cada bloque y algunos valores de referencia que definen el radioenlace.

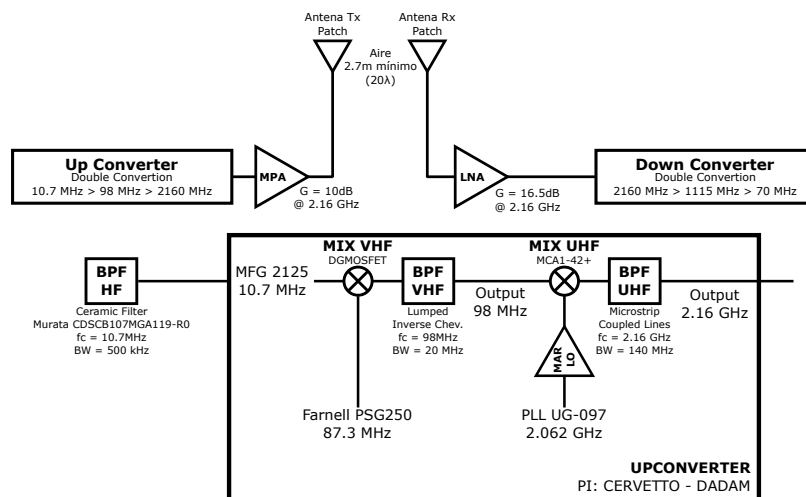


Figura 0.1: Diagrama general simplificado del radioenlace y detalle del *up converter*. Fuente: propia.

Relevancia de trabajo

El proceso de conversión en frecuencia es necesario y está presente en todos los sistemas de comunicaciones. Mientras que la modulación de las portadoras con información por lo general se realiza a frecuencias bajas, para transmitir esta señal modulada a través de antenas en un enlace radioeléctrico, es necesario transferir el ancho de banda que contiene la información deseada a una radiofrecuencia.

Debido a limitaciones de parámetros físicos, técnicas de fabricación, tecnologías y costos, para irradiar potencia las antenas deben trabajar a una frecuencia lo suficientemente elevada. Esta trans-

lación en frecuencias debe realizarse con circuitos que mantengan ciertos parámetros de la señal que hacen posible su detección y demodulación. Estos circuitos se conocen como mezcladores o convertidores de frecuencia.

Motivación para la elección del tema

El diseño e implementación de un circuito capaz de hacer una *up conversion*, además de estar incluido dentro de las incumbencias de un ingeniero electrónico, propone un desafío técnico en el contexto de este proyecto. Desarrollar circuitos en radiofrecuencia implica tener en cuenta la interacción de múltiples áreas de la electrónica, como la teoría de las comunicaciones, el análisis matemático, las tecnologías de fabricación de componentes electrónicos, entre otras.

Aplicar los conocimientos y técnicas adquiridos para desarrollar soluciones a los distintos problemas que el trabajo en alta frecuencia presenta, mientras se mantiene un costo acotado y especificaciones necesarias para un radioenlace funcional, ha sido el motivo de elección de este tema por parte de los autores de este trabajo.

Formulación del problema

Estudiar, diseñar, simular e implementar los bloques necesarios para la elevación en frecuencia de una señal de HF hasta $2,16\text{ GHz}$ (UHF) para aplicaciones LTE.

Debido a las tecnologías de fabricación disponibles, la cantidad de etapas deberá ser la mínima necesaria para disminuir las pérdidas de inserción inherentes a la arquitectura modular que se utilizó en otros proyectos y que se utilizará en este.

Además, la cantidad de etapas deberá ser suficiente para que los saltos en frecuencia permitan la fabricación de filtros pasabanda con materiales y componentes accesibles en el mercado a un costo acotado.

Objetivo General y Objetivos Específicos

Objetivo General

En el marco de la realización de un sistema funcional analógico de radiocomunicaciones emprendido por el LRFyM, nos proponemos continuar el desarrollo del sistema realizando un prototipo

del bloque mezclador elevador de frecuencia para el transmisor. Se busca realizar un diseño que aplique los conocimientos adquiridos durante la carrera de ingeniería electrónica y que tenga un costo acotado.

Objetivos Específicos

- Analizar los requerimientos de los dos mezcladores y dos filtros del sistema, en base a las especificaciones de los bloques ya realizados y estableciendo especificaciones coherentes para los bloques a realizar.
- Diseñar distintas alternativas de implementación en base a lo propuesto por las fuentes bibliográficas.
- Seleccionar una alternativa de implementación para cada uno de los circuitos necesarios que posibiliten la conversión de frecuencias, en base a lo propuesto por las fuentes bibliográficas.
- Simular la alternativa seleccionada de cada uno de los cuatro bloques para corroborar su correcto desempeño.
- Implementar la alternativa seleccionada de cada bloque en un prototipo físico funcional.
- Medir el desempeño de cada bloque por separado y contrastar con los resultados de simulación.
- Medir el desempeño de los bloques en conjunto.

Metodología de trabajo

La metodología de trabajo de este proyecto se ha centrado en el estudio general del sistema para la definición de las frecuencias que debían ser utilizadas, principalmente para que los filtros necesarios fuesen realizables con las tecnologías disponibles.

Una vez definidas las frecuencias de trabajo, para cada una de las etapas se comenzó estudiando las alternativas propuestas por la bibliografía y se exploraron alternativas comerciales y sus funcionalidades.

Una vez escogida la alternativa de implementación, se comenzaron las simulaciones en el software CAE apropiado y en función de los resultados observados se hicieron las modificaciones necesarias para simplificar o adaptar mejor el circuito a las especificaciones.

Una vez alcanzados los requerimientos en simulación, se diseñó la placa y se implementó el circuito, teniendo en cuenta la necesidad de ajuste de los valores de componentes del circuito se previó

de componentes ajustables, utilizados durante las mediciones para obtener el máximo rendimiento posible.

Orientación al lector de la organización del texto

Este informe pretende guiar al lector durante los pasos seguidos en la metodología de trabajo. En el marco teórico se destaca contenido bibliográfico esencial para la comprensión de los circuitos implementados en el prototipo.

El marco metodológico comienza con una breve descripción de los criterios tomados para determinar los valores de frecuencia y potencia para cada una de las etapas y las generalidades con respecto a los software de simulación. El resto se divide en cada una de las etapas por separado. A su vez, cada una de ellas se divide en las subetapas necesarias para mostrar la evolución desde el estudio teórico hasta la implementación física. Al final del marco metodológico se muestran las mediciones de las etapas en conjunto.

Para finalizar, se resumen los resultados y se da una apreciación propia del proyecto en las conclusiones, especificando además, las posibles mejoras.

En los anexos se puede encontrar la información técnica de los equipos utilizados y las hojas de datos de los componentes necesarios.

Parte II

Marco Teórico

Capítulo 1

Mezcladores

1.1. Introducción

Un mezclador es un circuito utilizado para proveer una traslación de frecuencia desde la señal de entrada a la señal de salida. Para producir esa frecuencia no presente a la entrada, es imprescindible una no linealidad. Cualquier dispositivo no lineal puede servir como mezclador (diodos, BJTs, FETs e incluso reactores saturables). Para la selección del dispositivo se deben tener en cuenta parámetros tales como la ganancia, la figura de ruido, la estabilidad, el rango dinámico, las armónicas no deseadas, la distorsión, entre otros [1] [11].

Un mezclador es utilizado tanto en el transmisor como en el receptor de un sistema de radiocomunicaciones. Lo usual es que en el transmisor se utilice en configuración de *up converter*, y en el receptor en configuración de *down converter*, para trasladar hacia arriba o hacia abajo en frecuencia la señal deseada. Un mezclador es un circuito de tres terminales, la entrada de señal, la entrada de oscilador local LO y la salida [2].

La entrada del oscilador local debe ser una señal fuerte para proveer un cambio abrupto entre estado de conducción y corte, haciendo que el puerto del oscilador local sea inherentemente no lineal. Se puede demostrar que si el cambio no fuese abrupto, linealizando el puerto de LO, el mezclador tendrá menor ganancia y mayor figura de ruido. El puerto de RF debe permanecer lo suficientemente lineal para satisfacer los requerimientos de intermodulación y compresión [2].

La mayoría de los mezcladores pasivos son circuitos bilaterales y la convención de nombre para los terminales adoptada en este trabajo es la correspondiente a *down converters* para facilitar la lectura de las fuentes bibliográficas que mayoritariamente se centran en esta operación. Cuando un mezclador es utilizado para *down conversion*, la entrada de señal es RF y la salida es IF; cuando es utilizado para *up conversion*, la entrada es IF y la salida es RF [11].

El análisis básico de un mezclador se realiza considerando un dispositivo no lineal con dos tensiones de entrada $v_1(t)$ y $v_2(t)$ con diferentes frecuencias f_1 y f_2 , respectivamente. La relación entre la entrada y la salida se puede expresar en una serie de Taylor como en 1.1.

$$i_o(t) = I_o + av_i(t) + b(v_i(t))^2 + c(v_i(t))^3 + \dots \quad (1.1)$$

Donde $v_i(t) = v_1(t) + v_2(t)$ e I_o es la corriente de salida en reposo. Como la entrada tiene diferentes frecuencias, en la salida se generarán frecuencias suma y diferencia, además de armónicas de orden superior. Cada una de estas frecuencias en la salida son los productos intermodulación de orden

n-ésimo.

Considerando únicamente los tres primeros términos de 1.1, sea la señal de entrada representada por 1.2 y, usando las relaciones trigonométricas expresadas en 1.3, se puede obtener la expresión de los armónicos de primero, segundo y tercer orden, expresados en 1.4 y explicitados en la Tabla 1.1. En la Tabla 1.2 se organizan los coeficientes por frecuencia.

$$v_i(t) = v_1(t) + v_2(t) = V_{RF}\cos(\omega_{RF}t) + V_{LO}\cos(\omega_{LO}t) \quad (1.2)$$

$$\left\{ \begin{array}{l} (a+b)^2 = a^2 + b^2 + 2ab \\ (a+b)^3 = a^3 + 3a^2b + 3b^2a + b^3 \\ \cos(a)\cos(b) = 1/2(\cos(a+b) + \cos(a-b)) = 1/2(\cos(a+b)\cos(b-a)) \\ \cos^2(a) = 1/2(1 + \cos(2a)) \\ \cos^3(a) = 1/4(3\cos(a) + \cos(3a)) \end{array} \right. \quad (1.3)$$

$$\begin{aligned} i_o(t) = & I_o + \\ & aV_{RF}\cos(\omega_{RF}t) + aV_{LO}\cos(\omega_{LO}t) + \\ & b\frac{V_{RF}^2}{2}[1 + \cos(2\omega_{RF}t)] + \\ & b\frac{V_{LO}^2}{2}[1 + \cos(2\omega_{LO}t)] + \\ & bV_{LO}V_{RF}[\cos((\omega_{RF} + \omega_{LO})t) + \cos((\omega_{LO} - \omega_{RF})t)] + \\ & c\frac{V_{RF}^3}{4}[3\cos(\omega_{RF}t) + \cos(3\omega_{RF}t)] + \\ & c\frac{3V_{RF}^2V_{LO}}{2}[\cos(\omega_{LO}t) + \frac{1}{2}(\cos((2\omega_{RF} + \omega_{LO})t) + \cos((2\omega_{RF} - \omega_{LO})t))] + \\ & c\frac{3V_{LO}^2V_{RF}}{2}[\cos(\omega_{RF}t) + \frac{1}{2}(\cos((2\omega_{LO} + \omega_{RF})t) + \cos((2\omega_{LO} - \omega_{RF})t))] + \\ & c\frac{V_{LO}^3}{4}[3\cos(\omega_{LO}t) + \cos(3\omega_{LO}t)] \end{aligned} \quad (1.4)$$

Si el dispositivo no lineal tuviese una ley cuadrática sería ideal como mezclador, pues considerando únicamente el segundo y tercer término de 1.1, se obtendrían únicamente los armónicos de primer y segundo orden, y filtrando los de primer orden y una de las bandas laterales de segundo

Orden	Expresión
1 ^{er} orden	$\cos(\omega_{RF})[aV_{RF}]$ $\cos(\omega_{LO})[aV_{LO}]$
2 ^{do} orden	$b\frac{V_{RF}^2}{2} + b\frac{V_{LO}^2}{2}$ $\cos(2\omega_{RF}t)(b\frac{V_{RF}^2}{2})$ $\cos(2\omega_{LO}t)(b\frac{V_{LO}^2}{2})$ $\cos((\omega_{RF} + \omega_{LO})t)(bV_{LO}V_{RF})$ $\cos((\omega_{RF} - \omega_{LO})t)(bV_{LO}V_{RF})$
3 ^{er} orden	$\cos(\omega_{RF})[c\frac{3}{4}V_{RF}^3 + c\frac{3}{2}V_{RF}V_{LO}^2]$ $\cos(\omega_{LO})[c\frac{3}{4}V_{RF}^3 + c\frac{3}{2}V_{RF}^2V_{LO}]$ $\cos((2\omega_{RF} + \omega_{LO})t)[c\frac{3}{4}V_{RF}^2V_{LO}]$ $\cos((2\omega_{RF} - \omega_{LO})t)[c\frac{3}{4}V_{RF}^2V_{LO}]$ $\cos((2\omega_{RF} + \omega_{LO})t)[c\frac{3}{4}V_{LO}^2V_{RF}]$ $\cos((2\omega_{RF} - \omega_{LO})t)[c\frac{3}{4}V_{LO}^2V_{RF}]$ $\cos(3\omega_{RF}t)[c\frac{1}{4}V_{RF}^3]$ $\cos(3\omega_{LO}t)[c\frac{1}{4}V_{LO}^3]$

Tabla 1.1: Productos de intermodulación por la mezcla de dos señales de distinto orden. Fuente: propia.

orden se obtendría la translación en frecuencia deseada [1].

Frecuencias
$I_o + b \frac{V_{RF}^2}{2} + b \frac{V_{LO}^2}{2} +$
$\cos(\omega_{RF}) [aV_{RF} + c \frac{3}{4} V_{RF}^3 + c \frac{3}{2} V_{RF} V_{LO}^2] +$
$\cos(\omega_{LO}) [aV_{LO} + c \frac{3}{4} V_{RF}^3 + c \frac{3}{2} V_{RF}^2 V_{LO}] +$
$\cos(2\omega_{RF}t) (b \frac{V_{RF}^2}{2})$
$\cos(2\omega_{LO}t) (b \frac{V_{LO}^2}{2}) +$
$\cos((\omega_{RF} + \omega_{LO})t) (bV_{LO}V_{RF}) +$
$\cos((\omega_{RF} - \omega_{LO})t) (bV_{LO}V_{RF}) +$
$\cos((2\omega_{RF} + \omega_{LO})t) [c \frac{3}{4} V_{RF}^2 V_{LO}] +$
$\cos((2\omega_{RF} - \omega_{LO})t) [c \frac{3}{4} V_{RF}^2 V_{LO}] +$
$\cos((2\omega_{RF} + \omega_{LO})t) [c \frac{3}{4} V_{LO}^2 V_{RF}] +$
$\cos((2\omega_{RF} - \omega_{LO})t) [c \frac{3}{4} V_{LO}^2 V_{RF}] +$
$\cos(3\omega_{RF}t) [c \frac{1}{4} V_{RF}^3] +$
$\cos(3\omega_{LO}t) [c \frac{1}{4} V_{LO}^3]$

Tabla 1.2: Productos de intermodulación por la mezcla de dos señales de distinta frecuencia. Fuente: propia.

1.2. Categorías y parámetros

Existen múltiples parámetros para describir el funcionamiento de un mezclador y también para categorizarlos. A grandes rasgos, los mezcladores pueden ser activos (pudiendo aportar una ganancia de conversión, a través de la energía de la polarización de elementos no lineales activos como BJTs o J/MOS-FETs) o pasivos (tienen pérdidas de conversión y se utilizan elementos no lineales pasivos como diodos, generalmente Schottky, para lograr mayores frecuencias de conversión). Sea activo o pasivo, un mezclador puede usarse como *up converter* o *down converter*.

Otra categorización importante se hace según la cantidad de dispositivos del mezclador y su balance [1]:

- Mezclador de terminación única: consisten en dispositivos conectados en serie con las entradas de RF y LO, polarización y una sintonía en la IF deseada. Si bien son los más simples de implementar, presentan figuras de ruido elevadas, pérdidas de conversión altas, no linealidades de orden superior, ningún aislamiento entre RF-LO y una corriente muy alta en la frecuencia

de LO.

- Mezclador de balance único: usa dos (o más) dispositivos no lineales con la señal de LO o RF aplicada en *pushpull*, para evitar que la componente de frecuencia de LO y sus armónicas no aparezcan en la salida.
- Mezclador doblemente balanceado: tiene entradas de RF y LO aplicadas en contrafase en puertos separados, para obtener un perfecto aislamiento entre puertos; generalmente estos circuitos requieren transformadores de entrada y salida bien balanceados y acopladores.
- Celda de Gilbert: son circuitos de transistores bipolares (BJT) conectados en configuración de diodos para linearizarlos (cancelando la respuesta exponencial del transistor con la logarítmica del diodo), fueron originalmente concebidos como multiplicadores analógicos pero pueden ser utilizadas como mezcladores doblemente balanceados. Deben operar a frecuencias donde la capacitancia del transistor es despreciable, e incluso a frecuencias relativamente bajas para cumplir esta condición la figura de ruido es considerable. [3]

Independientemente de estas categorías, todos los mezcladores tienen parámetros generales que lo caracterizan, algunos de ellos pueden representarse en una curva que relacione la potencia de entrada y la de salida, como se muestra en la Figura 1.1 [1] [11] [12]:

- Pérdida de conversión: Es una medida de la eficiencia del mezclador cuando se utiliza para hacer una traslación en frecuencia desde la señal de entrada RF a la señal de salida IF ¹. La pérdida de conversión de un mezclador es la razón entre la potencia de entrada de RF y la potencia de banda lateral única de salida IF, expresada como un número positivo en decibeles.
- Ganancia de conversión: en mezcladores activos, los amplificadores internos de un mezclador en uno o más de los tres circuitos de señal proveen, en general, una potencia de salida de IF mayor a la potencia de entrada de RF, la ganancia de conversión es la inversa de la pérdida de conversión.
- Figura de ruido: razón entre la SNR (*Signal to Noise Ratio* o relación señal ruido) en el puerto de entrada y la SNR en el puerto de salida. En un mezclador ideal, la cifra de ruido es la unidad.² Generalmente se especifica un nivel particular de frecuencia de salida, y como generalmente a

¹Para dos señales de entrada de dos frecuencias dadas, se producirán dos señales de salidas de igual amplitud en la suma y diferencia de esas frecuencias. Las especificaciones de pérdidas de conversión están dadas para una salida de una sola banda; si ambas bandas son utilizadas las pérdidas de conversión serán 3 dB más bajas [11].

²Por lo general el puerto de RF tendrá una SNR con una densidad espectral de potencia (PSD) de ruido para las frecuencias de RF y de IF. En la conversión tanto la señal, como el ruido de la frecuencia de RF y el ruido de la frecuencia de IF se trasladan hacia IF. Si la PSD del ruido es constante (los componentes de ruido tienen la misma potencia) la SNR de la salida es la mitad de la SNR de la entrada y la figura de ruido NF = 3 dB [2].

la salida del mezclador hay un amplificador, este aporta a la figura ruido (al igual que la energía de ruido de los dispositivos que forman al mezclador). La figura de ruido efectiva del mezclador se puede relacionar con las pérdidas de conversión a través de 1.5, donde L_C son las pérdidas efectivas del mezclador, t_m es la razón de temperatura efectiva de ruido y F_{IF} es el factor de ruido del amplificador de IF.

$$NF(dB) = 10[\log L_C + \log(F_{IF} + t_m - 1)] \quad (1.5)$$

L_C y t_m son característicos del mezclador y no intrínsecos de las pérdidas de conversión. Relacionando la t_m con la temperatura de ruido de un diodo, como se desarrolla en detalle en [12], se puede llegar a la conclusión de que la figura de ruido de un mezclador es función de la frecuencia de salida IF y de su ancho de banda. Para frecuencias bajas ($< 1MHz$), la figura de ruido se incrementa proporcionalmente a $1/f$, a mayores frecuencias se mantiene relativamente constante.

- Aislamiento entre puertos: Es la cantidad de paso de alimentación entre los puertos del mezclador y constituye una medida del balance del mezclador. Si se aplica una señal de frecuencia f_{LO} en el puerto LO y una de frecuencia f_{RF} en el puerto RF, el aislamiento en el puerto RF en f_{LO} es la cantidad en la que la señal de nivel de excitación se atenúa cuando se mide en el puerto RF, el aislamiento en el puerto IF en f_{LO} es la cantidad en la que la señal de nivel de excitación se atenúa cuando se mide en el puerto IF.³
- Compresión de conversión: nivel de potencia de entrada RF arriba del cual la curva de potencia de salida IF vs potencia de entrada RF se desvía de la linealidad. Luego de la compresión, un aumento en el nivel de potencia de entrada no implica un aumento proporcional en el nivel de salida. Es la reducción del nivel de salida en decibeles por debajo de la característica lineal.⁴
- Rango dinámico: rango de amplitud dentro del cual el mezclador puede trabajar sin degradación en la operación. Depende de la compresión y la cifra de ruido del mezclador.
- Rango dinámico libre de espurias: rango dinámico sobre el cual un mezclador puede operar sin introducir espurias detectables (usualmente productos de intermodulación), puede limitar la operación más que el punto de compresión y depende del nivel del mezclador, la potencia de

³Si bien el aislamiento al puerto IF de las señales de RF y LO son menos críticas en un sistema *up converter*, el aislamiento RF-LO es crítico, pues la señal de LO corrompe la modulación de la señal de RF [2].

⁴Normalmente en los mezcladores se especifica el punto en donde la compresión del nivel de entrada es de 1 dB o 3 dB.

oscilador local y las características de los dispositivos utilizados.

- Distorsión por intermodulación de tercer orden en dos tonos: cantidad de distorsión de tercer orden causada por una señal secundaria recibida en el puerto de RF. Por lo general, a mayor compresión o punto de intersección de tercer orden, mayor será este producto.
- Punto de intersección de tercer orden (IP3): punto en el que la curva de respuesta fundamental y la curva de la respuesta a espurias de tercer orden se intersectan. A mayor IP3, mejor será la supresión de tonos de tercer orden.
- Desensitización: compresión en la frecuencia de señal deseada, causada por una señal interferente fuerte en una frecuencia adyacente.
- Distorsión por modulación cruzada: cantidad de modulación transferida de una portadora modulada a una sin modular cuando ambas están aplicadas en el puerto de entrada RF. A mayor compresión o IP3, mayor será la atenuación del producto de modulación cruzada.

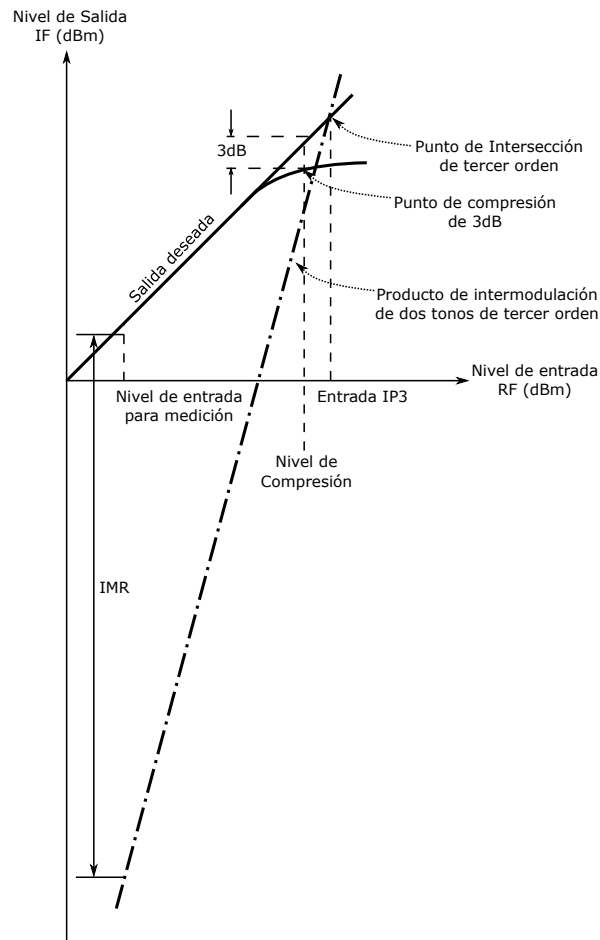


Figura 1.1: Representación gráfica de los parámetros de un mezclador. Fuente: propia.

1.3. Intermodulación de un único tono y de múltiples tonos

Debido a las propiedades no lineales de los mezcladores, muchos productos de intermodulación son generados junto con la salida deseada (la suma o la diferencia). La posición en el espectro de frecuencias y el nivel de cada uno de esos productos depende del tipo de mezclador usado (simple o doblemente balanceado), la potencia y frecuencia de las señales aplicadas a los puertos RF y LO, así como el nivel que puedan llegar a aportar los productos reflejados desde la salida nuevamente al mezclador.

Los mezcladores, sobre todo los mezcladores pasivos a diodo, pueden generar distintos tipos de productos según las señales de entrada. Los productos de intermodulación de un único tono (*Single-tone intermodulation products*) se obtienen con una señal de entrada como la explicitada en 1.6a mientras que los productos intermodulación de múltiples tonos (*Multiple-tone intermodulation pro-*

ducts) se obtienen con múltiples frecuencias de la señal de RF, como se explicita en 1.6b. El tono múltiple más importante para diseñar es usualmente el producto de dos tonos de tercer orden (cuando $n = 1$ y $m_1 = 2, m_2 = 1$ o viceversa), pues este producto puede aparecer tan cerca de la IF deseada que podría resultar imposible o poco práctico filtrarlo [12].

$$f = mf_{RF} \pm nf_{LO} \quad m, n \in \mathbb{N}^0 \quad (1.6a)$$

$$f = \pm \sum_{i=1}^{\infty} m_i f_{RFi} \pm nf_{LO} \quad m_i, n \in \mathbb{N}^0 \quad (1.6b)$$

La potencia de los productos intermodulación de un único tono depende del tipo constructivo del mezclador, en general el mezclador doble balanceado es más utilizado que el simple, pues ofrece mayor aislamiento entre puertos, buen rechazo de frecuencias espurias y mayor ancho de banda con el costo de pérdidas ligeramente más altas y peores características en cuanto a la relación de onda estacionaria (ROE) -*VSWR Voltage Stationary Wave Ratio*-. Debido a las características constructivas de un mezclador doble balanceado, todos los términos pares son cancelados ($n = m = 2, 4, 6, \dots$ en 1.6a) y los impares aparecerán tanto en los terminales RF, IF y LO. Además, en el terminal de RF se cancelarán todos los productos excepto por los impares de RF y los pares de LO (en el terminal de LO ocurre lo opuesto).

Muchos de estos productos intermodulación de un único tono no son importantes, principalmente porque quedan fuera de la banda de paso de la señal de salida IF, o bien porque su nivel de potencia es demasiado bajo como para afectar el desempeño del sistema. Sin embargo, existen productos que pueden ser problemáticos (como $2\omega_{RF} + \omega_{LO}$), pudiendo llegar a ser una señal imagen que aparece en el puerto RF.

Los productos intermodulación de múltiples tonos, en cambio, son producidos en los mezcladores por las características V-I no lineales de los dispositivos. El tercer orden de estos productos son significativos y se generan durante la transición de encendido-apagado del dispositivo, el tiempo de conducción y las resistencias no lineales en serie asociadas. Las variaciones en potencia y frecuencia de estos productos están sujetas a los mismos condicionantes que para los productos de un único tono. Usualmente se caracteriza a los mezcladores por su desempeño de intermodulación sobre la banda de frecuencias de operación, con el nivel de LO óptimo necesario y el nivel de RF bajo, para garantizar la operación lineal. La figura de mérito calculada bajo estas condiciones es el IP3, que describe el punto

en el cual la potencia de la salida deseada IF sería igual a la potencia del producto de intermodulación (si el mezclador fuese capaz de operar a estos niveles).

En la Figura 1.1 se muestra la relación entre la salida fundamental y los productos de intermodulación de múltiples tonos. El punto de intersección se puede encontrar con 1.7, donde n es el orden del producto e IMR (*Intermodulation ratio*) es la diferencia de potencia entre la salida IF medida y la potencia de productos de intermodulación medida. IPn_{in} es el punto de intersección referido a la entrada. El punto de intersección referido a la salida (IPn_{out}) puede encontrarse sustrayendo las pérdidas de conversión del mezclador (o sumando su ganancia) [12].

$$IPn_{in} = \frac{IMR(dBc)}{n - 1} + RF_{in}(dBm) \quad (1.7)$$

El desempeño frente a la intermodulación se debe principalmente a las características intrínsecas del dispositivo utilizado, a la hora de diseñar se debe tener en cuenta minimizar la potencia de entrada de RF y utilizar acopladores adecuados en el circuito. En caso de no ser suficiente se deberá utilizar un mezclador con un nivel superior [12].

1.4. Mezcladores a diodos balanceados

Los mezcladores a diodos tienen un gran rango de frecuencias de operación a un costo bajo. Por lo general se utilizan diodos con juntura Schottky, de silicio o de GaAs, que tienen mejor figura de ruido y menores pérdidas de conversión a frecuencias mayores. Si bien la teoría de operación de los mezcladores balanceados puede extenderse a mezcladores pasivos o activos, con distintos dispositivos, el interés de este trabajo en particular se limita a mezcladores doblemente balanceados a diodos.

En la Figura 1.2 se muestra el circuito de un mezclador a diodos de balance único. Se supone que la tensión de oscilador local aplicada entre los puntos a y b es lo suficientemente alta para pasar los diodos a estado de conducción durante el medio ciclo positivo y apagarlos durante el medio ciclo negativo. Los diodos operan como conmutadores y cortocircuitan los puntos c y d , por lo tanto la tensión de salida V_o es cero cuando V_{ab} sea positivo. La tensión de salida resultante con una forma de onda del oscilador local se puede ver en la Figura 1.3 (de manera exagerada).

El espectro de la onda de salida se puede calcular sabiendo que V_o es el producto de una onda de entrada con la función de conmutación del oscilador local. La expresión de la señal de conmutación

está dada por:

$$V_{LO}(t) = \frac{1}{2} + \sum_{n=1}^{\infty} \frac{\text{sen}(n\pi/2)}{n\pi/2} \cos(n\omega_{LO}t) \quad (1.8)$$

La señal de entrada de RF:

$$V_{RF}(t) = V_{RF} \cos(\omega_{RF}t) \quad (1.9)$$

La señal de salida será la multiplicación en el tiempo de las dos señales de entrada

$$V_o(t) = V_{RF} \cos(\omega_{RF}t) \left(\frac{1}{2} + \sum_{n=1}^{\infty} \frac{\text{sen}(n\pi/2)}{n\pi/2} \cos(n\omega_{LO}t) \right) \quad (1.10)$$

Para armónicas de orden n par, la tensión de salida será nula, como así también el nivel de continua. Las armónicas impares y un nivel RF estarán presentes a la salida.

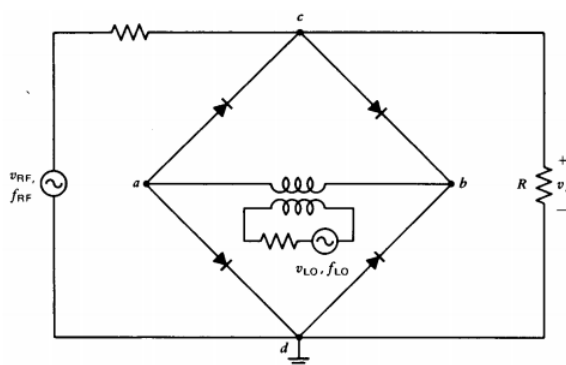


Figura 1.2: Mezclador simplemente balanceado. Fuente: [1]

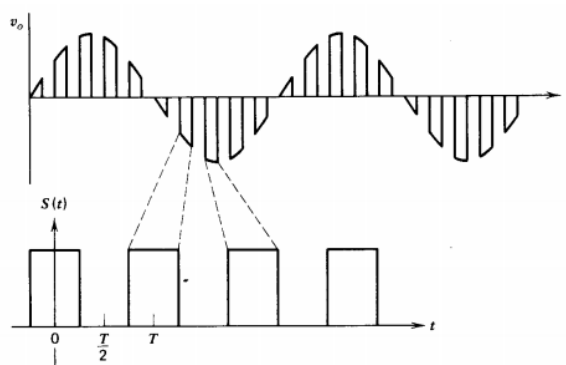


Figura 1.3: Tensión de LO y salida del mezclador simplemente balanceado. Fuente: [1]

El mezclador doblemente balanceado de anillo de diodos de la Figura 1.4 presenta numerosas ventajas respecto al mezclador simplemente balanceado, como la eliminación de la señal de RF de la salida, por el aislamiento entre los tres puertos a través de transformadores con derivaciones centrales. Nuevamente se supone que la tensión de LO es lo suficientemente grande para conmutar los diodos, y la señal de RF es considerablemente menor a la de LO.

En la Figura 1.5, a la izquierda, se muestran las corrientes de RF i_1 e i_2 cuando V_{RF} hace que el punto a sea positivo respecto de e y b y cuando V_{LO} hace c más positivo que d . D1 y D2 se polarizan directamente, D3 y D4 se apagan por tener polarización inversa, fluye una corriente por $c-a-d-f-c$. Como a y f tienen el mismo potencial para la frecuencia de LO (si los diodos están perfectamente balanceados) la corriente de LO no fluye por el devanado de RF. Las corrientes i_1 e i_2 se suman en la carga y aparece una tensión V_O .

En la Figura 1.5, a la derecha, la polaridad de V_{RF} se mantiene igual, pero cambia la polaridad de V_{LO} . Los diodos D3 y D4 se encienden y los diodos D1 y D2 se apagan. La tensión de RF entre e y b origina las corrientes de RF i_3 e i_4 a través de los diodos encendidos. Ambas corrientes se suman en la carga y generan una tensión V_O de polaridad inversa. La corriente de oscilador local no fluye en el devanado de RF, pues está contenida en la malla definida por D3 y D4.

En la Figura 1.6 se muestra el resultado de la operación descrita de manera exagerada. Como i_{LO} no fluye en el transformador de RF, el aislamiento entre puertos es total. Como las corrientes de RF fluyen en direcciones opuestas en las dos mitades del devanado de LO, no se induce tensión de RF en LO si el devanado de LO tiene una derivación exacta en su centro.

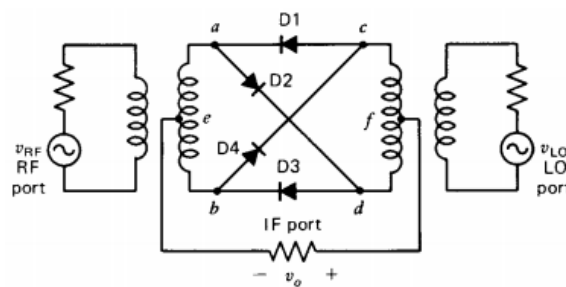


Figura 1.4: Mezclador doblemente balanceado. Fuente: [1].

La función de conmutación producida por V_{LO} , ahora con un valor medio nulo es:

$$V_{LO}(t) = 2 \sum_{n=1}^{\infty} \frac{\text{sen}(n\pi/2)}{n\pi/2} \cos(n\omega_{LO}t) \quad (1.11)$$

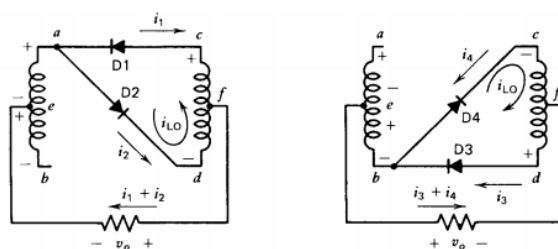


Figura 1.5: Corrientes del mezclador doblemente balanceado. Fuente: [1].

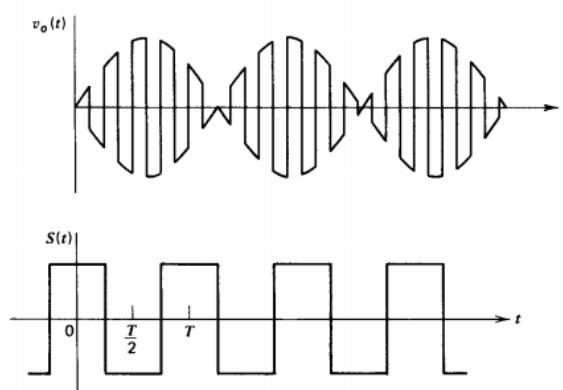


Figura 1.6: Tensión de LO y salida del mezclador doblemente balanceado. Fuente: [1].

La señal de salida será la multiplicación en el tiempo de las dos señales de entrada

$$V_o(t) = V_{RF} \cos(\omega_{RF}t) \left(2 \sum_{n=1}^{\infty} \frac{\sin(n\pi/2)}{n\pi/2} \cos(n\omega_{LO}t) \right) \quad (1.12)$$

El espectro de salida contendrá únicamente la suma de frecuencias de RF con frecuencias armónicas de oscilador local impares y no aparecen las frecuencias de RF en la salida.

1.5. Divisores de potencia y transformadores híbridos

Los divisores de potencias y acopladores direccionales son componentes de microondas pasivos utilizados para la división o combinación de potencia. Un combinador de señales toma dos o más señales de distintos puertos y las combina en un único puerto de salida, mientras que en un divisor de señales una única señal de entrada se divide en dos o más puertos de salida. Los divisores pueden tener tres, cuatro o más puertos y tienen pérdidas muy bajas (o nulas idealmente). Las redes de tres puertos pueden formar uniones T (conocidas como *magic T*), y las redes de cuatro puertos pueden

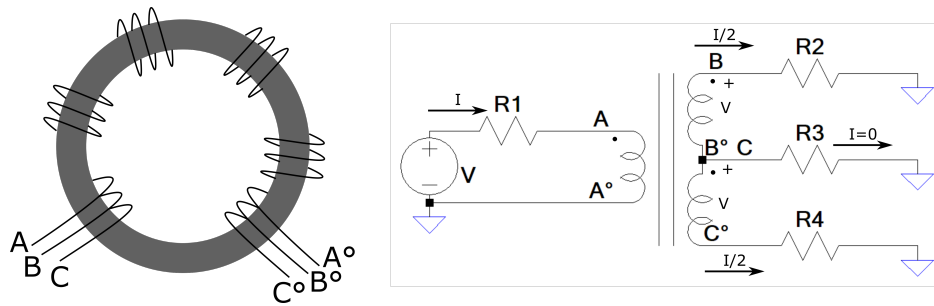


Figura 1.7: Balun con ferrita y tres bobinados en operación Δ . Fuente: propia.

formar acopladores direccionales e híbridos con 90° o 180° de diferencia de fase entre los puertos de salida [4].

Los divisores de potencia usualmente proveen señales de salida en fase con una razón de división de potencia equitativa (3 dB), pero pueden diseñarse para divisiones de potencia arbitrarias. Los acopladores direccionales pueden diseñarse con una división de potencia arbitraria, mientras que los híbridos usualmente tienen una división equitativa [4].

En radiofrecuencias los transformadores en general se utilizan para invertir la fase de las señales, adaptar impedancias, cambiar señales balanceadas (desde una antena, por ejemplo) a señales desbalanceadas (para transmitir por un cable coaxial) y viceversa (para el uso en mezcladores) y proveer aislamiento de corriente continua.

Las principales diferencias entre transformadores de RF con respecto a los de línea de potencia o de audio es que el material magnético es generalmente ferrita, los bobinados son fracciones importantes de la longitud de onda, el ancho de banda de trabajo es extenso y se deben tener en cuenta el acople capacitivo entre los bobinados primarios y secundarios [5] [13].

Si se utiliza un bobinado bifilar, se forma un primario y un secundario, con un alto acople capacitivo que provoca un gran ancho de banda. Estos transformadores se utilizan como inversores. Los bobinados trifilares se usan como transformadores balanceado-desbalanceado (balun). Los transformadores utilizados en los mezcladores presentados anteriormente pueden ser implementados con Balun como el de la Figura 1.7. Este balun tiene un factor de transformación de impedancias de 4:1, si el puerto central B° - C se conecta a masa, para una impedancia de entrada de $75\ \Omega$ se obtiene una impedancia de salida de $300\ \Omega$, típicamente usado en sistemas de televisión de aire [13].

Si se supone que el transformador no tiene pérdidas y que la relación de transformación es unitaria (la cantidad de espiras de los secundarios y del primario es la misma), al aplicar una señal en el primario con tensión V y corriente I , como se muestra en la Figura 1.7, la tensión del primario se

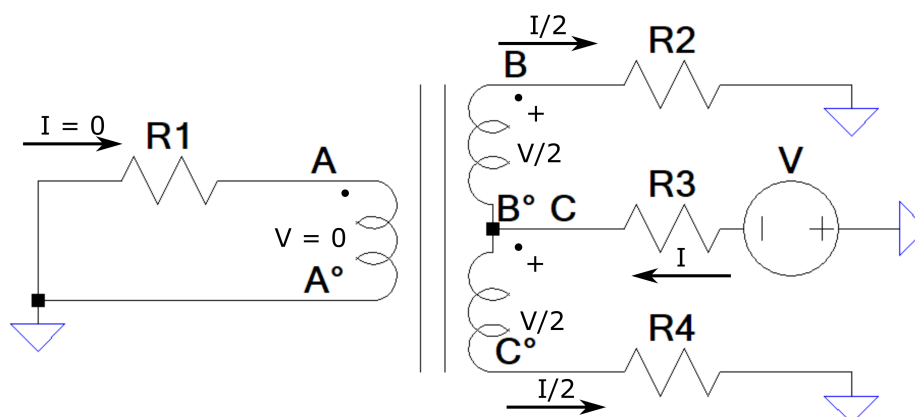


Figura 1.8: Balun con ferrita y tres bobinados en operación Σ . Fuente: propia.

inducirá a cada uno de los secundarios en contrafase. Para mantener la potencia constante, en cada uno de los secundarios deberá circular la mitad de la corriente del primario, es decir $I/2$. Si el balance es exacto, la corriente neta en $R3$ será nula. Esta es la operación Δ o diferencia. Si en cambio se aplica una tensión en el punto medio, como se muestra en la Figura 1.8, la corriente inducida en cada bobinado del secundario será igual pero de sentido opuesto, por lo que la tensión inducida en el primario es nula. Esta es la operación Σ o suma.

Con esto se demuestra que el primario y el punto medio están aislados entre sí. Además, si el transformador tiene una relación de transformación $n = 2$ y $R1 = R$, $R2 = R3 = 2R$, la resistencia total vista desde el primario será $(R2 + R3)/n^2 = R$, por lo tanto se puede adaptar impedancias con la relación de transformación.

Para frecuencias más altas resulta necesario el uso de dispositivos equivalente realizados con líneas de transmisión, como los híbridos de 90° y 180° o el divisor T de Wilkinson mostrado en la Figura 1.9.

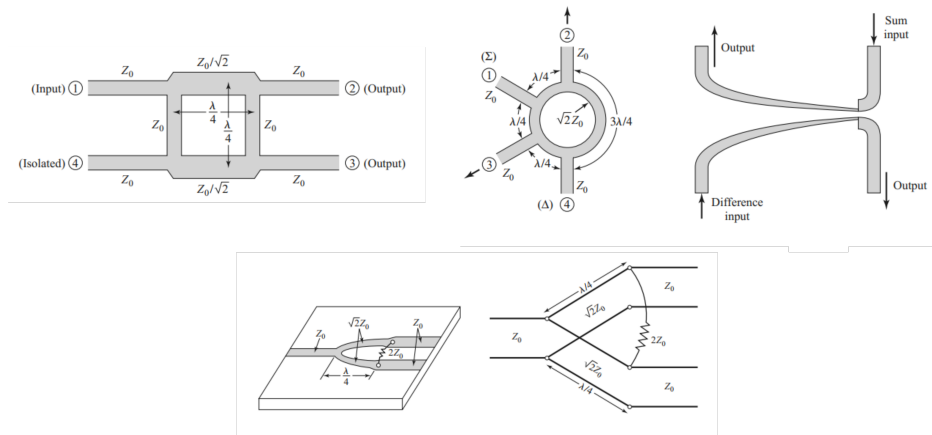


Figura 1.9: Circuitos balun de microondas. Fuente: [4].

1.6. Mezcladores con MOSFET de doble compuerta

El diseño de mezcladores a FET difiere del enfoque de los mezcladores a diodos, en lugar de concentrarse en minimizar las pérdidas de conversión para garantizar una operación con bajo ruido, en los mezcladores a FET es relativamente fácil obtener altas ganancias de conversión. Sin embargo, una alta ganancia de conversión genera distorsión, por lo que los diseños se centrarán en obtener una baja figura de ruido y una ganancia unitaria o levemente mayor [3].

Los mezcladores a FET de dispositivo único consisten, en general, del dispositivo y tres circuitos para el filtrado y adaptación de las frecuencias RF, LO e IF, como se muestra en la Figura 1.10, además del circuito de polarización. Estos circuitos adaptan impedancias, rechazan frecuencias y proveen aislamiento entre puertos [6]. Los transistores de efecto de campo se utilizan en alta frecuencia, pues producen menos distorsiones intermodulación y de modulación cruzada que los mezcladores con BJT o las celdas de Gilbert, además de que su baja capacitancia de retroalimentación proporciona mejor estabilidad al circuito [1]. Pueden utilizarse tanto JFET, MOSFET, HEMT o MESFET⁵, en particular, los MOSFET exhiben mayores valores de transconductancia g_m y mayor ganancia en potencia [1].

El principal factor que realiza el proceso de conversión de frecuencia es la transconductancia variante en el tiempo, por lo que se los conoce como mezcladores de transconductancia. En estos mezcladores, el efecto de variar armónicamente las capacitancias compuerta-drenador CG_{GD} , compuerta-surtidor C_{GS} y drenador-surtidor C_{DS} es, en general, negativo para el rendimiento y debe ser minimizado [3].

⁵Juncture Field Effect Transistor, Metal-Oxide-Semiconductor FET, High electron mobility Transistor, Metal-Semiconductor FET

La acción mezcladora de un FET se puede comprender observando la función de transferencia de ley cuadrática ideal de i_D en función de v_{GS} mostrada en la Figura 1.11a. La admitancia de transferencia directa y_{fs} (o transconductancia g_m en bajas frecuencias) está dada por 1.13, y su trazo se muestra en la Figura 1.11b. El valor de transconductancia varía linealmente con V_{GS} por la ley cuadrática de i_D , al excitar la compuerta del dispositivo con un oscilador local $v_{LO}(t) = V_{LO}\cos(\omega_{LO}t)$, esta señal se suma al valor de continua de polarización y la transconductancia varía según 1.14 [1].

Al añadir una señal de RF de la forma $v_{RF} = V_{RF}\cos(\omega_{RF}t)$ a la polarización y a la señal de oscilador local, siendo V_{RF} sustancialmente menor que V_{LO} , la componente variable en el tiempo de la corriente de drenador es el producto de la transconductancia variable en el tiempo con la señal de RF como se muestra en 1.15 [1].

$$g_m = di_D/dv_{gs} = g_{m0}\left(1 - \frac{v_{GS}}{V_P}\right) \quad (1.13)$$

$$g_m(t) = g_{m0}\left(1 - \frac{V_{GS}}{V_P}\right) - \frac{g_{m0}}{V_P}V_{LO}\cos(\omega_{LO}t) = g_{mQ} - \frac{g_{m0}}{V_P}V_{LO}\cos(\omega_{LO}t) \quad (1.14)$$

$$i_D(t) = g_m(t) V_{RF}\cos(\omega_{RF}t) = g_{mQ}V_{RF}\cos(\omega_{RF}t) + \frac{g_{m0}}{|V_P|}V_{LO}\cos(\omega_{LO}t)V_{RF}\cos(\omega_{RF}t) \quad (1.15)$$

La componente de frecuencia intermedia de interés surge del segundo término de 1.15 y la transconductancia de conversión g_c es la razón de la corriente de salida en FI y la tensión de entrada en RF [1]:

$$g_c = \frac{I_{IF}}{V_{RF}} = \frac{g_{m0}V_{LO}}{2|V_P|} \quad (1.16)$$

En un circuito real la curva de la Figura 1.11b puede no ser lineal y la tensión de oscilador local puede ser lo suficientemente grande para llevar al dispositivo a corta o saturación. Aún en estas condiciones se puede obtener una curva periódica de $g_m(t)$ y tendrá una representación como serie de Fourier, con componentes en ω_{LO} y sus armónicas. La componente de frecuencia fundamental g_{m1} puede usarse como en 1.15 para encontrar la frecuencia de salida deseada y la transconductancia de conversión [1].

Para maximizar el componente de frecuencia fundamental de la variación de transconductancia,

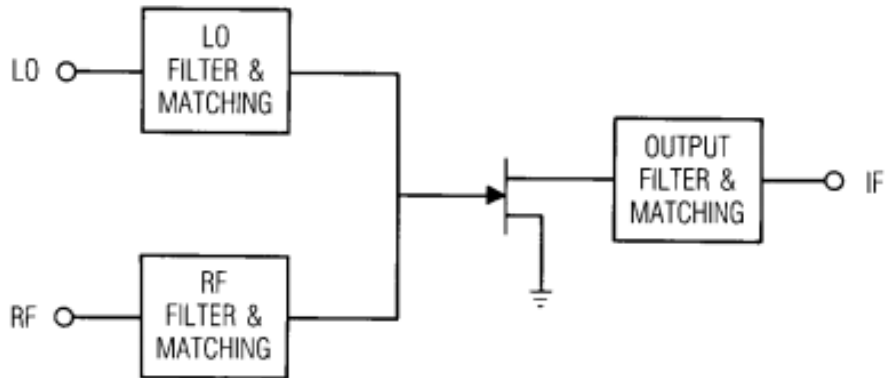
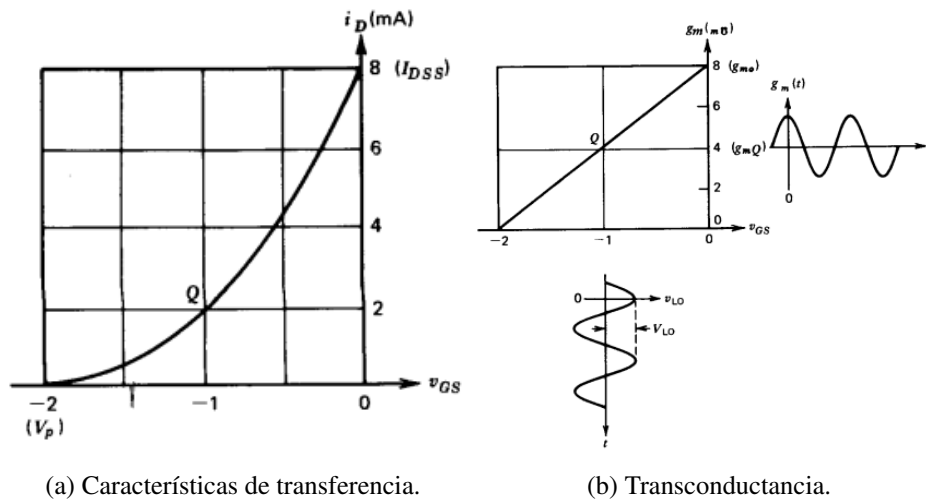


Figura 1.10: Esquemático de un mezclador a FET. Fuente: [3]



(a) Características de transferencia.

(b) Transconductancia.

Figura 1.11: Características de transferencia de un JFET. Fuente: [1]

el FET debe polarizarse cerca de su voltaje de *threshold* V_P , y debe permanecer en la región de saturación durante el ciclo de oscilador local. Esta saturación puede lograrse asegurando que la tensión de drenador $V_d(t)$ permanezca en su valor de polarización de corriente continua durante el ciclo de LO, para ello, el drenador debe estar cortocircuitado en la frecuencia fundamental de LO y sus armónicas. Si esto ocurre, la tensión a la frecuencia de LO a través del capacitor C_{GD} es mínima, no hay realimentación y el mezclador es estable. En estas condiciones, la corriente i_D tiene una forma semisenoidal y está funcionando como un amplificador clase B [3].

Si esto no ocurre, al producirse un pico de corriente la tensión de drenador decrece. Si decrece al punto de que el FET regresa a una región lineal, la transconductancia pico también decrece, y el componente de frecuencia fundamental de la transconductancia no es maximizado. En general se

debe polarizar al FET como si fuese un amplificador y debe diseñarse un mezclador que sea insensible a pequeños cambios en la tensión continua de drenador y moderadamente sensible a cambios en la tensión continua de compuerta [3].

Por lo general los mezcladores a FET son condicionalmente estables, por lo que es imposible encontrar una impedancia de drenador y de surtidor que simultáneamente acoplen a los puertos de RF e IF. Aún si el mezclador fuera incondicionalmente estable, la impedancia de salida de un FET a bajas frecuencias es muy alta (una parte resistiva de cientos de Ohms y pequeñas capacidades en paralelo). Excepto en muy bajas frecuencias y en anchos de banda muy pequeños, resulta imposible obtener una impedancia conjugada en el puerto de salida de IF de un mezclador a FET. Una mejor opción consiste en usar una carga resistiva en el puerto de IF, cuyo valor permita obtener la ganancia de conversión elevada. En este caso, la ROE en el puerto de IF sea relativamente alta. Sin embargo, una carga resistiva provee una operación estable, respuesta en frecuencia plana y una buena ganancia [3].

La alta impedancia de salida del puerto IF es consecuencia de impulsar al FET con el oscilador local. Sin embargo, y particularmente en *up converters*, las capacidades parásitas pueden bajar la impedancia de salida. Para determinar la impedancia de salida y la red de acoplamiento deben utilizarse técnicas de análisis no lineal [3] [6].

Un FET diseñado para ser usado como un amplificador de bajo ruido en un rango específico de frecuencias usualmente puede ser usado como un mezclador. En general es más fácil obtener un IP3 alto con un dispositivo con una compuerta de ancho de banda grande, mientras que una mejor figura de ruido se obtiene con dispositivos de pequeño ancho de banda [3].

Cuando un FET es conducido por un LO de alta potencia, la forma de onda de la transconductancia es aproximadamente una senoide rectificadas, el valor medio de esa senoide es lo que permite al mezclador tener una ganancia de conversión. La amplificación debe minimizarse para prevenir efectos indeseados, particularmente el mezclador no debe tener una ganancia lineal muy grande en la IF (es la principal causa de alta figura de ruido), o señales espurias en la frecuencia IF (como el ruido del circuito de la polarización de compuerta) que puedan ser amplificadas y aparecer a la salida [3]. De la misma manera, la amplificación de la señal de RF y de LO puede resultar en inestabilidad y respuestas espurias. La única forma de minimizar las amplificaciones no deseadas es desadaptar el dispositivo en la compuerta o en el drenador a estas frecuencias, por lo tanto se debe diseñar el mezclador para que tenga, idealmente, un cortocircuito en la compuerta y en el surtidor para todos los

productos intermodulación, LO y armónicas de LO, previniendo inestabilidad causada por las señales que pueden circular por la capacidad de realimentación del dispositivo. Esta inestabilidad paramétrica es una fuente de distorsión y reduce el rango intermodulación a dos tonos [3].

Lograr un aislamiento adecuado entre los puertos de LO y de IF puede ser muy difícil, a pesar de cortocircuitar las frecuencias de LO en el puerto IF, este cortocircuito no es perfecto y el gran valor de la corriente de drenador a la frecuencia de LO puede superar fácilmente el valor de i_{DSS} . Resulta difícil y poco práctico diseñar un circuito de adaptación de impedancia que provea aislamiento alto para las frecuencias de LO y cumpla con los demás requerimientos del mezclador, por lo tanto el aislamiento LO-IF por lo general es bajo, muchas veces incluso el nivel de LO en el puerto IF supera al nivel de LO aplicado en el puerto LO en mezcladores activos [6].

Los mezcladores implementados con MOSFET de doble compuerta tienen una ventaja importante sobre los mezcladores con un FET de una sola compuerta cuando se utilizan como mezcladores: Las señales de LO y RF se aplican a compuertas separadas. Como la capacitancia entre compuertas es muy baja, el mezclador tiene un inherente aislamiento LO-RF. Por este aislamiento, un mezclador con un solo DGMOSFET puede ser utilizado en aplicaciones donde un mezclador balanceado debería ser utilizado. Además se usan en circuitos integrados donde híbridos y filtros con elementos distribuidos son difíciles de implementar y el aislamiento LO-RF grade es difícil de conseguir [3].

Un DGMOSFET puede ser modelado como dos FET de una sola compuerta en conexión cascodo. El FET 2 está conectado al terminal externo de drenador y el FET 1 al terminal externo de surtidor. La tensión de LO se aplica a la compuerta del FET 2 (variando V_{G2S} y la de RF se conecta a la compuerta del FET 1 (variando V_{G1S}). Ambas fuentes pueden conectarse a través de un circuito de adaptación de impedancias, representadas en la Figura 1.12 por $Z_{sLO}(\omega)$ y $Z_{sRF}(\omega)$; un elemento resonante en serie (como un *stub* o un tanque LC) sintonizado a IF puede conectarse a la compuerta del oscilador local. $Z_L(\omega)$ es un cortocircuito para todas las armónicas de LO y productos intermodulación excepto IF, esto garantiza que la potencia de LO no se disipa en la carga del puerto IF y que la tensión de drenador permanezca constante [3].

En un mezclador a DGMOSFET, la mezcla ocurre por la variación de la transconductancia entre V_{GS1} e i_D . Cuando dos FET se conectan en cascodo es imposible tener un punto de operación estable si ambos están en zona de saturación de corriente (sería equivalente a dos fuentes de corriente en serie). Inevitablemente uno de los canales debe estar saturado y otro debe operar en la región lineal. Si el FET 2 es lineal y el FET 1 estuviese saturado, al variar V_{GS2} con la tensión de LO, mientras se

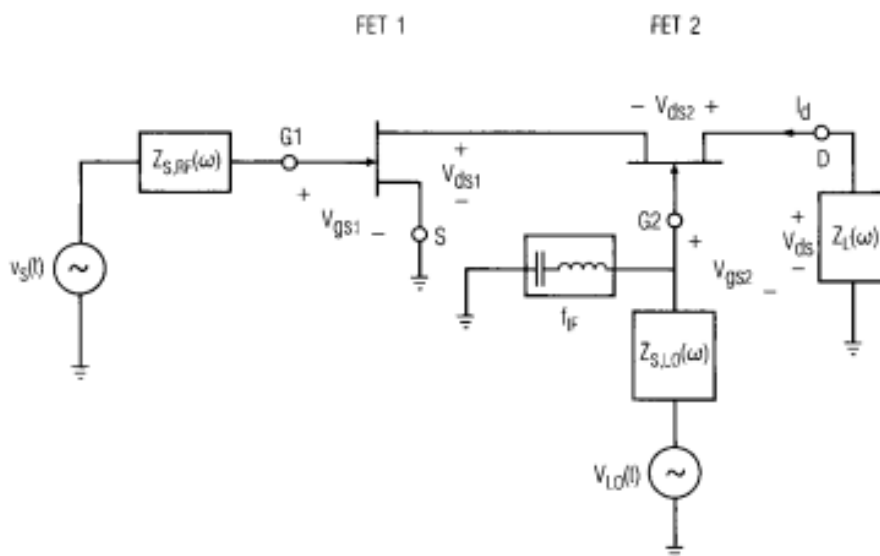


Figura 1.12: Esquemático de un mezclador a DGMOSFET. Fuente: [3]

mantiene la tensión V_{GS1} constante, no se varía la transconductancia entre V_{GS1} e i_D , por lo tanto no ocurre ninguna mezcla [3].

En la Figura 1.13 se muestra la corriente i_D en función de las corrientes de compuerta para una V_{DS} determinada. Las variaciones de transconductancia significativas ocurren solo cuando las tensiones de compuerta se encuentran en la región sombreada (FET 2 saturado y FET 1 lineal). Esta variación ocurre porque la tensión de drenador del FET 1 varía desde -prácticamente- cero, hasta un punto cercano a la saturación.

La variación de transconductancia, entonces, ocurre cuando el FET 1 está en su región lineal. En este modo de operación, la transconductancia pico del FET 1 es relativamente baja, y su baja resistencia drenador-surtidor R_{DS} cortocircuita la salida del puerto IF, reduciendo la ganancia de conversión aún más. En contraste, un dispositivo de una sola compuerta está en saturación durante el ciclo de LO, por lo que su transconductancia es mayor y R_{DS} es muy alta, por lo tanto se puede conseguir una ganancia mayor [3] [6].

En un DGMOSFET el FET 2 permanece en saturación durante el ciclo de LO, y su alta transconductancia varía moderadamente, por lo que este FET provee cierta cantidad de mezcla entre la corriente de drenador de RF del FET 1 y el LO, pero su principal efecto es amplificar la salida de IF del FET 1. El resonador de la Figura 1.12 permite al FET 2 operar como un amplificador de compuerta común a la frecuencia IF, con un impedancia de entrada de $1 / \langle g_m(t) \rangle$, donde $\langle g_m(t) \rangle$ es

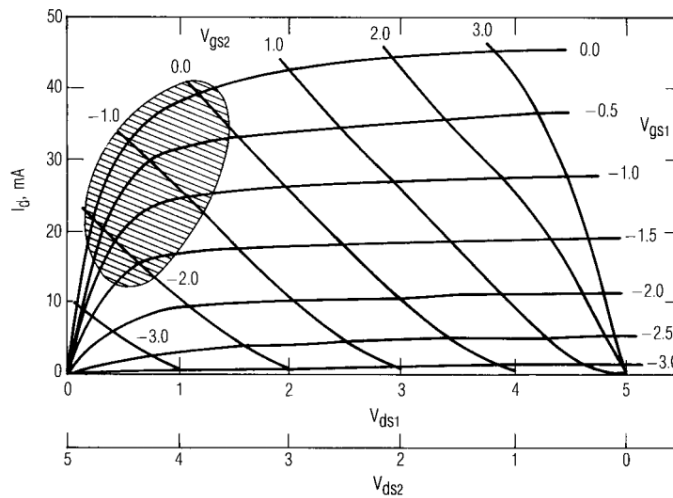


Figura 1.13: Característica i_D vs V_{DS} de un DGMOSFET. Fuente: [7]

la transconductancia promedio del FET 2. Esta impedancia por lo general no está adaptada a la salida del puerto IF, lo que también disminuye la ganancia [3].

La impedancia de salida del puerto IF es alta, debido a la propiedad del amplificador en base común del FET 2, por lo que una buena ganancia puede ser conseguida a pesar de las limitaciones inherentes del dispositivo [3].

El diseño de mezcladores a JFET fue desarrollado en detalle en [14] y [15], las reglas generales son:

- La señal de LO puede inyectarse en la compuerta o en el surtidor. Al hacerlo en el surtidor se obtiene una ganancia de conversión más baja por la impedancia insertada entre el surtidor y masa, pero da un mejor aislamiento LO-RF. Un LC en serie al drenador (circuito "trampa") bloquea la señal del LO en el puerto de salida.
- La ganancia en potencia de conversión máxima se logra con impedancias conjugadas acopladas en los puertos de entrada y salida. Las impedancias dependen de la polarización de compuerta y la tensión de LO, por lo que deben ser medidas. La condición de ganancia óptima no se alcanza en la práctica por la dificultad de acoplar la alta impedancia de salida del FET.
- La transconductancia de conversión máxima con modulación cruzada mínima se obtiene operando en la región de ley cuadrática ($V_{GS} \approx V_P/2$, $V_{LO} \leq V_P/2$). Un buen compromiso es $0,8V_P$ para ambos, llevando al FET al corte durante el ciclo de LO. Se logran valores más grandes de g_c aumentando el LO para llevar a la compuerta a la región de elevación (pero sin polarizar al diodo compuerta del canal). Pero esto reduce los valores de impedancias de entrada y salida del

JFET y se incrementa la distorsión de modulación cruzada.

- Las condiciones de operación seleccionadas para transconductancia de operación máxima coinciden generalmente con las que llevan a la cifra de ruido mínima.
- Para operación con inyección de LO de bajo nivel, deben seleccionarse dispositivos con alto valor de I_{DD51}/V_P^2 , para obtener una ganancia de conversión elevada y bajo ruido.

El diseño de mezcladores a MOSFET de compuerta única es esencialmente el mismo que el diseño de mezcladores a JFET, con la diferencia de que no hay peligro de llevar a la compuerta aislada a conducción directa. El MOSFET tiene una capacitancia de transferencia inversa más baja (C_{rrs}) y mayor admitancia de transferencia directa (y_{fs}) que los JFET. El MOSFET de doble compuerta, por su parte, tiene una C_{rrs} extremadamente baja, mejorando la estabilidad de circuitos de alta frecuencia (es utilizado en particular en VHF y UHF) [1].

En la figura 1.14 se muestran las características de transferencia de un MOSFET comercial. La primera derivada de estas curvas es la admitancia de transferencia directa y_{fs} o transconductancia g_m , mostrada en la figura 1.15. Para utilizar el dispositivo como mezclador, se desea que opere en la región de ley cuadrática de las características de transferencia, con una distorsión mínima de tercer orden (para minimizar la distorsión de modulación cruzada). Estos puntos se identifican como *Locus of operating points for minimum third-order effects* (Lugar geométrico de los puntos de operación para efectos de tercer orden mínimos) y aparecen en los puntos de inflexión de las curvas, donde la primera derivada de y_{fs} es máxima y la segunda (a la que se relaciona la distorsión de tercer orden) es nula [1].

La polarización que debe seleccionarse es la correspondiente a la curva que da mayor valor de y_{fs} y por lo tanto mayor tasa de cambio [1].

Al aplicar la señal de RF en la compuerta 1 y la de LO en la compuerta 2, se minimiza la interacción de las dos fuentes y el efecto de la tensión de LO es deslizar el punto de operación de una curva a la otra en la figura 1.15, por lo tanto se consigue un mayor valor de g_m con un V_{LO} mayor. Las condiciones óptimas de funcionamiento del dispositivo se determinan experimentalmente [1].

La distorsión por modulación cruzada en el mezclador es importante al recibir una señal con baja SNR. Para evitar esta distorsión, la y_{fs} debe ser constante o al menos su segunda derivada con respecto a V_{GS1} debe ser nula. La segunda derivada es nula para los puntos Q identificados como *Locus of operating points for minimum third-order effects* (Lugar geométrico de los puntos de operación para efectos de tercer orden mínimos) [1].

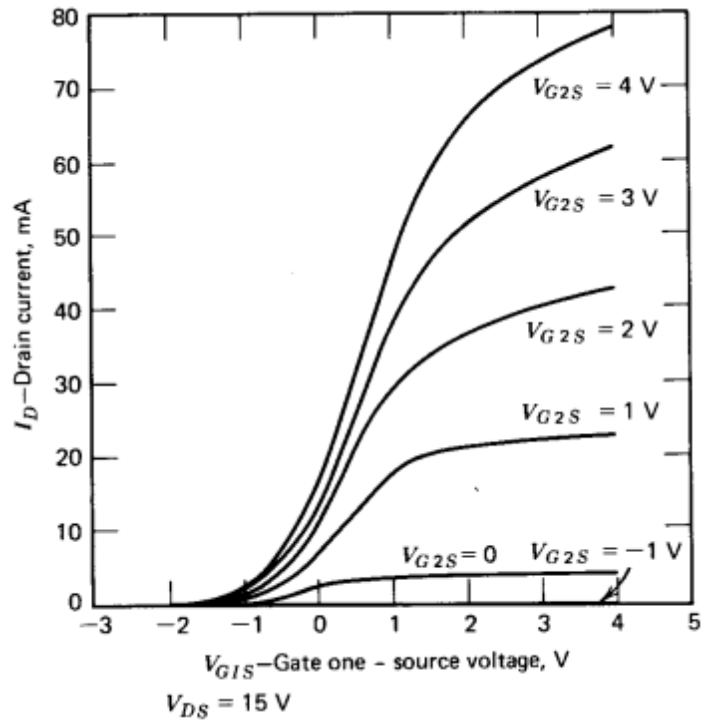


Figura 1.14: Característica i_D vs V_{GS1} de un DGMOSFET. Fuente: [1]

La condición para y_{fs} constante, por otra parte, se aproxima seleccionando un punto de operación en los picos de la figura 1.15. Esta es una selección lógica de puntos Q para utilizar el dispositivo como amplificador. Se puede obtener una buena operación de mezclador en presencia de señales interferentes intensas haciendo que la tensión de LO sea una onda cuadrada polarizando al MOSFET entre corte y los los puntos de operación para efectos de tercer orden mínimos, haciendo que $g_m(t)$ sea una onda cuadrada con una frecuencia fundamental f_{LO} [1].

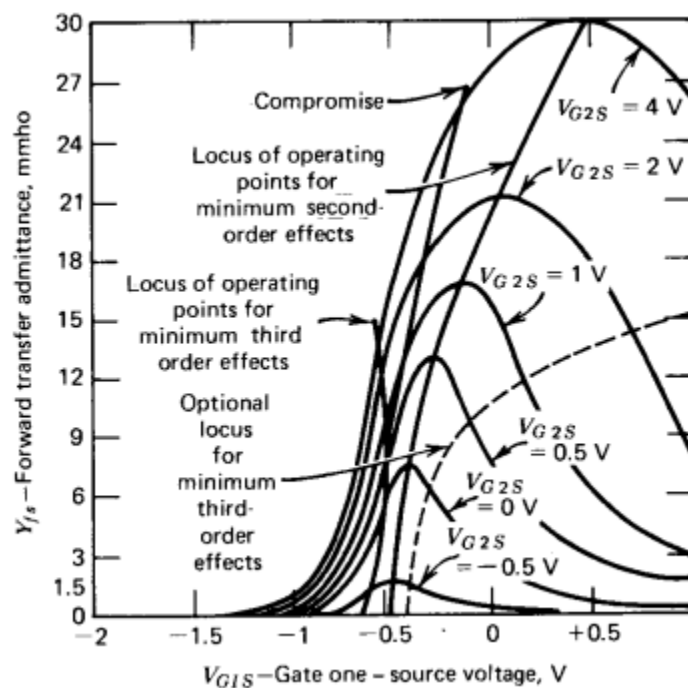


Figura 1.15: Transconductancia de un DG MOSFET. Fuente: [1]

Capítulo 2

Síntesis de filtros con componentes discretos

2.1. Introducción

Un filtro es, en general, un circuito conformado por uno o más componentes interconectados entre sí para producir cambios a una señal de entrada mediante un proceso de filtrado. El filtrado es entonces, el cambio del espectro de la señal de entrada, una modificación de los coeficientes de la transformada de Fourier de una señal para obtener otra señal de salida deseada. Más concretamente se puede entender como filtrado la eliminación de determinadas componentes frecuenciales de una señal (bandas de rechazo, atenuadas o eliminadas) dejando pasar las demás (bandas de paso) [16].

Una señal arbitraria producida por un generador de tensión $v_i(t)$, cuya transformada de Fourier se puede expresar como $v_i(\omega) = a_0 + \sum_{k=1}^{\infty} a_k \cos(\omega_k t)$. Si se considera cuadripolo genérico lineal en cascada con el generador, con una función de transferencia de tensión en frecuencia es $H(\omega) = v_o(\omega)/v_i(\omega)$, resulta evidente que la tensión de salida final será $v_o(\omega) = H(\omega)v_i(\omega) = a_0H(0) + \sum_{k=1}^{\infty} a_k H(\omega_k) \cos(\omega_k t)$, y se puede comprobar que el efecto del filtro es modificar la amplitud y la fase de cada uno de los componentes de la serie de Fourier de la señal de entrada. [16]

Los filtros pueden ser activos o pasivos, analógicos o digitales. Los filtros activos, por lo general, utilizan únicamente capacitores, resistencias y amplificadores operacionales (evitando el uso de inductores, costosos y de difícil fabricación) son más sencillos de diseñar, sintetizar e implementar, tienen menor costo, mejor integración en circuitos digitales, se reducen los efectos parásitos por el tamaño reducido y pueden proporcionar ganancias en la bandas de paso. Sin embargo, pese a todas estas ventajas, los filtros activos no solo necesitan alimentación externa, sino que tienen un ancho de banda limitado, mayor sensibilidad y menor rango dinámico. Todo esto, en particular el limitado ancho de banda y frecuencia de operación, hace que los filtros pasivos sigan utilizándose en aplicaciones de RF [16].

En un filtro se distinguen varios elementos:

- Bandas de trabajo:
 - Banda de paso: margen de frecuencias en la cual la atenuación que sufre la señal es mínima, no pudiendo superar la atenuación máxima de la banda de paso α_{MAX} .
 - Banda de rechazo: margen de frecuencias en el cual el circuito impide el paso de la señal. La señal debe sufrir una atenuación igual o superior a la atenuación mínima de la banda de rechazo α_{MIN} .
- Función de transferencia: sea $F(s)$ la transformada de Laplace de la relación entre la respuesta de un circuito y la excitación de ésta, con condiciones iniciales nulas. La función de red puede

tener dimensiones de impedancia, admitancia o ser adimensional dependiendo de las variables utilizadas. Cuando las variables implicadas pertenece una a la puerta de entrada $X(s)$ y la otra a la puerta de salida $Y(s)$, la función de red se denomina función de transferencia $H(s) = Y(s)/X(s)$. Para que sea realizable el grado del polinomio del denominador en $s = j\omega$ debe ser mayor o igual al grado del numerador.

- Polos y ceros: resolviendo las ecuaciones diferenciales e integrales de un circuito con elementos pasivos reactivos, con un generador de tensión y una malla de corriente en el dominio de Laplace, la relación entre la corriente y tensión será una relación de polinomios en s . Los ceros son las raíces del numerador y los polos, las del denominador [16].¹
- Respuesta en amplitud: el módulo de la particularización de la función de transferencia $|H(s)|_{s=j\omega} = |H(j\omega)|$ en el eje $j\omega$.
- Respuesta en fase: la fase de la función de transferencia particularizada en el eje $j\omega$. $\Phi(\omega) = \arg(H(s)_{s=j\omega})$
- Retardo de grupo: derivada con respecto de la pulsación de la fase de la función de transferencia. $\tau(\omega) = -d\Phi(\omega)/d\omega$. Expresa el retardo experimentado por el entorno de una componente de pulsación ω del espectro de la señal de entrada.²

2.1.1. Tipos de filtros

Se puede clasificar a los filtros según su respuesta en amplitud o en fase. En función de la amplitud, se puede hacer una especificación de ganancia o atenuación en la banda de paso, obteniendo los filtros pasa bajos, pasa altos, pasa banda o rechaza banda. Si, en cambio, se especifica la respuesta en fase o retardo de grupo sin variaciones de amplitud, se obtienen filtros pasa todo o ecualizadores de fase [16].

Las especificaciones de amplitud o atenuación se pueden caracterizar en función de las componentes de frecuencia de la señal de entrada que no se eliminan al pasar por él. Se definen ω_p y ω_a a las pulsaciones de corte de la banda de paso y de la banda de rechazo respectivamente [16].

¹En un diagrama de polos y ceros en el plano s se pueden llegar a conclusiones acerca de la estabilidad ligada a los valores de los polos y ceros en la respuesta sin excitación, las condiciones de existencia y realizabilidad asociadas a los grados de los polinomios, etc. [16].

²Es utilizada a menudo como especificación para el diseño de un filtro, especialmente cuando es importante el comportamiento en el dominio del tiempo, como en los sistemas de transmisión de datos [16].

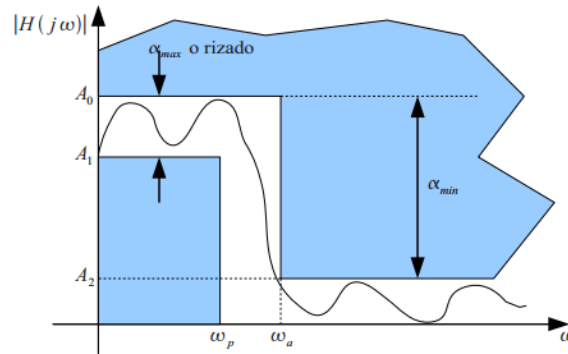


Figura 2.1: Amplitud de un filtro pasa bajos. Fuente: [16].

Filtro pasa bajos

Un filtro paso bajos deja pasar las pulsaciones o frecuencias por debajo de una dada. Un diagrama de amplitud genérico se muestra en la Figura 2.1, la atenuación que sufre la señal al pasar por la banda de paso $[0, \omega_p]$ no es superior a α_{MAX} y la atenuación de la banda eliminada $[\omega_a, \infty)$ es superior a α_{MIN} .

Al igual que se definen especificaciones de atenuación se pueden definir también su equivalente en amplitud sabiendo la relación existente entre ambas:

$$\alpha = 10 \log(|H(j\omega)|^{-2}) \quad (2.1)$$

Se puede expresar la atenuación máxima de la banda de paso (o atenuación de la banda de paso) y la atenuación mínima en la banda de rechazo (o atenuación de la banda de rechazo) en función de la amplitud como:

$$\begin{cases} \alpha_p = \alpha_{MAX} = 20 \log(A_0/A_1) \\ \alpha_p = \alpha_{MAX} = 20 \log(A_0/A_2) \end{cases} \quad (2.2)$$

Filtro pasa altos

Un filtro paso altos deja pasar las pulsaciones o frecuencias por arriba de una dada. En la Figura 2.2 se muestra que la atenuación que sufre la señal al pasar por la banda de paso $[\omega_p, \infty)$ es inferior a α_{MAX} y la atenuación de la banda eliminada $[0, \omega_a)$ es superior a α_{MIN} .

En teoría la banda de paso de un filtro paso altos se extiende para pulsaciones que tienen a ∞ ,

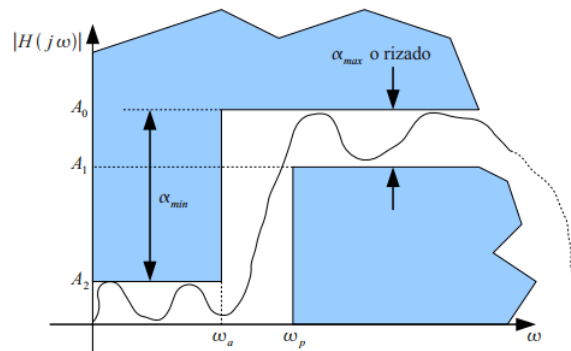


Figura 2.2: Amplitud de un filtro pasa altos. Fuente: [16].

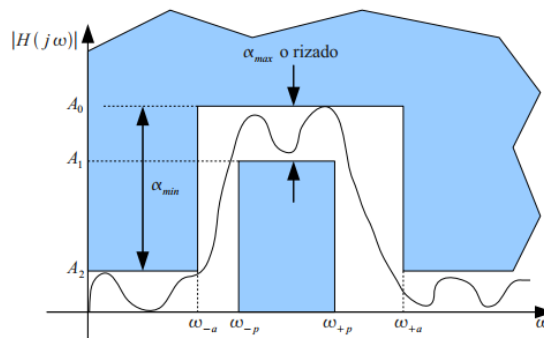


Figura 2.3: Amplitud de un filtro pasa banda. Fuente: [16].

pero en la práctica la banda de paso está limitada por las reactancias parásitas de los componentes. Como resultado, en un filtro paso altos la ganancia decrece a partir de cierta frecuencia [16].

Filtro pasa banda

Un filtro pasa banda deja pasar las pulsaciones o frecuencias entre dos frecuencias dadas. En la Figura 2.3 la atenuación de la banda de paso $[\omega_{-p}, \omega_{+p})$ es inferior a α_{MAX} y la atenuación de las bandas eliminadas $[0, \omega_{-a}]$ y $[\omega_{+a}, \infty)$ es superior a α_{MIN} [16].

En general los filtros pasa banda no serán simétricos y la atenuación en las bandas atenuadas superior e inferior serán diferentes ($\alpha_{MIN_H} \neq \alpha_{MIN_L}$). De la misma manera las bandas de transición superior e inferior tampoco son iguales ($\omega_{+a}/\omega_{+p} \neq \omega_{-a}/\omega_{-p}$) [16].

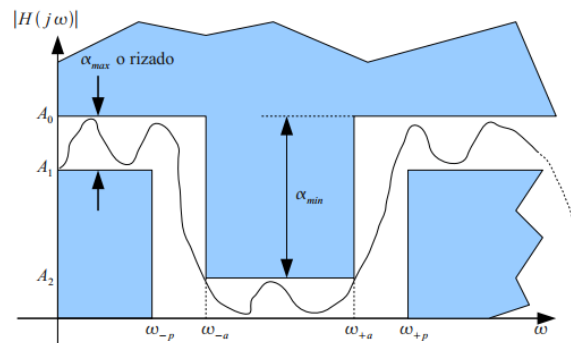


Figura 2.4: Amplitud de un filtro rechaza banda. Fuente: [16].

Filtro rechaza banda

Un filtro rechaza banda atenúa pulsaciones o frecuencias entre dos frecuencias dadas. La atenuación de la banda de rechazo se muestra en la Figura 2.4, entre las frecuencias $[\omega_{-a}, \omega_{+a})$ es superior a α_{MIN} y la atenuación de las bandas de paso $[0, \omega_{-p}]$ y $[\omega_{+p}, \infty)$ es inferior a α_{MAX} .

Al igual que ocurre en los filtros pasa alto, la banda de paso superior está limitada en frecuencia al ancho de banda de los dispositivos activos y a las capacidades parásitas. Por esta razón a partir de cierta frecuencia la amplitud decrece [16].

En particular, un filtro rechaza banda con un ancho de banda de rechazo particularmente estrecho se lo llama filtro *notch*, utilizado en lo general para suprimir portadoras de nivel de amplitud elevado.

2.2. Escalamiento de frecuencia e impedancia y transformaciones en frecuencia

En general, el diseño de filtros se realiza para un filtro pasabajos, con una pulsación de corte e impedancia normalizadas de 1 rad/s y 1Ω , respectivamente. Los escalamientos de impedancia y frecuencia son transformaciones lineales que permiten redefinir la respuesta del filtro; los coeficientes de esta transformación lineal son los coeficientes de normalización en frecuencia y en impedancia k_ω y k_Z .

Para filtros pasivos, la transformación en frecuencia afecta únicamente las reactancias capacitivas e inductivas, y la transformación en impedancia afecta también a los valores de resistencia. Ambas transformaciones en conjunto se explicitan en 2.3.

$$\left\{ \begin{array}{l} s \rightarrow sk_{\omega} \implies \omega \rightarrow \omega k_{\omega} \\ R \rightarrow Rk_Z \\ C \rightarrow \frac{C}{k_Z k_{\omega}} \\ L \rightarrow \frac{Lk_Z}{k_{\omega}} \end{array} \right. \quad (2.3)$$

La transformación en frecuencia que se utilizará en el presente trabajo es la transformación de paso bajos a pasa banda, las demás transformaciones se explican en detalle en [16].

La transformación en frecuencia consiste en re mapear el eje s . Para llevar un paso bajos a un pasa banda se utiliza 2.4, donde $\omega_0^2 = \omega'_{+p}\omega'_{-p} = \omega'_{+a}\omega'_{-a}$, λ es la variable compleja del filtro deseado [16] y $B = \omega'_{+p} - \omega'_{-p}$ es el ancho de banda.

$$s = \frac{\lambda^2 + \omega_0^2}{B\lambda} \quad (2.4)$$

El eje $j\omega$ se transforma en el eje $j\omega'$

$$\omega = \frac{(\omega')^2 - \omega_0^2}{B\omega'} \therefore \omega' = \frac{B\omega}{2} \pm \sqrt{\frac{B^2\omega^2}{4} + \omega_0^2} \quad (2.5)$$

La Tabla 2.1 muestra las expresiones del nuevo eje respecto a las del eje original en las principales frecuencias. La Figura 2.5 muestra el diagrama de atenuación al aplicar las ecuaciones de la Tabla 2.1.

$\omega = 0$	$\omega' = \pm\omega_0$
$\omega \rightarrow \infty$	$\omega' \rightarrow 0^-$ and $\omega' \rightarrow \infty$
$\omega \rightarrow -\infty$	$\omega' \rightarrow 0^+$ and $\omega' \rightarrow -\infty$
$\omega = \omega_p$	$\omega'_{+p} = \frac{B\omega_p}{2} + \sqrt{\frac{B^2\omega_p^2}{4} + \omega_0^2}$ and $-\omega'_{-p} = \frac{B\omega_p}{2} - \sqrt{\frac{B^2\omega_p^2}{4} + \omega_0^2}$
$\omega = -\omega_p$	$\omega'_{-p} = -\frac{B\omega_p}{2} + \sqrt{\frac{B^2\omega_p^2}{4} + \omega_0^2}$ and $-\omega'_{+p} = -\frac{B\omega_p}{2} - \sqrt{\frac{B^2\omega_p^2}{4} + \omega_0^2}$
$\omega = \omega_a$	$\omega'_{+a} = \frac{B\omega_a}{2} + \sqrt{\frac{B^2\omega_p^2}{4} + \omega_0^2}$ and $-\omega'_{-a} = \frac{B\omega_a}{2} - \sqrt{\frac{B^2\omega_p^2}{4} + \omega_0^2}$
$\omega = -\omega_a$	$\omega'_{-a} = -\frac{B\omega_a}{2} + \sqrt{\frac{B^2\omega_p^2}{4} + \omega_0^2}$ and $-\omega'_{+a} = -\frac{B\omega_a}{2} - \sqrt{\frac{B^2\omega_p^2}{4} + \omega_0^2}$

Tabla 2.1: Resultado de la transformación pasa bajos a pasa banda. Fuente: propia.

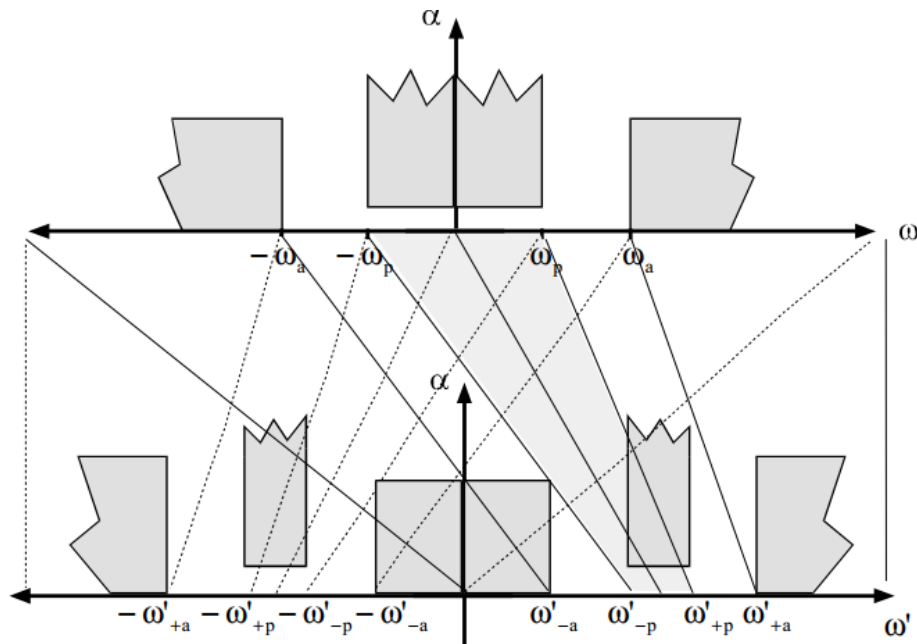


Figura 2.5: Diagrama de atenuación para la transformación pasa bajos a pasa banda. Fuente: [16].

2.3. Funciones de aproximación

El diseño de un filtro ideal supondría la realización de un sistema no causal y por tanto no realizable físicamente. Se debe encontrar una función de transferencia causal que se aproxime lo más posible a la característica ideal del filtro. Esta función debe ser una función continua, racional, real en ω , con un número finito de polos y ceros, y estable [16].

Cualquier filtro queda totalmente definido por cuatro magnitudes características [16]:

- Atenuación máxima en la banda de paso α_p .
- Atenuación mínima en la banda de rechazo α_a .
- Pulsación de corte de la banda de paso ω_p .
- Pulsación de corte de la banda atenuada ω_a .

El cociente $FS = \omega_a/\omega_p$ es el coeficiente de selectividad del filtro. El factor de forma del filtro es el cociente de los anchos de banda a diferentes niveles de atenuación, por ejemplo $FF = BW_{-3\text{ dB}}/BW_{-60\text{ dB}}$ [16].

Se debe encontrar una red cuya respuesta de atenuación quede definida por los parámetros mencionados, para ello se hace uso de funciones matemáticas denominadas funciones de aproximación. El diseño del filtro se realizará con elementos cuya respuesta es lineal e invariante en el tiempo, por tan-

to su función de transferencia se expresará como el cociente de dos polinomios en s con coeficientes reales y positivos [16]:

$$H(s) = N(s)/D(s) \quad (2.6)$$

Además el filtro debe ser estable, lo que implica que el denominador de la función de transferencia debe tener todas sus raíces en el semiplano izquierdo del plano s (parte real negativa) y el grado del denominador será mayor que el grado del numerador [16].

Estas consideraciones imponen una forma de expresión particular para la función de transferencia [16]:

$$H(s)H(-s)|_{s=j\omega} = |H(j\omega)|^2 = \frac{|N(j\omega)|^2}{|D(j\omega)|^2} = \frac{P(\omega^2)}{E(\omega^2)} \quad (2.7)$$

Donde la función de aproximación es cuadrática con respecto a ω , es racional y tiene el doble de grado en ω que $H(s)$ en s .

Aproximación de Butterworth

Para filtros paso bajo con amplitud máximamente plana, se requiere que el cuadrado de la respuesta en amplitud sea igual a la unidad para $\omega = 0$ (requieren una transmisión ideal en continua) y que todas las posibles derivadas del error de transmisión, definido como $\Delta(\omega^2) = 1 - |H(j\omega)|^2$, sean nulas para $\omega = 0$. Se puede demostrar que frente a estos requerimientos la función de transferencia toma la forma será un cociente de polinomios donde el denominador es igual que el del numerador excepto en una potencia de mayor grado que se le suma [16]. En el caso particular de Butterworth, los ceros están en el infinito:

$$|H(j\omega)|^2 = \frac{1}{1 + \xi^2 \omega^{2n} = \frac{1}{1+(\omega/\omega_c)^{2n}}} \quad (2.8)$$

Donde $\omega_c = \xi^{-1/n}$. El orden del filtro n y el coeficiente ξ dependen de los parámetros de diseño:

$$n = \frac{\log \frac{10^{0.1\alpha_a} - 1}{10^{0.1\alpha_p} - 1}}{2 \log(\omega_a/\omega_p)} \quad (2.9)$$

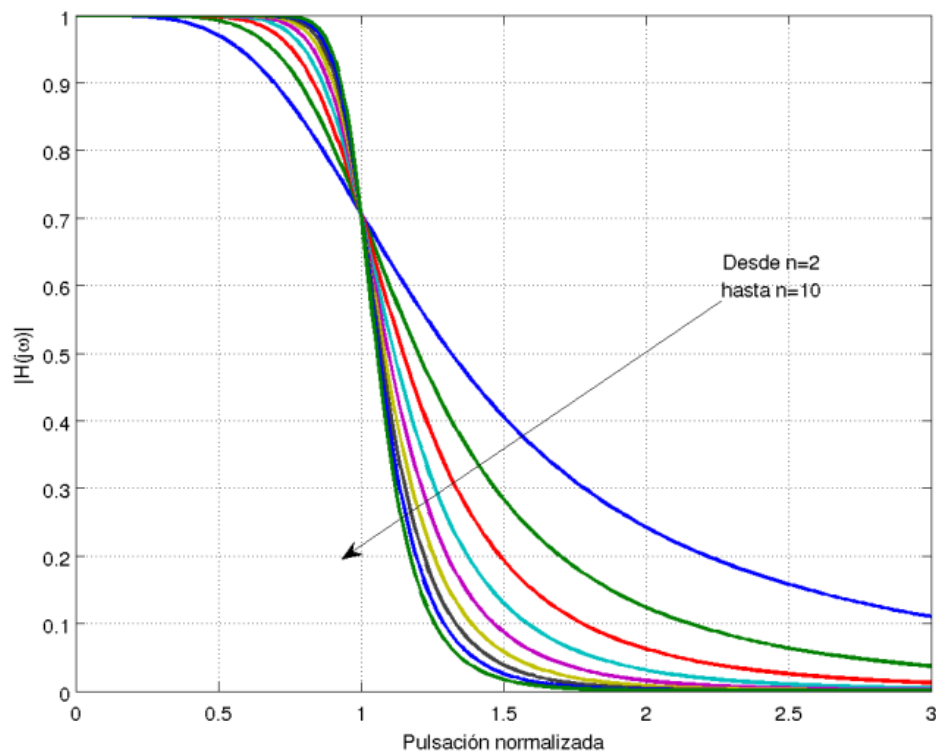


Figura 2.6: Respuesta de filtros pasabajos de Butterworth. Fuente: [16].

$$\xi^2 = \frac{10^{0,1\alpha_p} - 1}{\omega_{2n}^p} \quad (2.10)$$

Los filtros de Butterworth tienen la función de atenuación máximamente plana en el origen, son filtros *todo polo* (todos los ceros están en el infinito) y presentan un orden elevado, con respecto a las otras aproximaciones, para las mismas condiciones de síntesis.

En la Figura 2.6 se pueden ver las distintas respuestas aumentando el orden del filtro para una respuesta pasabajos normalizada.

Aproximación de Chebyshev

En la aproximación máximamente plana todo polos, se concentra el interés en $\omega = 0$ y se acepta un crecimiento monótono del error para $\omega \rightarrow \infty$. Si se distribuye el error uniformemente a lo largo de la banda de paso la función de aproximación será:

$$|H(j\omega)|^2 = \frac{1}{1 + \xi^2 C_n^2(\omega/\omega_p) = \frac{1}{1 + (\omega/\omega_c)^{2n}}} \quad (2.11)$$

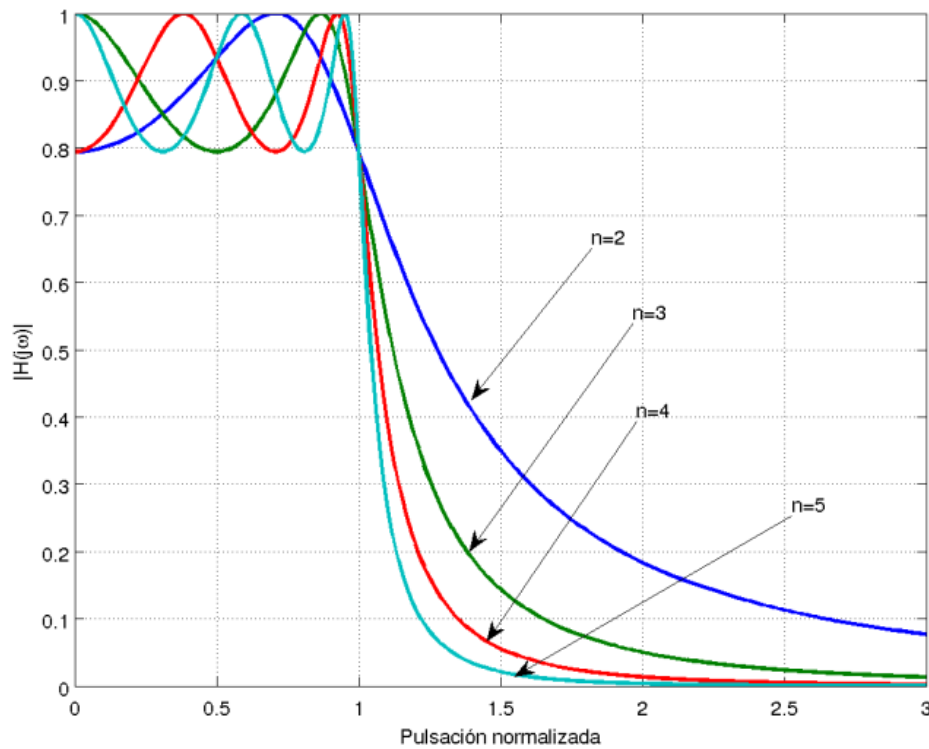


Figura 2.7: Respuesta de filtros pasabajos de Chebyshev. Fuente: [16].

Donde C_n son polinomios de Chebyshev, que cumplen con la condición $-1 \leq C_n(\omega) \leq 1 \forall 0 \leq |\omega| \leq \omega_p$, por lo que la función oscila armónicamente entre 1 y $(1 - \xi^2)^{-1}$. Los polinomios de Chebyshev se calculan iterativamente como $C_{n+1}(\omega) = 2\omega C_n(\omega) - C_{n-1}(\omega)$, sabiendo que $C_0(\omega) = 1$.

El orden del filtro n y el coeficiente ξ dependen de los parámetros de diseño:

$$n = \frac{\text{arcosh}(\sqrt{(10^{0,1\alpha_a} - 1)}/\xi^2)}{\text{arcosh}(\omega_a/\omega_p)} \quad (2.12)$$

$$\xi^2 = 10^{0,1\alpha_p} - 1 \quad (2.13)$$

Los filtros de Chebyshev directos tienen un *ripple* constante en la banda de paso y la función de atenuación decrece monótonamente para $\omega \geq \omega_p$. El orden del filtro influye en la atenuación (si n es par $\alpha(0) = 0$ y si n es impar $\alpha(0) = \alpha_p$) pero la atenuación para la frecuencia de paso es independiente del orden y es $\alpha(\omega_p) = \alpha_p$

En la Figura 2.7 se pueden ver las distintas respuestas aumentando el orden del filtro para una respuesta pasabajos normalizada.

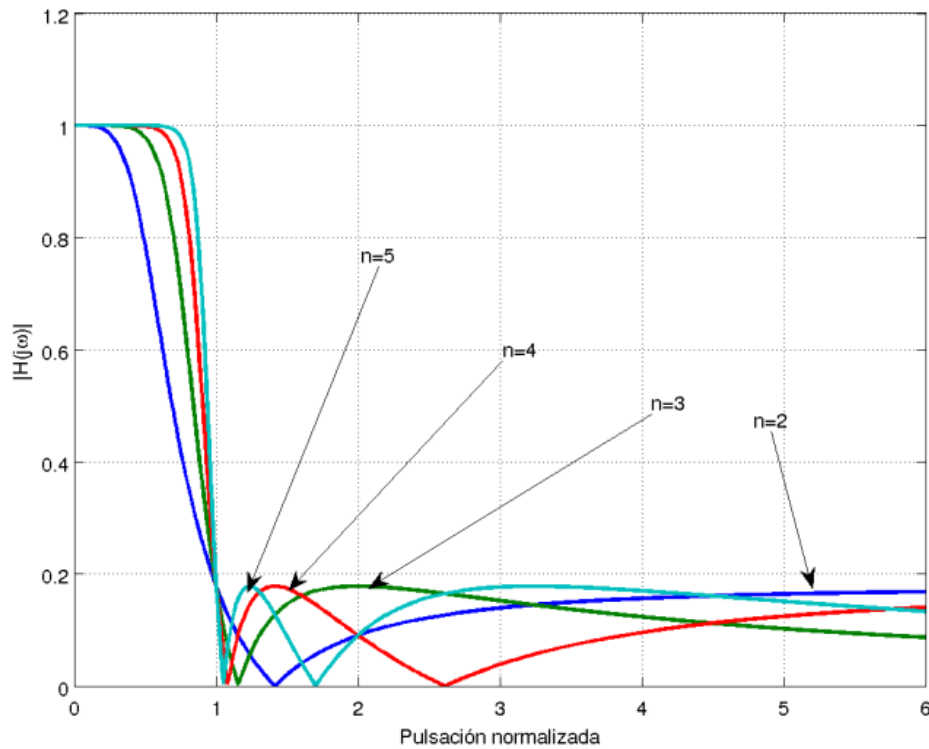


Figura 2.8: Respuesta de filtros pasabajos inverso de Chebyshev. Fuente: [16].

Aproximación de Chebyshev inverso

La aproximación de Chebyshev tiene un rizado constante en la banda de paso y un incremento monótono de la atenuación en la banda de rechazo. Si se quiere que sea plano en la banda de paso y tenga un rizado constante en la banda atenuada, se utiliza filtro de Chebyshev inverso. La función de transferencia tiene los ceros en $C_n(\omega_a/\omega) = 0$

$$|H(j\omega)|^2 = \frac{\xi^2 C_n^2(\omega_a/\omega)}{1 + \xi^2 C_n^2(\omega_a/\omega)} \quad (2.14)$$

Se puede demostrar que estos son tan eficaces en su aproximación a las especificaciones dadas como los filtros de Chebyshev directo, es decir, el orden del filtro es el mismo para la misma especificación, pero la función de fase y retardo son muy diferentes [16].

En la Figura 2.8 se pueden ver las distintas respuestas aumentando el orden del filtro para una respuesta pasabajos normalizada.

Aproximación Elíptica

Un resultado más eficiente (de menor orden) puede ser obtenido si se distribuye el error no solo en la banda de paso, sino también en la banda de rechazo. Como resultado se obtiene una función de transferencia con polos y ceros, siendo éstos finitos a diferencia de lo que ocurre con los filtros de Butterworth o de Chebyshev directo. La función de transferencia tiene un *ripple* en la banda de paso con valor máximo α_p y un *ripple* en la banda de rechazo con valor mínimo igual a α_a [16].

$$|H(j\omega)|^2 = \frac{1}{1 + \xi^2 R_n^2(\omega)} \quad (2.15)$$

Donde las funciones racionales de Chebyshev $R_n(\omega)$ se pueden expresar como:

$$\begin{cases} R_n(\omega) = k \prod_{i=1}^{n/2} \frac{\omega^2 - \omega_i^2}{\omega^2 - \omega_i'^2} \quad \forall n \text{ par} \\ k\omega \prod_{i=1}^{(n-1)/2} \frac{\omega^2 - \omega_i^2}{\omega^2 - \omega_i'^2} \quad \forall n \text{ impar} \end{cases} \quad (2.16)$$

La constante k se calcula para que el *ripple* en la banda de paso sea unitario, el grado del filtro se computa numéricamente y ξ determinará entonces el *ripple* con la expresión:

$$\xi^2 = 10^{0,1\alpha_p} - 1 \quad (2.17)$$

En la Figura 2.9 se pueden ver las distintas respuestas aumentando el orden del filtro para una respuesta pasabajos normalizada.

Comparación de las respuestas y métodos de síntesis

En la Figura 2.10 se puede ver la respuesta en amplitud de las distintas aproximaciones, la aproximación elíptica tiene la atenuación más pronunciada, pero si se compara el retardo de grupo de los filtros, en la Figura 2.11, para el mismo orden, el filtro elíptico tiene un retardo de grupo excesivo. El filtro inverso de Chebyshev resulta un compromiso entre atenuación y retardo de grupo.

En la Figura 2.12 se puede ver el orden y el retardo de grupo de las distintas implementaciones con las mismas especificaciones: $\alpha_p = 0,5 \text{ dB}$, $\alpha_a = 23 \text{ dB}$, $\omega_a = 1,25 \text{ rad/s}$ y $\omega_p = 1 \text{ rad/s}$. Se debe tener en cuenta el orden a la hora de analizar el retardo de grupo, teniendo en cuenta que al aumentar el orden también se agregan más componentes pasivos y por lo tanto se aumentan las pérdidas de inserción en la implementación real.

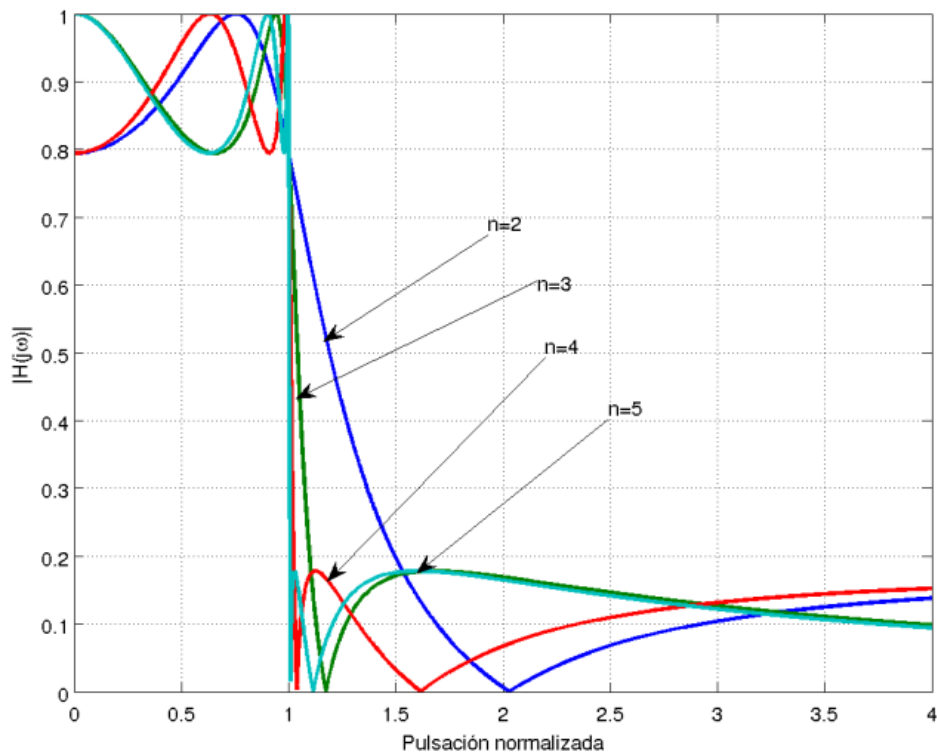


Figura 2.9: Respuesta de filtros pasabajos elípticos. Fuente: [16].

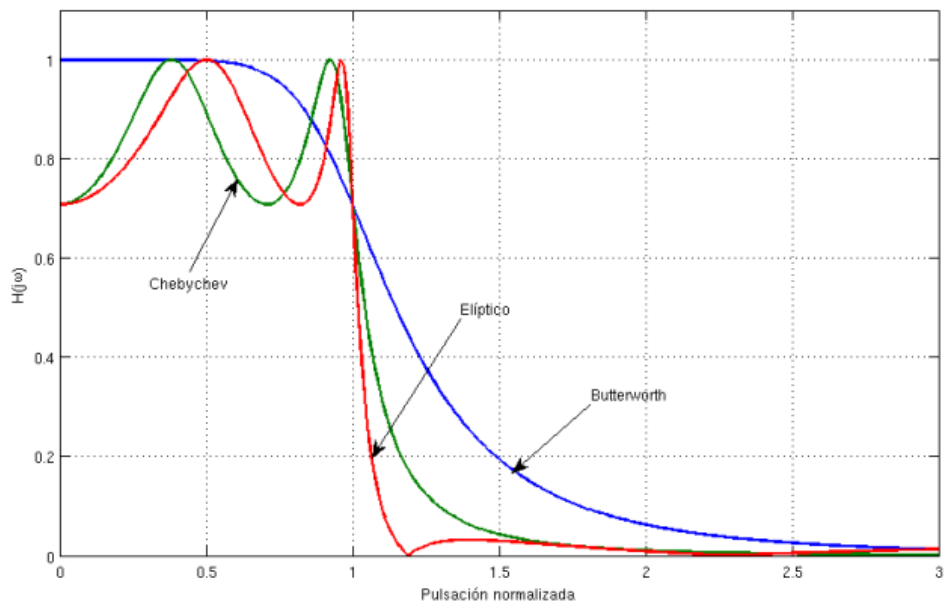


Figura 2.10: Respuesta en amplitud de filtros de orden 4. Fuente: [16].

Todas estas aproximaciones pueden expresarse como una expansión continua en fracciones a través de los parámetros de inmitancia de la red. Además, por definición, cumplen con las condiciones

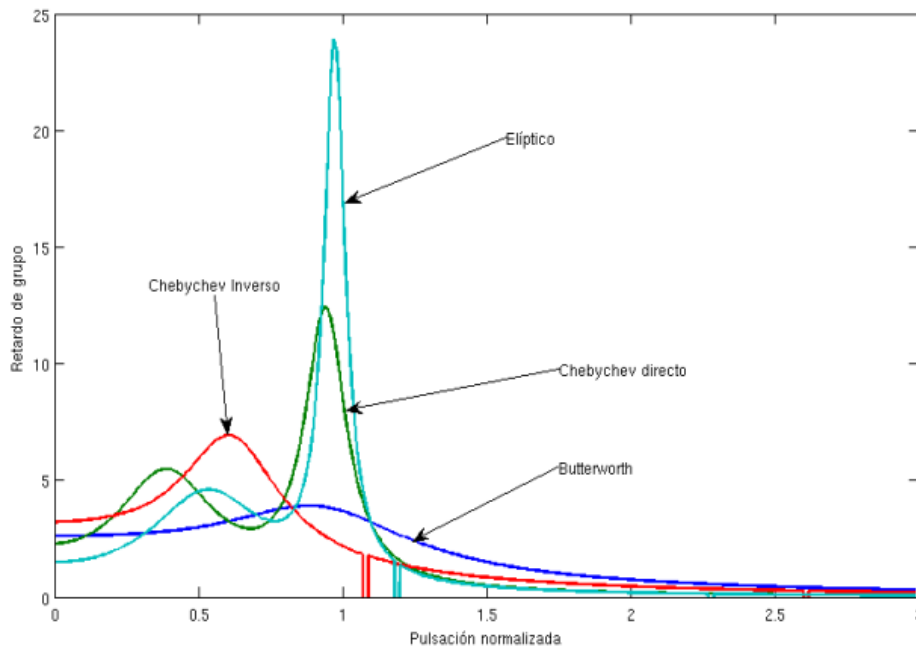


Figura 2.11: Retardo de grupo para filtros de orden 4. Fuente: [16].

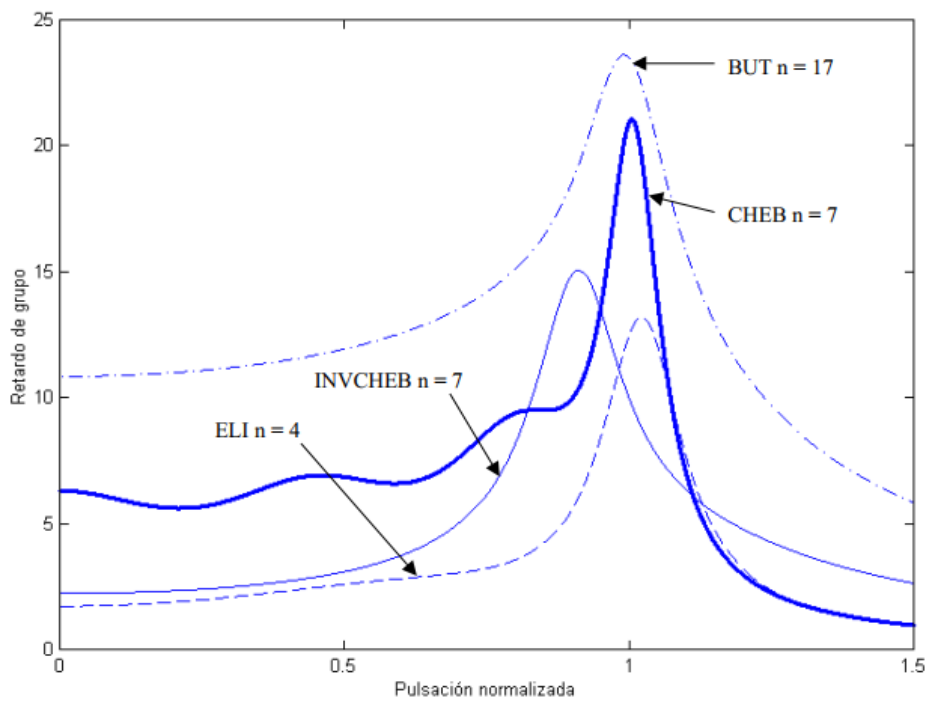


Figura 2.12: Orden y Retardo de grupo para filtros con iguales especificaciones. Fuente: [16].

de realizabilidad ³ para ser representados como una cascada de circuitos no disipativos de un puerto (circuitos LC), por lo que los métodos de síntesis de Foster y Cahuer pueden ser utilizados para sintetizar estos filtros, en cualquiera de sus formas canónicas [16].

³La función de impedancia debe ser una razón de polinomios con coeficientes reales, los polos y ceros deben tener parte real negativa, no deben existir polos múltiples y los polos complejos conjugados no deben tener parte real [16].

Capítulo 3

Filtros de Microondas

3.1. Introducción

Un filtro es una red de dos puertos que se utiliza para controlar la respuesta en frecuencia de cierto punto en un sistema de transmisión, y provee transmisión en la banda de paso y atenuación en la banda de rechazo (*passband* y *stopband* respectivamente) [4].

En general, los filtros pueden ser catalogados como filtros pasivos o activos: los primeros consisten en elementos reactivos y al analizar la impedancia de la red se puede encontrar un cociente de polinomios en ω y factorizando en ceros y polos se puede diseñar una variedad de respuestas en frecuencia para distintos usos. Los filtros activos se sintetizan comúnmente con amplificadores operacionales e impedancias complejas de realimentación en cascada.

Los métodos de síntesis para filtros de RF y microondas se derivan del estudio de líneas de transmisión o guías de onda periódicamente cargadas con elementos reactivos. Estas estructuras exhiben respuestas de paso y rechazo en frecuencia que derivan en métodos de síntesis de filtros como el del parámetro imagen o el de pérdidas de inserción [4].

El método del parámetro imagen propone una cascada de filtros simples de dos puertos para proveer las frecuencias de corte y atenuación deseadas, pero no permite la especificación de una respuesta en frecuencia particular en el rango de operación completo. Si bien el procedimiento es simple, los filtros deben ser iterados reiteradas veces para conseguir buenos resultados [4].

El método de pérdidas de inserción, utiliza técnicas de síntesis de redes para diseñar filtros con una respuesta en frecuencia completamente específica. Se parte de un filtro pasabajo normalizado en impedancia y frecuencia y luego se aplican transformaciones para cambiar el tipo de respuesta y el valor de las impedancias [4].

Existen otros métodos de diseño que utilizan las mismas transformaciones, por ejemplo, se pueden diseñar filtros usando *stubs*, impedancias escalonadas, resonadores acoplados de $\lambda/4$, o el método que se utilizó para este proyecto: los filtros de líneas de transmisión acopladas [8].

3.2. Implementación de filtros en RF

Los modelos parámetros concentrados son válidos en baja frecuencia, pero comienzan a surgir problemas en frecuencias de RF o microondas. Los capacitores e inductores tienen un rango limitado de valores comerciales, lo que dificulta la implementación. Además, la longitud de onda de la señal tiene dimensiones comparables con el tamaño físico de los componentes, y la distancia entre

componentes se torna muy importante en el diseño [4].

Las transformaciones de Richard permiten convertir elementos discretos en secciones de líneas de transmisión. Por su parte, las identidades de Kuroda son utilizadas para separar físicamente los elementos del filtro con secciones de líneas de transmisión. Como estas secciones no afectan la respuesta del filtro, se llama a este método de diseño: síntesis redundante de filtros [4].

3.2.1. Transformaciones de Richard

La transformación 3.1 mapea el plano ω al plano Ω , que se repite con un periodo $\omega\ell/v_p = 2\pi$. Esto permite sintetizar una red LC usando un *stub* en circuito abierto y otro en cortocircuito.

$$\Omega = \tan \beta \ell = \tan \frac{\omega \ell}{v_p} \quad (3.1)$$

La reactancia y la susceptancia del capacitor quedan definidas por 3.2 y 3.3, respectivamente. Los elementos reactivos pueden ser reemplazados por un tramo de línea de transmisión paralelo a la línea de señal, mejor conocido como *stub* en inglés. El inductor puede ser reemplazado por un *stub* en cortocircuito de longitud $\beta \ell$ con una impedancia característica L , y el capacitor por un *stub* en circuito abierto de longitud $\beta \ell$, con una impedancia característica $1/C$.

$$jX_c = j\Omega C = jL \tan \beta \ell \quad (3.2)$$

$$jB_c = j\Omega C = jC \tan \beta \ell \quad (3.3)$$

En un modelo normalizado, la frecuencia de corte de un filtro pasabajos ocurre a la frecuencia unitaria, con la transformación de Richard la frecuencia de corte ocurre en $\Omega = 1 = \tan \beta \ell$, con un *stub* de longitud $\ell = \lambda/8$, donde λ es la longitud de onda a la frecuencia de corte ω_c . En la frecuencia $\omega_0 = 2\omega_c$ la longitud de los *stubs* será de $\lambda/4$ y se manifestará un polo. Para frecuencias distintas a ω_c la impedancia del *stub* no se corresponderá con el elemento discreto original y la respuesta en frecuencia del filtro no será la esperada. La respuesta en frecuencia será periódica en $4\omega_c$.

Las transformaciones de Richard permiten que los elementos reactivos discretos de un filtro pasivo sean reemplazados con *stubs* en circuito abierto o cortocircuito, y como la longitud eléctrica de estos *stubs* es la misma, se los conoce como líneas conmensuradas [4].

3.2.2. Identidades de Kuroda

Las cuatro identidades de Kuroda utilizan secciones de líneas de transmisión redundantes para lograr una implementación práctica de filtros, siguiendo una operatoria simple: separar los *stubs* físicamente, transformar los *stubs* en serie en *stubs* en paralelo (o viceversa), y cambiar impedancias características a valores realizables.

En la Figura 3.1 se pueden apreciar las cuatro identidades utilizadas, su demostración pueden encontrarse en [4].

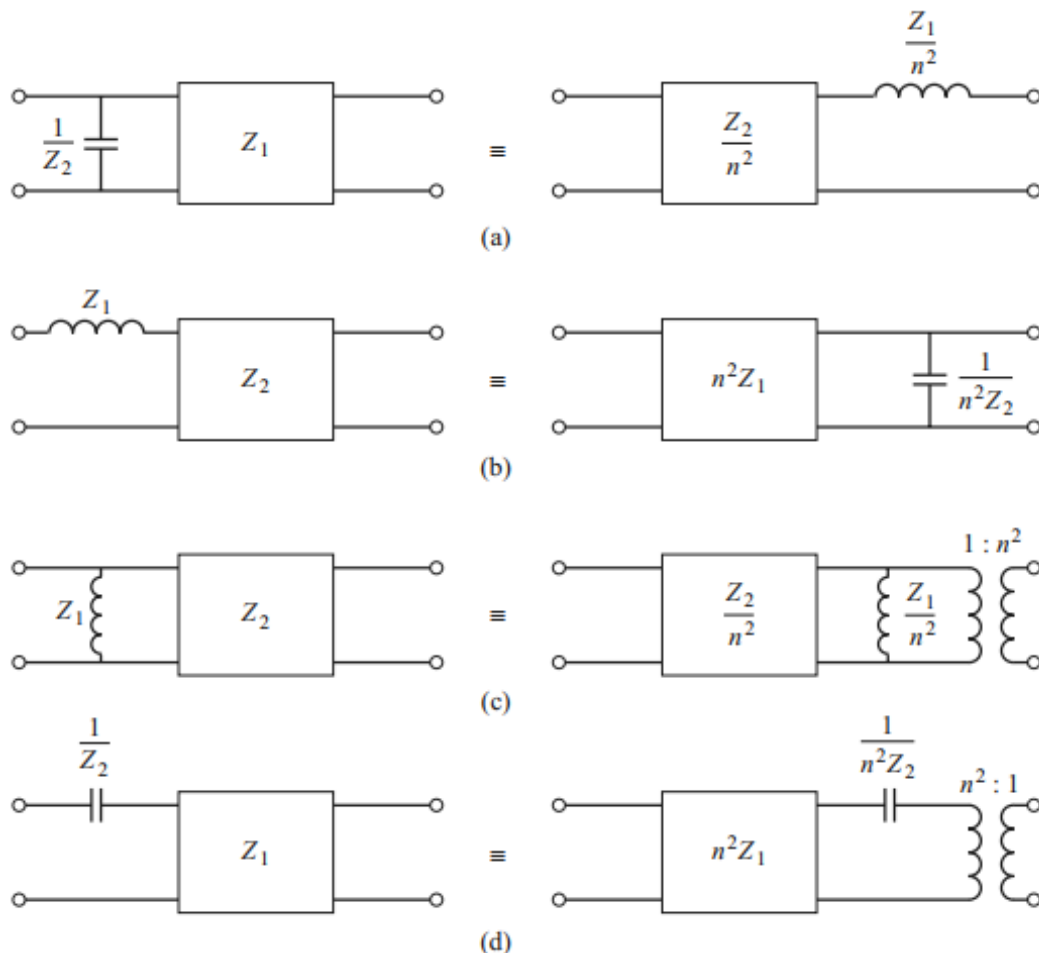


Figura 3.1: Identidades de Kuroda. Fuente: [4].

3.3. Filtros de líneas acopladas

3.3.1. Propiedades de una línea de transmisión acoplada

Un par de líneas de transmisión acopladas opera principalmente en dos modos de propagación: modo par (*even*) y modo impar (*odd*), y genera campos eléctricos y magnéticos como se muestran en la Figura 3.2.

La impedancia de modo impar se define como la impedancia de una única línea de transmisión cuando las dos líneas están excitadas por una señal diferencial (misma amplitud y polaridad opuesta). La impedancia de modo impar es la impedancia de una única línea de transmisión cuando el par está excitado por una señal en modo común (misma amplitud y polaridad).

La impedancia de modo diferencial será la impedancia de dos líneas cuando el par es excitado por una señal diferencial, por lo que la impedancia de modo diferencial es, por definición, el doble de la impedancia de modo impar. Análogamente, la impedancia de modo común será el doble de la impedancia de modo par.

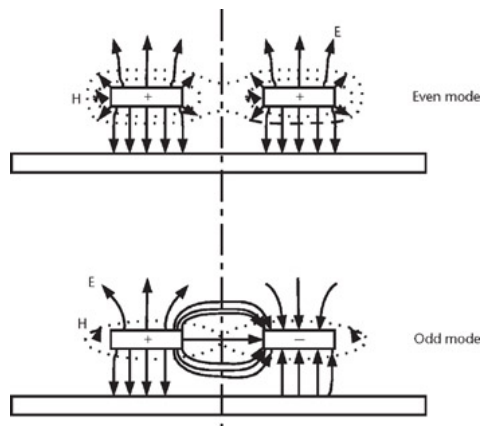
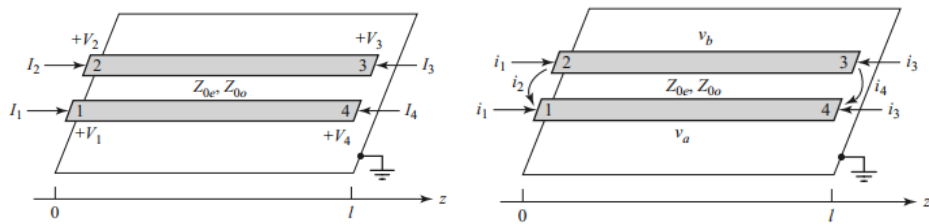


Figura 3.2: Campos magnéticos en modo par e impar. Fuente: [17].

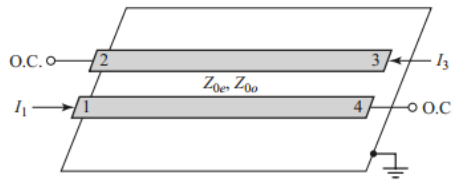
En la Figura 3.3a se muestran las definiciones de corrientes y tensiones de puertos. Suponiendo la superposición de los modos par e impar de la Figura 3.3b se puede encontrar la matriz de impedancias de circuito abierto para esta red de cuatro puertos. Las corrientes i_1 e i_3 son las corrientes en modo par, e i_2 e i_4 las corrientes en modo impar [4].

Por superposición se puede definir:

$$\begin{cases} I_1 = i_1 + i_2 \\ I_2 = i_1 - i_2 \\ I_3 = i_3 + i_4 \\ I_4 = i_3 - i_4 \end{cases} \quad (3.4)$$



(a) Definiciones de tensión y corriente de puertos. (b) Líneas de transmisión acopladas con fuentes de corriente en modo par e impar.



(c) Líneas de transmisión acopladas con respuesta pasabanda.

Figura 3.3: Definiciones de una sección de líneas de transmisión acopladas. Fuente: [4]

Considerando únicamente las líneas excitadas por la corriente i_1 con los demás puertos en circuito abierto, la impedancia vista desde el puerto 1 o el puerto 2 está definida por 3.5 y la tensión en los conductores por 3.6, expresión que, evaluada en $z = 0$, resulta en la tensión en los puertos 1 o 2, explicitada en 3.7.

$$Z_{in}^e = -jZ_{0e} \cot \beta \ell \quad (3.5)$$

$$v_a^1(z) = v_b^1(z) = Ve^+ [e^{-j\beta(z-\ell)} + e^{j\beta(z-\ell)}] = 2Ve^+ \cos(\beta(\ell - z)) = -jZ_{0e} \frac{\cos(\beta(\ell - z))}{\sin(\beta\ell)} i_1 \quad (3.6)$$

$$v_a^1(0) = v_b^1(0) = 2Ve^+ \cos(\beta\ell) = i_1 Z_{in}^e \quad (3.7)$$

De manera análoga, las tensiones debido a la corriente i_3 :

$$v_a^3(z) = v_b^3(z) = -jZ_{0e} \frac{\cos(\beta z)}{\sin(\beta \ell)} i_3 \quad (3.8)$$

Considerando ahora las líneas excitadas únicamente por la corriente i_2 con los demás puertos en circuito abierto, la impedancia vista desde el puerto 1 o el puerto 2 está definida por 3.9 y la tensión en los conductores por 3.10, expresión que, evaluada en $z = 0$, resulta en la tensión en los puertos 1 o 2, explicitada en 3.11.

$$Z_{in}^o = -jZ_{0o} \cot \beta \ell \quad (3.9)$$

$$v_a^2(z) = -v_b^2(z) = V_o^+ [e^{-j\beta(z-\ell)} + e^{j\beta(z-\ell)}] = 2V_o^+ \cos(\beta(\ell-z)) = -jZ_{0o} \frac{\cos(\beta(\ell-z))}{\sin(\beta \ell)} i_2 \quad (3.10)$$

$$v_a^2(0) = -v_b^2(0) = 2V_o^+ \cos(\beta \ell) = i_2 Z_{in}^o \quad (3.11)$$

De manera análoga, las tensiones debido a la corriente i_4 :

$$v_a^4(z) = -v_b^4(z) = -jZ_{0o} \frac{\cos(\beta z)}{\sin(\beta \ell)} i_4 \quad (3.12)$$

La tensión en el puerto 1 está dada por 3.13, donde $\theta = \beta \ell$

$$V_1 = v_a^1(0) + v_a^2(0) + v_a^3(0) + v_a^4(0) = -j(Z_{0e}i_1 + Z_{0o}i_2) \cot \theta - j(Z_{0e}i_3 + Z_{0o}i_4) \csc \theta \quad (3.13)$$

Despejando i_j de 3.4 y reemplazando en 3.13 se obtiene:

$$V_1 = \frac{-j}{2} ((Z_{0e}(I_1 + I_2) + Z_{0o}(I_1 - I_2)) \cot \theta + (Z_{0e}(I_3 + I_4) + Z_{0o}(I_4 - I_3)) \csc \theta \quad (3.14)$$

Se puede obtener la matriz de impedancias despejando las demás tensiones por simetría.

$$\begin{cases} Z_{11} = Z_{22} = Z_{33} = Z_{44} = -j/2(Z_{0e} + Z_{0o}) \cot \theta \\ Z_{12} = Z_{21} = Z_{34} = Z_{43} = -j/2(Z_{0e} - Z_{0o}) \cot \theta \\ Z_{13} = Z_{31} = Z_{24} = Z_{42} = -j/2(Z_{0e} - Z_{0o}) \csc \theta \\ Z_{14} = Z_{41} = Z_{23} = Z_{32} = -j/2(Z_{0e} + Z_{0o}) \csc \theta \end{cases} \quad (3.15)$$

Una red de dos puertos puede formarse con una sección de líneas acopladas terminadas en dos de los cuatro puertos en circuito abierto, en cortocircuito, o conectando dos terminales. Existen 10 combinaciones posibles, mostradas en la Figura 3.4, con distintas respuestas en frecuencias. Es de especial interés el caso de filtros pasabanda con circuitos abiertos (pues son más fáciles de fabricar en microtiras que los cortocircuitos).

Tomando como referencia el tercer caso de la Figura 3.4 se reduce la matriz de impedancia de cuatro puertos a 3.16 con Z_{ij} definida por 3.15:

$$\begin{cases} V_1 = Z_{11}I_1 + Z_{13}I_3 \\ V_3 = Z_{31}I_1 + Z_{33}I_3 \end{cases} \quad (3.16)$$

Se puede analizar las características de este filtro calculando la impedancia imagen (igual en ambos puertos) y la constante de propagación.

Para una red de dos puertos arbitraria como la de la Figura 3.5 especificada por los parámetros ABCD, las impedancia imagen Z_{i1} se define como la impedancia en el puerto 1 cuando el puerto 2 está cargado con Z_{i2} . La impedancia Z_{i2} se define análogamente. Esta definición implica que ambos puertos están adaptados cuando están cargados con sus impedancias imagen, transfiriéndose la máxima cantidad de potencia.

Se puede demostrar que la impedancia imagen en función de los parámetros de impedancia es:

$$Z_i = \sqrt{Z_{11}^2 - \frac{Z_{11}Z_{13}^2}{Z_{33}}} = 0,5 \sqrt{(Z_{0e} - Z_{0o})^2 \csc^2 \theta - (Z_{0e} - Z_{0o})^2 \cot^2 \theta} \quad (3.17)$$

Se puede graficar la parte real de la impedancia 3.17 en la Figura 3.6, los valores de impedancia son reales y positivos. Si $\theta \rightarrow 0$, $Z_i \rightarrow \pm j\infty$ se produce una banda de rechazo. Las frecuencias de corte se pueden calcular como:

Circuit	Image Impedance	Response
	$Z_{i1} = \frac{2Z_{0e}Z_{0o} \cos \theta}{\sqrt{(Z_{0e} + Z_{0o})^2 \cos^2 \theta - (Z_{0e} - Z_{0o})^2}}$ $Z_{i2} = \frac{Z_{0e}Z_{0o}}{Z_{i1}}$	<p>Low-pass</p>
	$Z_{i1} = \frac{2Z_{0e}Z_{0o} \sin \theta}{\sqrt{(Z_{0e} - Z_{0o})^2 - (Z_{0e} + Z_{0o})^2 \cos^2 \theta}}$	<p>Bandpass</p>
	$Z_{i1} = \frac{\sqrt{(Z_{0e} - Z_{0o})^2 - (Z_{0e} + Z_{0o})^2 \cos^2 \theta}}{2 \sin \theta}$	<p>Bandpass</p>
	$Z_{i1} = \frac{\sqrt{Z_{0e}Z_{0o}} \sqrt{(Z_{0e} - Z_{0o})^2 - (Z_{0e} + Z_{0o})^2 \cos^2 \theta}}{(Z_{0e} + Z_{0o}) \sin \theta}$ $Z_{i2} = \frac{Z_{0e}Z_{0o}}{Z_{i1}}$	<p>Bandpass</p>
	$Z_{i1} = \frac{Z_{0e} + Z_{0o}}{2}$	All pass
	$Z_{i1} = \frac{2Z_{0e}Z_{0o}}{Z_{0e} + Z_{0o}}$	All pass
	$Z_{i1} = \sqrt{Z_{0e}Z_{0o}}$	All pass
	$Z_{i1} = -j \frac{2Z_{0e}Z_{0o}}{Z_{0e} + Z_{0o}} \cot \theta$ $Z_{i2} = \frac{Z_{0e}Z_{0o}}{Z_{i1}}$	All stop
	$Z_{i1} = j \sqrt{Z_{0e}Z_{0o}} \tan \theta$	All stop
	$Z_{i1} = -j \sqrt{Z_{0e}Z_{0o}} \cot \theta$	All stop

Figura 3.4: Diez tipos de filtros. Fuente: [4].

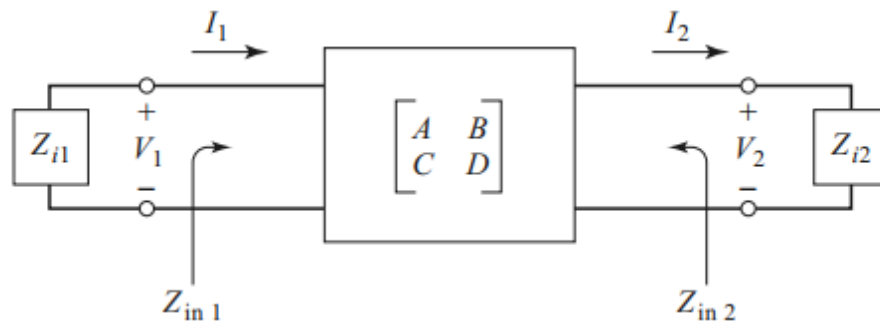


Figura 3.5: Impedancia imagen de red de dos puertos. Fuente: [4].

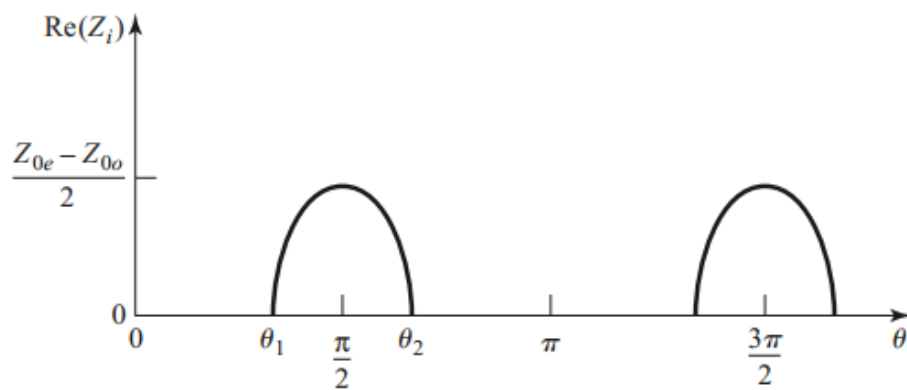


Figura 3.6: Parte real de la impedancia imagen del filtro pasabanda. Fuente: [4].

$$\cos \theta_1 = -\cos(\theta_2) = \frac{Z_{0e} - Z_{0o}}{Z_{0e} + Z_{0o}} \quad (3.18)$$

La constante de propagación será:

$$\cos \beta = \sqrt{\frac{Z_{11}Z_{33}}{Z_{13}^2}} = \sqrt{\frac{Z_{11}}{Z_{13}}} = \frac{Z_{0e} - Z_{0o}}{Z_{0e} + Z_{0o}} \cos \theta \quad (3.19)$$

3.3.2. Diseño de un filtro pasabanda

Un filtro pasabanda puede ser sintetizado con líneas acopladas como las del tercer caso de la Figura 3.4 en cascada. Las ecuaciones de diseño de este tipo de filtros se obtiene de la aproximación de este tipo de líneas acopladas a un circuito como el de la Figura 3.7. Para ello se debe demostrar que la impedancia imagen y la constante de propagación de este circuito equivalente es aproximadamente igual a las de una sección de líneas acopladas en $\theta = \pi/2$ (la frecuencia central de la banda de paso).

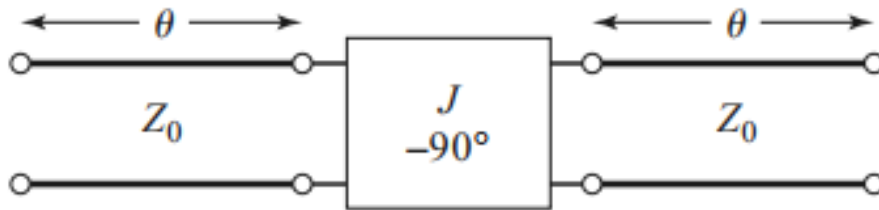


Figura 3.7: Circuito equivalente de dos líneas acopladas. Fuente: [4].

Los parámetros de transmisión ABCD del circuito equivalente de la Figura 3.7, considerando que las entradas y salidas son líneas de transmisión de $\lambda/4$ con una impedancia característica $1/J$ están definidos por la matriz 3.20

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} (JZ_0 + \frac{1}{JZ_0})\sin\theta\cos\theta & j(Z_0^2\sin^2\theta - \frac{\cos^2\theta}{J}) \\ j(\frac{1}{JZ_0^2}\sin^2\theta - J\cos^2\theta & (JZ_0 + \frac{1}{JZ_0})\sin\theta\cos\theta \end{bmatrix} \quad (3.20)$$

Se puede demostrar que la impedancia imagen y la constante de propagación, valuadas en $\theta = \pi/2$ (asumiendo que $\sin \theta \simeq 1$ son:

$$Z_i = \sqrt{B/C} = JZ_0^2 = 0,5(Z_{0e} - Z_{0o}) \quad (3.21)$$

$$\cos \beta = \sqrt{AD} = A \simeq (JZ_0 + \frac{1}{JZ_0}) = \frac{Z_{0e} + Z_{0o}}{Z_{0e} - Z_{0o}} \quad (3.22)$$

Resolviendo para las impedancias de modo par e impar:

$$\begin{cases} Z_{0e} = Z_0[1 + JZ_0 + (JZ_0)^2] \\ Z_{0o} = Z_0[1 - JZ_0 + (JZ_0)^2] \end{cases} \quad (3.23)$$

En la Figura 3.8 se puede ver una cascada de N+1 secciones de líneas acopladas y su circuito equivalente. Las secciones intermedias tienen una longitud efectiva de 2θ , siendo su longitud eléctrica 2λ para frecuencias cercanas al centro de la banda de paso, lo que podría aproximarse a un circuito LC paralelo.

La equivalencia exacta puede demostrarse mediante los parámetros de transmisión de una red T equivalente, en ella surge y se descarta el transformador 1:-1 (pues no puede sintetizar con una red T, pero a la vez no afecta la respuesta en amplitud del filtro) y asumiendo que para $\theta \simeq \pi/2$ la impedancia serie equivalente es prácticamente nula, los valores de los elementos reactivos están dados por 3.24 [4].

$$\begin{cases} L = \frac{2Z_0}{\pi\omega_0} \\ C = \frac{1}{\omega_0^2 L} = \frac{\pi}{2Z_0\omega_0} \end{cases} \quad (3.24)$$

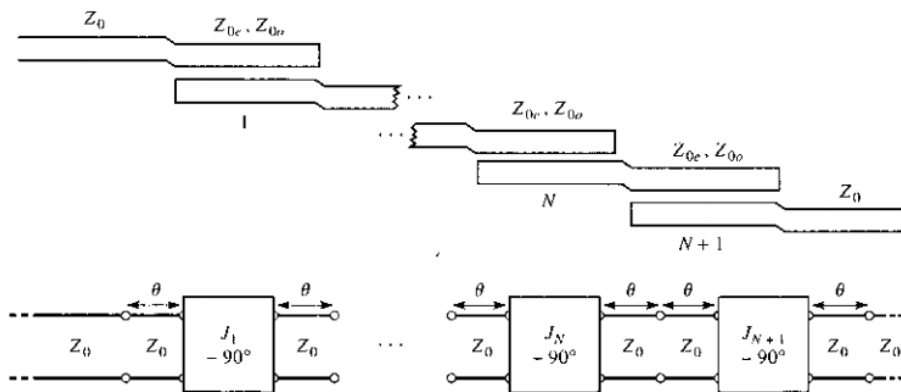


Figura 3.8: Equivalencia entre N+1 secciones de líneas acopladas. Fuente: [4].

Las secciones finales tienen una longitud θ y están acopladas en Z_0 , por lo que pueden ser ignoradas; los inversores de los extremos J_1 y J_{N+1} pueden representarse como un transformador seguido de un tramo de línea de transmisión de longitud $\lambda/4$. Utilizando los parámetros de dicha estructura se demuestra que la relación de transformación $N = JZ_0$ y el tramo de línea puede ignorarse pues

únicamente provoca un cambio de fase [4].

Utilizando todas estas suposiciones se obtiene un circuito como el primero de la Figura 3.9. Se puede demostrar la equivalencia entre ambos circuitos de la Figura 3.9 calculando la admitancia del primer circuito y escalándola por N^2 para obtener la admitancia vista desde el primario del transformador y sabiendo que para todo resonador $LC = \omega_0^{-2}$. Al calcular la admitancia para el segundo circuito, bajo ciertas condiciones dadas por 3.25 (donde L_n y C_n están dados por 3.24, y L'_n y C'_n son elementos de un filtro pasabajo prototipo escalado en impedancia y trasladado en frecuencia), los circuitos son completamente equivalentes [4].

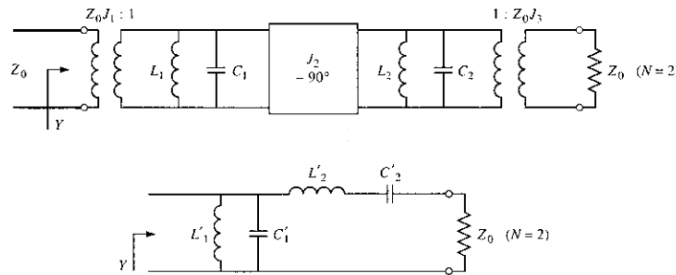


Figura 3.9: Equivalente de componentes discretos para $N = 2$ y su simplificación. Fuente: [4].

$$\begin{cases} \frac{1}{J_1^2 Z_0^2} \sqrt{\frac{C_1}{L_1}} = \sqrt{\frac{C'_1}{L'_1}} \\ \frac{J_1^2 Z_0^2}{J_2^2} \sqrt{\frac{C_2}{L_2}} = \sqrt{\frac{L'_2}{C'_2}} \\ \frac{J_1^2 Z_0^3 J_2^2}{J_2^2} = Z_0 \end{cases} \quad (3.25)$$

El segundo circuito de la Figura 3.9 es una topología de un circuito pasabajos. Se puede realizar una transformación en frecuencia y escalar en impedancia para obtener la respuesta en frecuencia deseada con 3.26 [4].

$$\begin{cases} L'_1 = \frac{\Delta Z_0}{\omega_0 g_1} \\ C'_1 = \frac{g_1}{\Delta \omega_0 Z_0} \\ L'_2 = \frac{g_2 Z_0}{\Delta \omega_0} \\ C'_2 = \frac{\Delta}{\omega_0 g_2 Z_0} \end{cases} \quad (3.26)$$

Donde $\Delta = (\omega_2 - \omega_1)/\omega_0$ es el ancho de banda fraccional del filtro, utilizado para mapear la

frecuencia de corte de un filtro pasabajos a las frecuencias de paso de un filtro pasabanda.

Las ecuaciones de diseño de un filtro pasabanda de $N+1$ secciones se encuentran combinando 3.26 y 3.25 y generalizando:

$$\begin{cases} Z_0 J_1 = \sqrt{\frac{\Delta\pi}{2g_1}} \\ Z_0 J_n = \frac{\pi\Delta}{2\sqrt{(g_{n-1}g_n)}} \forall n = 2, \dots, N \\ Z_0 J_{N+1} = \sqrt{\frac{\Delta\pi}{2g_1}} \end{cases} \quad (3.27)$$

Los valores g_i son factores de escala para los elementos reactivos, se obtienen realizando un filtro prototipo, con una frecuencia de corte $\omega_c = 1 \text{ rad/s}$ y una impedancia de generador de 1Ω ; se comienza estableciendo una relación de pérdida de potencia y luego se encuentra la relación de pérdida de potencia del prototipo. Igualando los polinomios en ω resultantes y se pueden encontrar los valores de escala requeridos de cada componente reactivo.

Estos factores de escala comienzan desde la impedancia del generador como g_0 y continua la numeración hasta g_{N+1} en la impedancia de carga, dependen de la tipología del filtro usada y se encuentran tabulados para distintas bandas de paso (plana, *ripple* de 0,5 dB, *ripple* de 3 dB, etc.), una de estas tablas se muestra como referencia en la Figura 3.10. El valor de atenuación máximo posible en las bandas de rechazo depende, en primer lugar de la característica de la banda de paso seleccionada: las bandas de paso con *ripple* tienden a tener mejor atenuación en las bandas de rechazo para una misma cantidad de etapas en una misma frecuencia que las bandas de paso planas. Una curva de atenuación se muestra de manera representativa en la Figura 3.11 [4].

Para una frecuencia determinada, la atenuación en la banda de rechazo crece con el número de etapas, teniendo que tener en cuenta la relación de compromiso entre la atenuación en la banda de rechazo y las pérdidas en la banda de paso, debido a que en un gran número de etapas se comienza a apreciar los efectos de la tangente de pérdidas del sustrato utilizado para la fabricación del filtro [4].

N	g_1	g_2	g_3	g_4	g_5	g_6	g_7	g_8	g_9	g_{10}	g_{11}
1	2.0000	1.0000									
2	1.4142	1.4142	1.0000								
3	1.0000	2.0000	1.0000	1.0000							
4	0.7654	1.8478	1.8478	0.7654	1.0000						
5	0.6180	1.6180	2.0000	1.6180	0.6180	1.0000					
6	0.5176	1.4142	1.9318	1.9318	1.4142	0.5176	1.0000				
7	0.4450	1.2470	1.8019	2.0000	1.8019	1.2470	0.4450	1.0000			
8	0.3902	1.1111	1.6629	1.9615	1.9615	1.6629	1.1111	0.3902	1.0000		
9	0.3473	1.0000	1.5321	1.8794	2.0000	1.8794	1.5321	1.0000	0.3473	1.0000	
10	0.3129	0.9080	1.4142	1.7820	1.9754	1.9754	1.7820	1.4142	0.9080	0.3129	1.0000

Figura 3.10: Factores de escala para los elementos reactivos, Maximum Flatness $g_0 = 1$, $\omega_c = 1 \text{ rad/s}$. Fuente: [4].

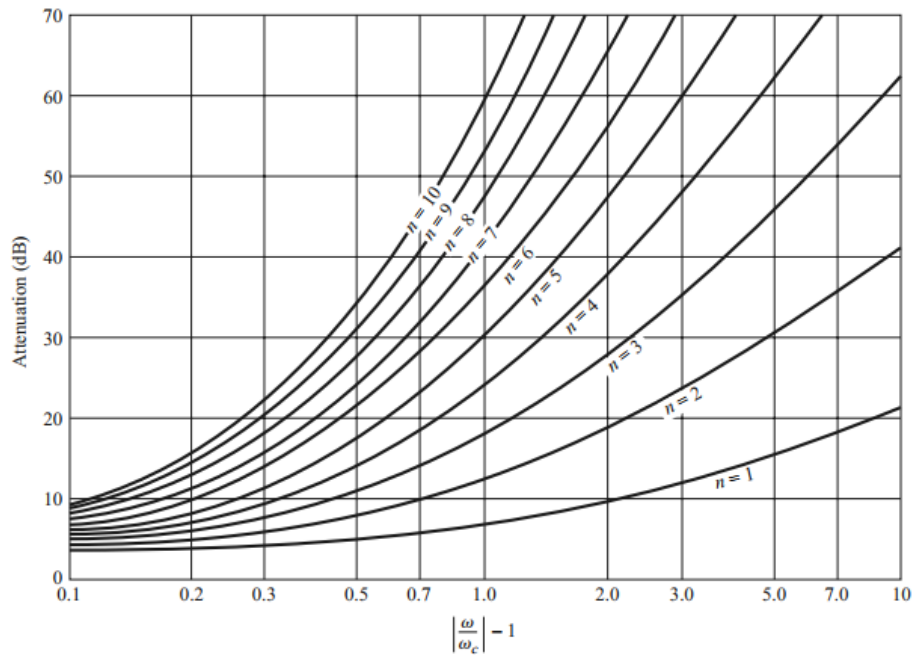


Figura 3.11: Atenuación de un filtro Maximum Flatness en función de la frecuencia normalizada, parametrizada en el número de etapas. Fuente: [4].

Capítulo 4

Etapas acopladoras

4.1. Introducción

Los acopladores de impedancia son necesarios para conseguir la máxima transferencia de potencia entre circuitos, se utilizan en amplificadores, osciladores, mezcladores, entre líneas de transmisión y antenas, etcétera. Para conseguir la máxima transferencia de potencia entre un generador con impedancia de salida Z_G y una impedancia de carga Z_L , las impedancias deben ser conjugadas, según el teorema de máxima transferencia de energía.

Cuando el generador es un dispositivo como un transistor de juntura o de efecto de campo, su impedancia de salida depende de un gran número de factores como su polarización, el nivel y la frecuencia de la señal y por lo general. Cuando estos dispositivos están trabajando como de manera lineal, su impedancia varía levemente alrededor de un punto de polarización fijo. Cuando estos dispositivos se utilizan como un elemento no lineal, su impedancia cambia sustancialmente, dependiendo de la frecuencia a la que se analice y del nivel de señal aplicado.

Cuando es imposible que las impedancias del generador y la carga sean complejas conjugadas, se puede recurrir a una red adaptadora cuya función es hacer que la impedancia presentada al generador en sus terminales sea la impedancia compleja conjugada de Z_G y a su vez, que la impedancia de salida del adaptador presentada a la carga deba ser el complejo conjugado de Z_L . En estas condiciones se puede decir que las impedancias están acopladas o adaptadas en base a su impedancia imagen [18].

En general es deseable que el acoplador no disipe potencia, por lo que es común implementarlos con elementos puramente reactivos (inductores y capacitores), aunque también pueden ser implementados con transformadores. Este tipo de implementaciones da lugar a topologías como acopladores en L , π , ó T , como los de la Figura 4.1. Según cuales sean los elementos reactivos, los acopladores L pueden ser pasabajos o pasaltos, los acopladores π ó T son dos acopladores L en cascada y pueden ser pasabajos, pasaltos, pasabanda o rechazabanda.

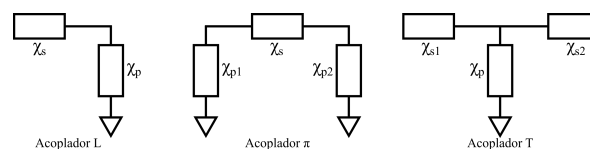


Figura 4.1: Tipos de acopladores. Fuente: propia.

4.2. Antecedentes

Se debe tener en cuenta para el diseño de acopladores, cualquiera sea la topología escogida, una red de elementos pasivos en resonancia puede ser dividida en cualquier punto y la impedancia medida desde el punto de análisis hacia el generador será la impedancia conjugada de la impedancia medida desde el punto de análisis hacia la carga. Esto sucede porque se divide una red en resonancia en dos redes en cascada, al haber estado en resonancia implica que la impedancia de una de las redes debe ser necesariamente conjugada a la otra [18].

La segunda consideración para el diseño de acopladores es la relación de transferencia entre parámetros serie y paralelo, estas relaciones se explicitan en 4.2 y 4.1 [18].

$$\begin{cases} \chi_p = \chi_s(1 + (\frac{R_s}{\chi_s})^2) = \chi_s(1 + Q_s^{-2}) \\ R_p = R_s(1 + (\frac{\chi_s}{R_s})^2) = R_s(1 + Q_s^2) \end{cases} \quad (4.1)$$

$$\begin{cases} \chi_s = \frac{\chi_p}{1 + (\frac{\chi_p}{R_p})^2} = \frac{\chi_p}{1 + Q_p^{-2}} \\ R_s = \frac{R_p}{1 + (\frac{R_p}{\chi_p})^2} = \frac{R_p}{1 + Q_p^2} \end{cases} \quad (4.2)$$

El Q de la red acopladora debe ser constante, por lo tanto $Q = Q_s = \chi_s/R_s = R_p/\chi_p = Q_p$, de lo que se deriva el valor de Q como:

$$Q = \sqrt{\frac{R_p}{R_s} - 1} \quad (4.3)$$

4.3. Acoplador Pi

En la Figura 4.2 se muestra un circuito físico general, donde $Z_{pg} = R_{pg} + j\chi_{pg}$ es la impedancia de salida de un generador, $Z_{sL} = R_{sL} + j\chi_{sL}$ es la impedancia de carga y χ_{p1} , χ_{p2} y χ_s son los elementos reactivos del acoplador. Se puede obtener el modelo matemático serie con las relaciones de transferencia y obtener un circuito equivalente serie como el de la Figura 4.3. En cualquiera de estos circuitos, por simplicidad, que la reactancia de la carga y del generador aportan a las reactancias del acoplador, y puede considerarse que tanto la carga como el generador tienen una impedancia resistiva pura [18].

Considerando el circuito 4.3, se pueden plantear dos condiciones: en resonancia las reactancias

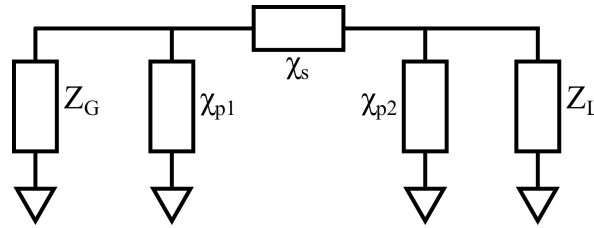


Figura 4.2: Circuito físico. Fuente: propia.

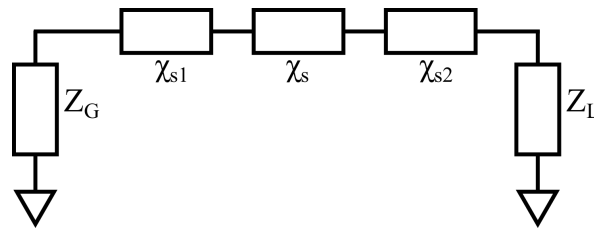


Figura 4.3: Modelo matemático serie. Fuente: propia.

deben cancelarse entre sí, es decir: $\chi_s = \chi_{s1} + \chi_{s2}$. Por condición de máxima transferencia de energía las resistencias deben ser iguales: $R_{sg} = R_{sL}$.

El factor de calidad cargado $Q_C = f_0/BW$, donde f_0 es la frecuencia central y BW el ancho de banda del circuito reactivo, es el factor de calidad manifestado cuando todos los elementos de la red transfieren su resistencia de pérdidas a un solo punto [18]. Si se separa el circuito de la Figura 4.3 entre χ_s y χ_{s2} , se puede establecer que:

$$Q_C = \frac{|\chi_{s2}|}{2R_L} = \frac{Q_2}{2} = \frac{\chi_{s1} \pm \chi_s}{2R_{sL}} \quad (4.4)$$

Por condición de máxima transferencia de energía $R_{sL} = R_{sg}$, en el circuito físico esta relación debe continuar cumpliéndose, por lo que, pasando de serie a paralelo se obtiene:

$$Q_1 = \sqrt{\frac{R_{pg}}{R_{pL}} (1 + Q_2^2) - 1} \quad (4.5)$$

Expresión que existe si y solo si $R_{pg} > R_{pL}$. Si bien se ha referido a R_{pg} como la resistencia de salida del transistor, es en realidad un parámetro de salida de un transistor al considerar el análisis e amplificadores de RF, conocido como resistencia óptima de carga del colector, y tiene una expresión válida para cierto formato de impedancia y para condiciones de existencia matemática de la misma (i.e: formas de onda sinusoidal de las tensiones de colector, valores de factor de calidad de los aco-

pladores grandes, tensión de polarización constante, etc). Este análisis es válido para demostrar que la potencia de salida de la etapa amplificadora está limitada por el valor de esta resistencia y que para realizar un amplificador de potencia, la resistencia de carga del colector debe ser pequeña.

Como se puede ver apreciar por la condición matemática anteriormente mencionada, esto contradice el análisis, esto se debe a que la aplicación de este acoplador no será en una etapa de potencia, y que la resistencia de salida del dispositivo es mayor que la resistencia de carga del sistema de 50Ω .

Continuando con el análisis, al saber los valores de Q_1 y Q_2 y que además $Q_1 > Q_2$ (implicando que $\chi_{s1} > \chi_{s2}$), y recordando que $\chi_s = |\chi_{s1}| \pm |\chi_{s2}| = \frac{\chi_{p1}}{1+Q^{-2}_1} \pm \frac{\chi_{p2}}{1+Q^{-2}_2}$. Se desprenden cuatro posibilidades de síntesis: Un acoplador pasabanda de acople capacitivo, uno de acople inductivo, un pasabajo y un pasaltos. En circuitos de RF debe utilizarse un pasabajo o un pasabanda, para atenuar los armónicos de alta frecuencia producidos por alinealidades.

El criterio de selección de los acopladores pasabanda depende de la impedancia del generador (o del transistor), se debe tener en cuenta que el primer elemento de la red tenga el mismo tipo de reactancia que el transistor, para evitar una resonancia en una frecuencia indeseada. Al escoger una topología de acoplador, se define si la reactancia χ_s es el producto de la suma o la diferencia de las otras reactancias. Si los elementos en paralelo son ambos inductores o ambos capacitores, χ_s será la suma, en caso contrario, la diferencia.

Capítulo 5

Inductores con núcleo de aire

5.1. Introducción

Una corriente que circula por un conductor crea un campo magnético a su alrededor generando un flujo magnético. Considerando este circuito aislado, este flujo magnético altera la corriente del mismo circuito bajo la acción de la fuerza electromotriz generada, provocando a su vez una variación en su propio campo magnético, fenómeno conocido como autoinductancia.

Teniendo en cuenta este efecto, es posible agrupar las líneas de flujo generadas por la corriente, formando una red circular con un conductor sobre el que circula la misma. Los resultados y aplicaciones de las consecuencias físicas provistas por este dispositivo varían según los tipos y niveles de alimentación, material dispuesto, así como el espacio físico disponible [9].

Un inductor de aire es un elemento pasivo dentro de una red que debido al fenómeno de la autoinducción, almacena energía en forma de campo magnético y tiene la particularidad de oponerse a cualquier variación en la corriente que circula por el mismo. En particular, este inductor se construye enrollando un conductor formando espiras, removiendo el material sobre el que se enrolla (núcleo). Atendiendo al efecto físico descrito en los párrafos anteriores, la principal utilidad de un inductor en redes de excitación alterna resulta en la implementación de impedancias determinadas, en función de la finalidad del circuito [9].

A continuación se describen las magnitudes físicas y sus relaciones, que permiten determinar un procedimiento para la elaboración de un inductor solenoide núcleo de aire. Estos solenoides son bobinas de ejes rectos, auto-soportadas o bobinadas sobre materiales aislantes para asegurar la estabilidad mecánica de las espiras, con cables de cobre macizos o con caños de cobre plateados.

5.2. Método de cálculo

Para la confección de un inductor núcleo de aire se debe atender a la Figura 5.1, que muestra las dimensiones físicas generales que involucran un inductor solenoide de largo l , diámetro de conductor d , diámetro de núcleo D_0 y diámetro del inductor o de forma D , donde las espiras encierran una superficie circular A . Estas dimensiones inciden directamente sobre el valor de inductancia, dada por ecuaciones físicas interpretadas en este apartado. Basado en ellas, se pueden definir los parámetros de un solenoide con núcleo de aire.

La ley de Faraday para la inducción define que la tensión a bornes de un inductor ε es proporcional al número de espiras N y a la variación de flujo magnético en el tiempo $d\Phi_B/dt$ [9] [19].

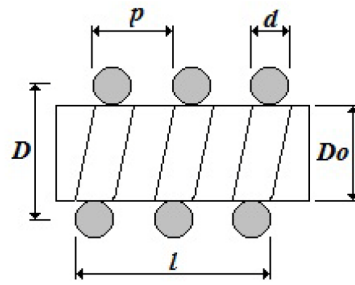


Figura 5.1: Dimensiones generales de un inductor solenoide. Fuente: [19].

$$\varepsilon = N \frac{d\Phi_B}{dt} \quad (5.1)$$

Además, la ley de Biot-Savart expresa que el flujo magnético [9]:

$$\Phi_B = BA \quad (5.2)$$

Donde B es inducción magnética y A el área de las espiras. La fuerza magnetomotriz fmm de un circuito está dada por la corriente i que circula por él en función de la cantidad de espiras N . A su vez, esta fmm también es proporcional a la intensidad de campo magnético H por la longitud del camino magnético l , es decir, la longitud del solenoide. Esto se expresa en 5.3 [9] [19].

$$Hl = Ni \quad (5.3)$$

$$B = \mu H \quad (5.4)$$

Sabiendo que la inducción magnética B está relacionada con la intensidad magnética H por medio de la permeabilidad μ dada por 5.4, reemplazando en 5.2 resulta:

$$\Phi_B = \mu HA \quad (5.5)$$

Despejando H de 5.3 y reemplazando en 5.5 se tiene 5.6.

$$\Phi_B = \frac{\mu NA}{l} i \quad (5.6)$$

De esta forma, reemplazando 5.6 en 5.1, a bornes de la bobina la tensión ε se muestra en 5.7.

$$\varepsilon = \frac{\mu N^2 A}{l} \frac{di}{dt} \quad (5.7)$$

Se define la inductancia L de una bobina como:

$$L = \frac{\mu N^2 A}{l} \quad (5.8)$$

Donde

$$\varepsilon = L \frac{di}{dt} \quad (5.9)$$

En los inductores con núcleo de aire, la permeabilidad magnética utilizada es próxima a la del vacío debido a que el aire es un material paramagnético. Por tanto, la permeabilidad considerada a lo largo del cálculo es μ_0 .

En el sistema MKS:

$$\mu_0 = 4\pi 10^{-7} \left(\frac{Hy}{m} \right) = 4\pi 10^{-9} \left(\frac{Hy}{cm} \right) = 4\pi 10^{-3} \left(\frac{\mu Hy}{cm} \right) \quad (5.10)$$

$$A = \pi R^2 = \pi \frac{D^2}{4} \quad (5.11)$$

Reemplazando 5.10 y 5.11 en 5.8 con D y l en cm se obtiene

$$L = \frac{D^2 \pi^2 N^2}{l} 10^{-3} (\mu Hy) \quad (5.12)$$

La expresión 5.12 es válida para $l \gg D$, pero al considerar un solenoide real existe un efecto de borde donde el campo magnético ya no es paralelo ni homogéneo. La inductancia se altera a partir de un factor de corrección k conocido como factor de Nagaoka, determinado por la forma del solenoide R/l [19].

$$k = \frac{1}{1 + 0,9 \frac{R}{l} - 2 \times 10^{-2} \frac{R}{l}} \quad (5.13)$$

Además, si se consideran espiras espaciadas entre sí, debe aplicarse otra corrección dada por los

factores A_1 y B_1 , definidos en 5.14 y 5.15, teniendo en cuenta el diámetro del conductor d y el paso p , que considera la distancia entre espiras más el diámetro del conductor. La inductancia finalmente se expresa en 5.16 [19].

$$A_1 = 2,3 \log \left(1,73 \frac{d}{p} \right) \quad (5.14)$$

$$B_1 = 0,366 \left(1 - \frac{2,5}{N} + \frac{3,8}{N^2} \right) \quad (5.15)$$

$$L = k \frac{4R^2 \pi^2 N^2}{l} 10^{-3} \left[1 - \frac{l(A_1 + B_1)}{\pi R N k} \right] \quad (5.16)$$

Si se considera 5.12 afectado por k , multiplicando y dividiendo por l y D se obtiene 5.17.

$$L = \frac{k \pi^2 N^2 D^2}{l} 10^{-3} = \left(k \pi^2 \frac{l}{D} \right) \frac{N^2 D^3}{l^2} 10^{-3} \quad (5.17)$$

Reemplazando 5.18 en 5.17 se obtiene 5.19.

$$\begin{cases} K = k \pi^2 \frac{l}{D} \\ N_s = \frac{N}{l} = \frac{1}{p} \end{cases} \quad (5.18)$$

$$L = D^3 N_s^2 K 10^{-3} \quad (5.19)$$

Debe considerarse que el diámetro del inductor $D = D_0 + d$, es la suma del diámetro del núcleo (o diámetro interno) y el del conductor.

$$\begin{cases} D = D_0 + d \\ p = \frac{1}{d + sep} = \frac{1}{d \left(1 + \frac{sep}{d} \right)} = \frac{1}{d F_{sep}} \\ F_{form} = \frac{l}{D} \end{cases} \quad (5.20)$$

Debido a que circula corriente por las espiras, se producen campos magnéticos que afectan los conductores adyacentes produciendo una redistribución de esta corriente, es un efecto de proximidad.

Definido el factor de calidad de la bobina como 5.21, con espiras muy próximas este efecto incrementa la resistencia R y la inductancia L . Por otra parte, si se aumenta la distancia entre espiras, este efecto disminuye aunque también lo hace el valor de inductancia [19].

$$Q = \frac{2\pi fL}{R} \quad (5.21)$$

La relación óptima según Butterworth, el máximo factor de calidad se consigue con una distancia de separación óptima de espiras $sep = 0,41d$ (en la Figura 5.2 representada como Sop), es decir, un factor de separación $F_{sep} = 1,41$.

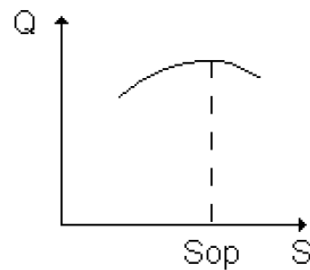


Figura 5.2: Factor de calidad de un inductor en función de la separación entre espiras. Fuente: [19].

Con estas ecuaciones es posible diseñar un inductor. Determinando el factor de separación entre espiras $F_{sep} = 1 + sep/d$, así como el diámetro del conductor que se utilizará, se obtiene el paso p .

Para distintos diámetros D_0 y longitud l del inductor, resultarán distintos factores de forma F_{form} que afectarán al factor de Nagaoka k . Así, puede confeccionarse una tabla de valores expresados en el sistema MKS, sobre el que se buscará despejar la cantidad de espiras N para el valor de inductancia L deseado (expresado en μ Hy), utilizando tanto 5.16 como 5.19.

Parte III

Marco metodológico

Capítulo 6

Generalidades y Especificaciones

6.1. Especificaciones del sistema

Basándose en lo expuesto en el marco teórico, se procedió a restringir los múltiples parámetros del sistema, manteniendo siempre en énfasis un costo reducido, pero con un desempeño adecuado para el posterior acople al resto de los proyectos desarrollados por el Laboratorio de Radiofrecuencia y Microondas que conforman este sistema de radiocomunicaciones.

El componente crítico para definir las frecuencias en las que trabajará el *up converter* es el filtro pasabanda de entrada, definido en la tabla 6.1. Este filtro deberá limitar en banda la información útil y atenuar cualquier armónica producto de la eventual modulación de una señal o cualquier ruido introducido por instrumentos.

El esquema general del sistema se muestra en la Figura 6.1. El ancho de banda máximo posible de una señal modulada está determinado por el ancho de banda del filtro cerámico. Teniendo en cuenta esto, el ancho de banda de los filtros de VHF y de UHF son los mínimos necesarios para dejar fuera de la banda de paso a la armónica de tercer orden más próxima y al oscilador local. Si bien se podrían hacer más selectivos, el factor de calidad del filtro aumenta linealmente con la selectividad y con ello el orden del mismo (con el respectivo aumento de pérdidas en la banda de paso asociado con la implementación de múltiples etapas). Se seleccionaron las frecuencias de los filtros teniendo en cuenta que son frecuencias comerciales, el ancho de banda de 88 MHz a 108 MHz centrado en 98 MHz es el espectro asignado a FM en Argentina, y la frecuencia de entrada centrada en 10,7 MHz es la frecuencia intermedia FI de la FM, esto asegura la factibilidad de implementación de los filtros y diseñar con valores comerciales de componentes.

Las Figuras 6.2 y 6.3 muestran esquemáticamente las conversiones de HF a VHF, y de VHF a UHF respectivamente. Se puede apreciar el ancho de banda de cada filtro, la portadora del oscilador local, la discriminación de banda lateral superior que se hizo en cada filtro y la armónica de tercer

HF Filter: Murata CDSCB10M7GA119-R0	
Surface Mount CeraFil FM Discriminator	
Central Frequency	10,7 MHz \pm 40 kHz.
3 dB Bandwidth	500 kHz \pm 40 kHz
20 dB Stop Bandwidth	950 kHz
Insertion Loss	+2,0/ - 1,0 dB
Input/Output Impedance	470 Ω

Tabla 6.1: Especificaciones del filtro cerámico. Fuente: propia.

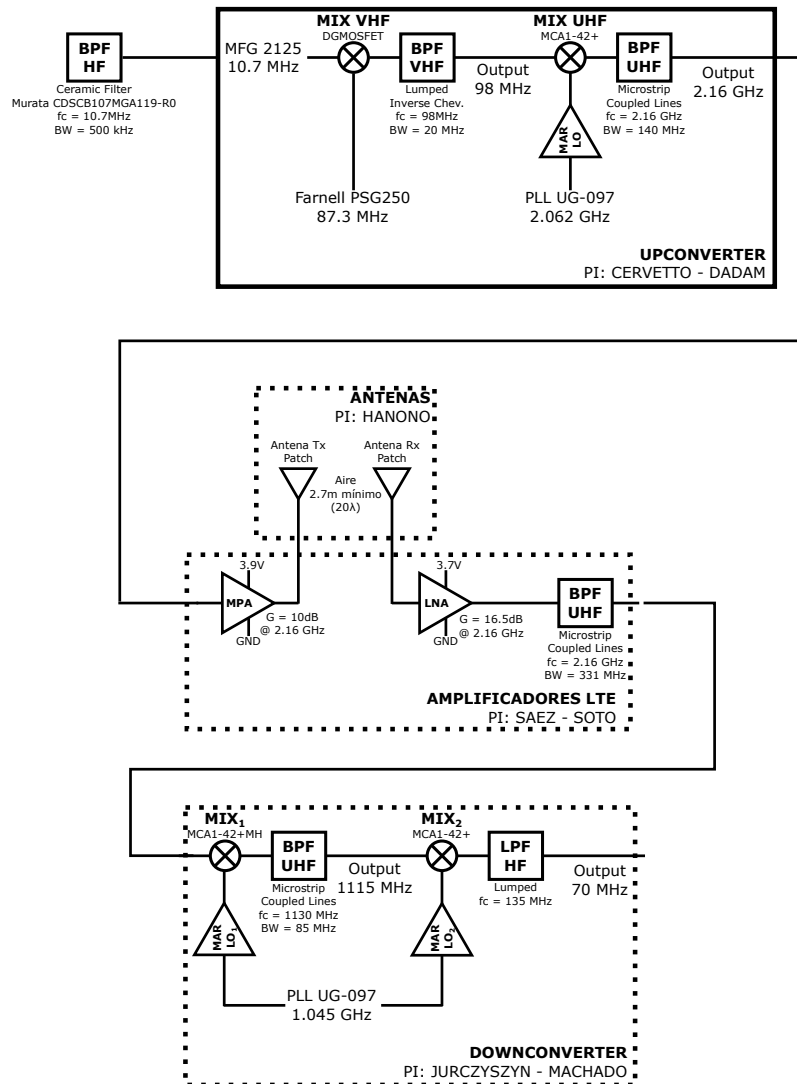


Figura 6.1: Esquema general de implementación. Fuente: propia.

orden más crítica con sus respectivos valores de frecuencia.

Los productos de intermodulación de tercer orden como resultado de la conversión analógica se obtienen de 6.1. Los valores de frecuencia del oscilador local y los anchos de banda de los filtros han sido seleccionados cuidadosamente para que estos productos se encuentren lo más atenuados posibles, y que el oscilador local quede fuera de la banda de paso del filtro, disminuyendo la exigencia de aislamiento entre puertos IF-LO de los mezcladores.

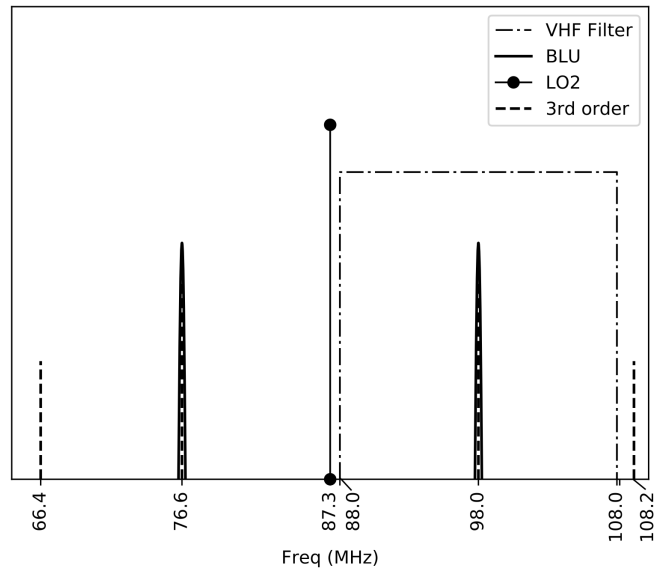


Figura 6.2: Esquemático de la conversión en VHF. Fuente: propia.

$$\left\{ \begin{array}{l} 2\omega_{rf}\omega_{lo} \\ |2\omega_{rf}\omega_{lo}| \\ 2\omega_{lo}\omega_{rf} \\ 3\omega_{lo} \\ 3\omega_{lo} \end{array} \right. \quad (6.1)$$

En la tablas 6.2 y 6.3 se especifican los productos de intermodulación de tercer orden para cada etapa de conversión, con una frecuencia dada de oscilador local y dos frecuencias de señal (RF). Estas frecuencias son los límites de los filtros de la etapa anterior. Como puede verse, cualquier señal que se encuentre dentro de la banda de paso de los filtros, genera un producto de intermodulación de tercer orden en los circuitos mezcladores, con frecuencias que resultan filtradas en la etapa posterior.

IP3	Filtro VHF (88 – 108 MHz)	
w_{lo}	87,3 MHz	
w_{rf}	10,45 MHz	10,95 MHz
$2w_{rf} + w_{lo}$	108,2 MHz	109,2 MHz
$ 2w_{rf} - w_{lo} $	66,4 MHz	65,4 MHz
$2w_{lo} + w_{rf}$	185,05 MHz	185,55 MHz
$ 2w_{lo} - w_{rf} $	164,15 MHz	163,65 MHz
$3w_{lo}$	261,9 MHz	261,9 MHz
$3w_{rf}$	31,35 MHz	32,85 MHz

Tabla 6.2: Frecuencias del producto de intermodulación de tercer orden en VHF. Fuente: propia.

IP3	Filtro UHF (2,09 – 2,23 GHz)	
w_{lo}	2,062 GHz	
w_{rf}	88 MHz	108 MHz
$2w_{rf} + w_{lo}$	2,238 GHz	2,278 GHz
$ 2w_{rf} - w_{lo} $	1,886 GHz	1,846 GHz
$2w_{lo} + w_{rf}$	4,212 GHz	4,232 GHz
$ 2w_{lo} - w_{rf} $	4,036 GHz	4,016 GHz
$3w_{lo}$	6,186 GHz	6,186 GHz
$3w_{rf}$	264,0 MHz	324,0 MHz

Tabla 6.3: Frecuencias del producto de intermodulación de tercer orden en UHF. Fuente: propia.

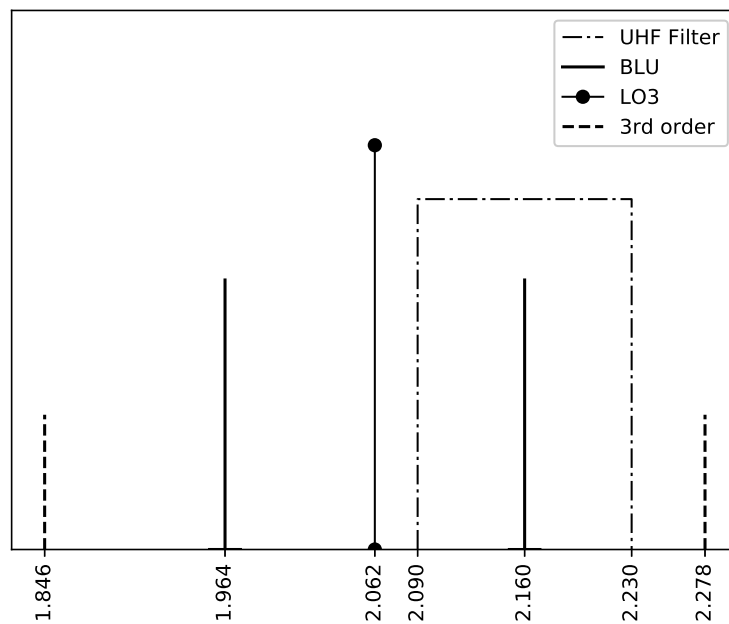


Figura 6.3: Esquemático de la conversión en UHF. Fuente: propia.

6.2. Pérdidas de cables SMA

La arquitectura modular del sistema permite versatilidad y modularización para las mediciones y pruebas. La principal desventaja de realizar cada una de las etapas en distintas placas es la conexión entre las mismas. Los cables, conectores y soldaduras tendrán inductancias y capacidades parásitas asociadas, que se traducen en pérdidas de potencia.

Para cuantificar las pérdidas de los cables de la Figura 6.4, los mismos fueron conectados al analizador de espectro y se utilizó el *Tracker Generator* (TG) para generar una señal con potencia conocida en una amplia banda de frecuencias.

Con el analizador de espectro se midieron las pérdidas en dos frecuencias de interés: 100 MHz y 2 GHz, variando la potencia de entrada del TG, para evaluar la respuesta de los cables.

En las Figuras 6.5a y 6.5b se pueden ver las respuestas medidas en el analizador de espectro a distintos niveles de potencia del TG. Se puede ver que para -40 dBm la distorsión de los cables a alta frecuencia es considerable y/o el equipo tiene errores de medición a potencias demasiado pequeñas.



Figura 6.4: Cables utilizados para la conexión de etapas y para las mediciones. Fuente: propia.

Se midieron las pérdidas netas de los cables conectados al TG del equipo, incluyendo el bloqueador de continua y variando la potencia. La relación entre la potencia de salida y la de entrada

constituyen estas pérdidas. Además, se consideró que el conector SMA hembra - SMA hembra usado es ideal.



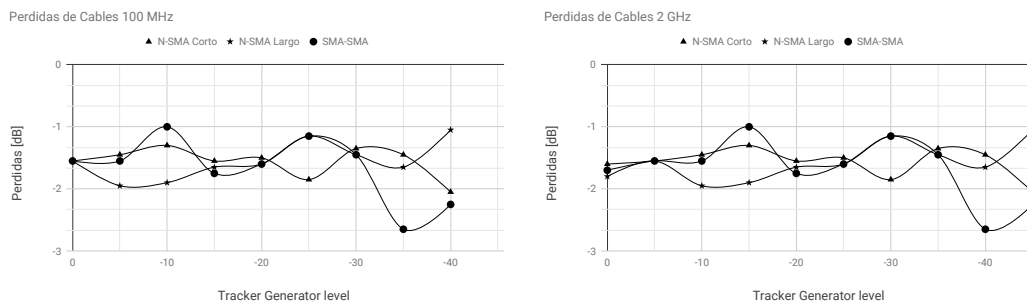
(a) Respuesta para $TG = -30 \text{ dBm}$.

(b) Respuesta para $TG = -40 \text{ dBm}$.

Figura 6.5: Respuesta de los cables SMA para distintos valores de TG. Fuente: propia.

La primera medición se hizo con dos cables N-SMA cortos y se dividieron las pérdidas en ambos. En la segunda, conociendo las pérdidas de los cables cortos, se midieron las pérdidas del cable N-SMA más largo que se usó para las mediciones de las demás etapas. La última medición se hizo sobre un cable SMA macho - SMA macho que interconecta las etapas. En las Figuras 6.6a y 6.6b se muestran los resultados de las pérdidas de los cables a 100 MHz y 2 GHz respectivamente. En la tabla 6.4 se encuentra el valor medio y la desviación estándar de las mediciones realizadas para cada frecuencia y cada cable.

Se puede decir que cada cable aporta una pérdida de $1,6 \text{ dB}$ en 100 MHz y $2,5 \text{ dB}$ en 2 GHz .



(a) Pérdidas en cables SMA a 100 MHz .

(b) Pérdidas en cables SMA a 2 GHz .

Figura 6.6: Pérdidas de los cables SMA a distintas frecuencias. Fuente: propia.

Pérdidas de cables SMA en dBm				
Freq		N-SMA Corto	N-SMA Largo	SMA-SMA
100 MHz	Media	-1,5650 dBm	-1,5750 dBm	-1,6650 dBm
	Desv. Std	0,2274 dBm	0,2946 dBm	0,4836 dBm
2 GHz	Media	-2,4750 dBm	-2,8850 dBm	-2,4250 dBm
	Desv. Std	1,8558 dBm	2,0822 dBm	1,8651 dBm

Tabla 6.4: Pérdidas de los cables SMA. Fuente: propia.

6.3. Oscilador Local de UHF

Como oscilador local de UHF se utilizó el PLL sintetizador de frecuencias ADF4360-2 montado sobre la *Evaluation Board* EVAL-ADF4360-2EB1 de *Analog Devices*, mostrada en la Figura 6.7.

La pantalla de configuración en la PC se muestra en la Figura 6.8. La potencia de salida se puede variar cambiando las variables *RF output power* y *Core power current*. En la tabla 6.5 se especifican los valores de potencia de salida medidos, variando estos parámetros en una frecuencia fija.

El amplificador monolítico fue implementado con el *MAR SKY65016-70LF*: 0,1 to 3,0 GHz *InGaP Cascadable Amplifier*, según las especificaciones de la placa de evaluación mostradas en [20] y en la Figura 6.9. La principal ventaja de utilizar amplificadores monolíticos es su gran ancho de banda y que su impedancia de entrada y de salida está homologada en 50 Ω .

Se midió la ganancia del amplificador a la frecuencia de interés obteniéndose una ganancia media de $12,16 \text{ dB} \pm 0,94 \text{ dB}$, la ganancia aumenta ligeramente con la potencia de entrada, como se muestra en la Figura 6.10. La Figura 6.11 muestra las armónicas no deseadas del oscilador local, amplificadas por el MAR, este efecto es indeseado y podría generar productos intermodulación por la mezcla de la RF con estas señales presentes en el puerto de LO del mezclador VHF-UHF.

Debido a que el mezclador utilizado es de nivel 7, la señal de LO deberá tener un nivel de 7 dBm. Para conseguir esta potencia se utilizó la configuración que otorga la máxima potencia de salida del PLL (*RF Output Power current* = 11 mA y *Core Power current* = 20 mA), con la que se midió 5,9 dBm de potencia de salida del amplificador.



Figura 6.7: PLL Evaluation Board. Fuente: [21].

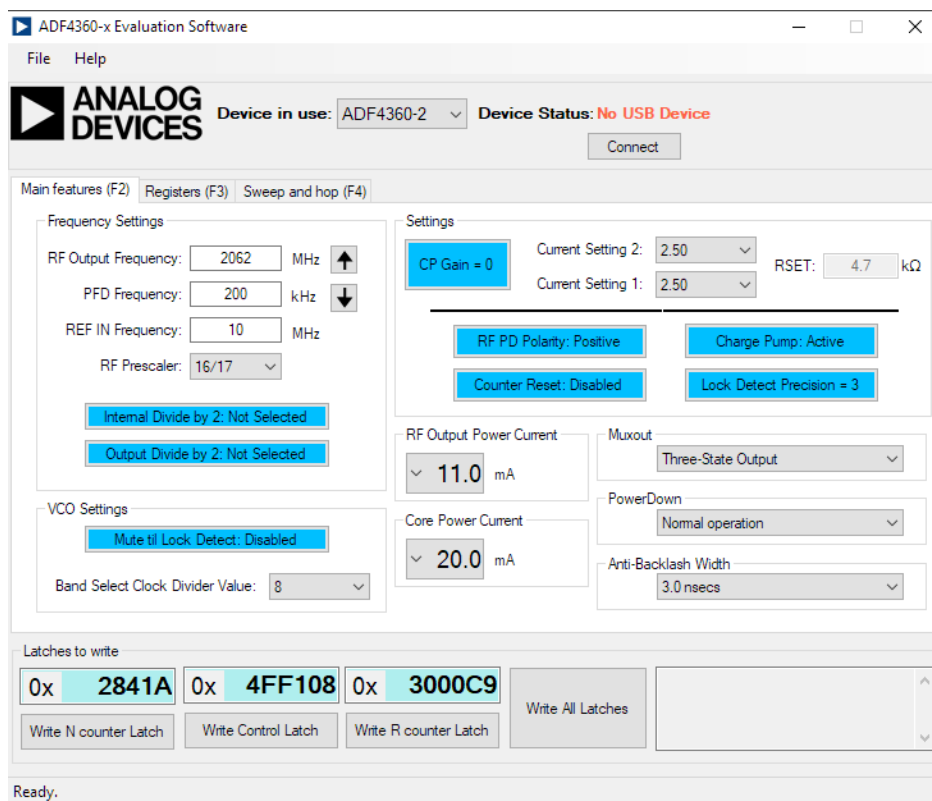
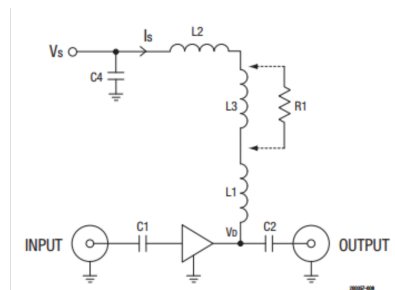


Figura 6.8: Control del PLL. Fuente: propia.

PLL (2,062 GHz)		
RF output power current (mA)	Core power current (mA)	PLL Output Power [dBm]
3.5	5	-16
5	5	-13.8
3.5	10	-13.7
3.5	15	-13.3
3.5	20	-12.5
5	10	-12.3
5	15	-12
7.5	5	-11.9
5	20	-11.1
11	5	-10.4
7.5	15	-10.4
7.5	10	-9.9
11	10	-9.5
7.5	20	-9.5
11	15	-8.6
11	20	-6

Tabla 6.5: Valores de potencia de salida del PLL. Fuente: propia.



Component	Value	Size	Part Number	Manufacturer
C1, C2, C4	47 nF	0603	GRM188R71E473K	Murata
L1	33 nH	0603	0603CS-33NX_LU	Coilcraft
L2	1600 Ω	1810	FBMH4525HM162N-T	Taiyo-Yuden
L3	110 nH	0805	0805CS-111X_L	Coilcraft
R1	See Table 5	0603	Variable	Variable

Figura 6.9: Placa de evaluación del amplificador de LO. Fuente: [20].

Amplifier Gain @ 2.062 GHz

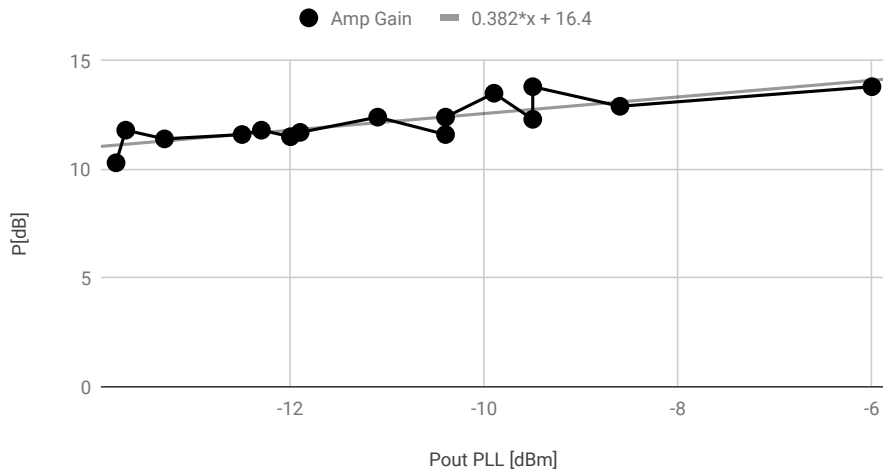


Figura 6.10: Ganancia del amplificador de LO. Fuente: propia.

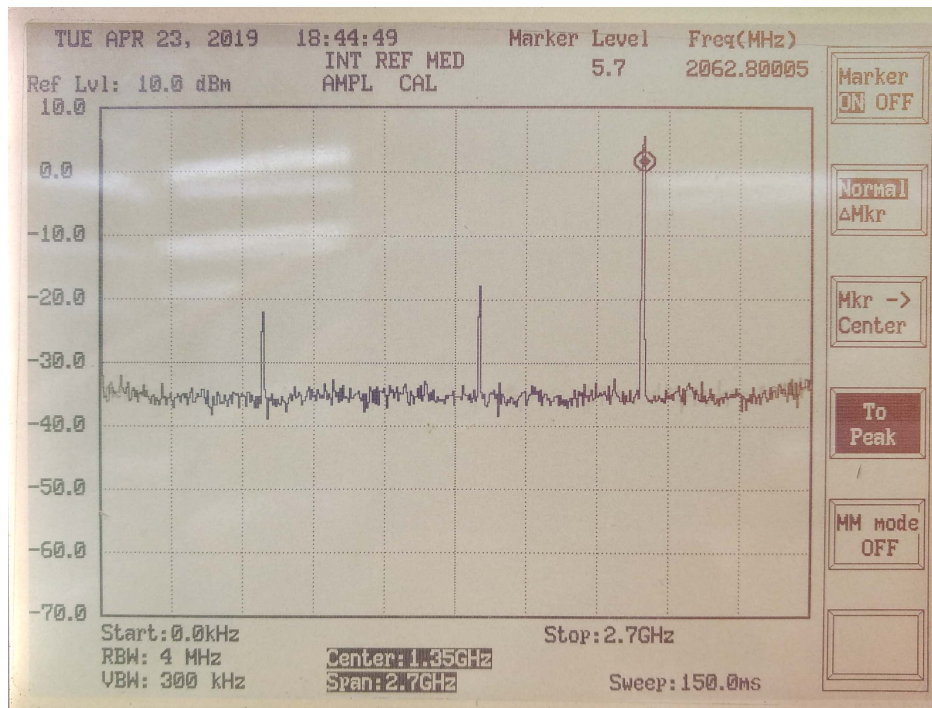


Figura 6.11: Espectro de salida del PLL amplificado. Fuente: propia.

6.4. Keysight ADS

El software *Advanced Design System* o *ADS* es una herramienta de diseño electrónica para sistemas de radiofrecuencia, microondas y aplicaciones digitales de alta velocidad [22]. Fue utilizado tanto en el diseño del filtro en VHF como en las etapas de UHF para estudiar el comportamiento de diferentes modelos, a fin de obtener una aproximación de cada bloque antes de su implementación.

6.4.1. Harmonic Balance Simulation

La simulación de balance armónico es una técnica de análisis en el dominio de la frecuencia, para simular la distorsión en circuitos y sistemas no lineales. Es un método iterativo basado en la suposición de que para una excitación sinusoidal, existe una solución en estado de régimen que puede ser aproximada con una precisión satisfactoria, por medio de una serie finita de Fourier. Como consecuencia, las tensiones en cada nodo del circuito toman un conjunto de amplitudes y fases para todas las componentes de frecuencia. Las corrientes que circulan desde los nodos hacia elementos lineales, incluyendo elementos distribuidos, se calculan por un análisis lineal en el dominio de la frecuencia. Por otra parte, las corrientes que circulan hacia elementos no lineales se calculan en el dominio del tiempo. Se realiza un análisis generalizado de Fourier para transformar el dominio temporal al dominio frecuencial [22].

La solución que ofrece este simulador es aproximada truncando la serie de Fourier, y este método es incapaz de representar los comportamientos transitorios. La derivada temporal se puede calcular de forma exacta con las condiciones de contorno $v(0) = v(t)$, satisfaciendo automáticamente todas las iteraciones [22].

Todos los elementos no lineales de la simulación son muestreados en el dominio del tiempo y convertidos al dominio frecuencial mediante una transformada rápida de Fourier. La solución del balance armónico puede ser expresada como una suma de sinusoides en estado de régimen, que incluyen las frecuencias de entrada así como las armónicas representativas, o los productos de una mezcla entre términos [22].

El balance armónico provee una solución en el estado en régimen de circuitos y sistemas no lineales. Una vez calculado el resultado estable, este simulador fue usado durante el estudio del mezclador en UHF para determinar el contenido espectral de tensiones y corrientes, computar cantidades como el punto de intersección de tercer orden, realizar análisis no lineales de ruido, entre otros.

6.4.2. S parameter Simulation

La simulación de parámetros S (*scattering* o parámetros distribuidos) es un tipo de simulación de pequeña señal alterna (AC), comúnmente utilizada para caracterizar componentes de radiofrecuencias pasivos, estableciendo las características de pequeña señal de un dispositivo en un punto de operación y a una temperatura determinada. Si el circuito contiene cualquier tipo de dispositivo no lineal, se realiza primero una simulación en continua (DC). En este caso, el software realiza una linealización de estos elementos no lineales sobre el punto de operación. Un modelo lineal tiene en cuenta pequeños incrementos de corriente debidos a pequeños incrementos de tensión. Estos se derivan de las ecuaciones que modelan un transistor, evaluadas en un punto de operación. Los resistores no lineales y fuentes de corriente son reemplazados por resistores lineales cuyos valores se determinan por la conductancia de pequeña señal di/dV . Aquellas fuentes de corriente que dependan de tensiones distintas a las fuentes de tensión, son reemplazadas por fuentes de corriente linealmente dependientes por di/dV . A su vez, los capacitores no lineales son reemplazados por capacitores lineales de valor dQ/dV [22].

El circuito lineal resultante se analiza como un dispositivo de puertos múltiples. Excitando un puerto a la vez, se realiza una simulación lineal de pequeña señal donde se mide la respuesta del circuito en todos los demás puertos. Esta respuesta es convertida en datos de parámetros S, que se almacena a su vez en un conjunto de datos. Para un análisis de ruido, la simulación de parámetros S normalmente considera solo la frecuencia de la fuente, pero es posible tener en cuenta también las frecuencias de las bandas laterales, producto de la conversión de un circuito mezclador [22].

La representación de la amplitud y fase del parámetro de transferencia directa $S(2,1)$ en función de la frecuencia es fundamental para este trabajo. Durante el estudio de los filtros VHF y UHF, esta simulación fue crítica para determinar la idoneidad de los circuitos, la comparación en el rendimiento de distintos diseños y, esencialmente, la adquisición de un comportamiento preliminar para el cumplimiento de los requisitos de estas etapas.

6.4.3. EM Simulation

ADS provee herramientas de simulación electromagnéticas para el diseño y evaluación de sistemas de comunicaciones modernos, que consisten en simuladores que computan parámetros S, corrientes superficiales, campos para circuitos planos generales incluyendo *microstrip*, *stripline*, guías de onda coplanares y otras topologías [22].

Para una mayor correlación al comportamiento real del circuito sobre una placa FR-4 como las que fueron utilizadas en este proyecto, se utiliza la simulación *Momentum RF*, basada en la técnica de discretización numérica del método de momentos, mediante la cual se resuelven las ecuaciones electromagnéticas de Maxwell para estructuras planas embebidas en un sustrato dieléctrico de múltiples capas. Es un conjunto de herramientas utilizado para predecir el rendimiento de placas de circuitos de alta frecuencia, antenas, circuitos integrados y módulos. [22].

Momentum tiene dos modos de operación: microondas o modo de onda completa, y el modo de radiofrecuencia o cuasi estático. La principal diferencia entre ellos radica en la formulación de las funciones de Green. El modo de onda completa utiliza las funciones de Green de onda completa, que son generalmente funciones de Green dependientes de la frecuencia que caracterizan totalmente el sustrato sin realizar ninguna simplificación a las ecuaciones de Maxwell. Esto conlleva en elementos reactivos L y C complejos y dependientes de la frecuencia. Por otra parte, el modo cuasi estático utiliza las funciones de Green independientes de la frecuencia, concluyendo en elementos reactivos L y C reales, independientes de la frecuencia. Debido a la aproximación del modo cuasi estático, las simulaciones en radiofrecuencia se computan con mayor facilidad, ya que la matriz de elementos L y C sólo debe ser calculada para el punto de la simulación en la primer frecuencia. Esta aproximación implica que el modo cuasi estático debería ser usado típicamente para arquitecturas que son más pequeñas que la mitad de la longitud de onda. Ambos métodos utilizan la *star-loop basis function*, asegurando una solución estable en todas las frecuencias. Además, los dos utilizan un algoritmo de reducción de mallas que reduce el número de incógnitas en la simulación, mediante la generación de una malla poligonal. Esta reducción de mallas puede ser activada o desactivada [22].

Las fuentes aplicadas en los puertos del circuito producen las excitaciones en el modelo de red equivalente. Las corrientes de la red equivalente son las amplitudes desconocidas de las *rooftop expansion functions*. La resolución de esta red para varios estados de excitación independientes produce las amplitudes de las corrientes desconocidas. Siempre que lo requiera, se utiliza un método de calibración de puertos para calcular los datos de los parámetros S del circuito a partir de la solución actual [22].

6.4.4. EM CoSimulation

Para combinar tanto una simulación de parámetros S como una simulación electromagnética, ADS utiliza una co-simulación electromagnética. La misma integra el modelo electromagnético para

cada instancia o partición precomputada del circuito, el cual se utiliza posteriormente para realizar el estudio de los parámetros S. [22]

El modelo electromagnético se obtiene tras una simulación electromagnética de un circuito o dispositivo, que representa su comportamiento usando los datos de parámetros S que genera, aumentando así el desempeño de la simulación. El circuito físico o *layout* sobre el que se disponen estos dispositivos modelados, atendiendo al material del sustrato donde es ubicado, es utilizado por la co-simulación electromagnética. Esto permite asociar en una misma simulación de parámetros S, dispositivos, circuitos y sistemas presimulados electromagnéticamente [22].

6.5. Linear Technology Spice

LTSpice es un software de simulación SPICE de alto rendimiento que facilita la representación de formas de onda, en base al comportamiento de circuitos analógicos. Incluye modelos de reguladores de conmutación, amplificadores y dispositivos de *Analog Devices*, así como una biblioteca de dispositivos para simulaciones generales de circuitos [23].

SPICE (*Simulation Program with Integrated Circuit Emphasis*) es un simulador de circuitos electrónicos analógicos de código abierto, utilizado en el diseño de circuitos integrados y a nivel de placa, verificando la integridad de los modelos y predecir el comportamiento de los mismos.

El modelo SPICE del MOSFET de doble compuerta, mediante el cual se pudo simular el mezclador en VHF del sistema, pudo ser analizado mediante este software previa implementación. Para este proyecto fueron necesarias las siguientes herramientas.

6.5.1. Transient Simulation

Esta opción realiza un análisis transitorio del circuito, mediante la cual se computan las señales de tensión y corriente en el mismo, al momento de encenderlo [23]. El análisis transitorio se realiza en el dominio temporal y usa diferentes algoritmos de análisis y opciones de control para asegurar la convergencia. Un análisis transitorio realiza un análisis de corriente continua (DC) para encontrar el punto de operación y luego poder realizar un análisis de mallas y nodos.

Analizar y registrar valores medios, eficaces, potencias y distintos valores calculados a partir de ellos que permiten mejorar el diseño del circuito. Estas mediciones pueden llevarse a cabo tanto en esta simulación como en la siguiente.

6.5.2. AC Simulation

Mediante esta simulación se realiza un análisis de pequeña señal en alterna, que se computa en función de la frecuencia de operación. Inicialmente se halla el punto de operación en continua, luego se linealizan los modelos de pequeña señal de todos los dispositivos no lineales sobre este punto, y finalmente, se resuelve el circuito resultante en el dominio de la frecuencia, utilizando fuentes independientes de tensiones y corrientes como generadores de señal [23].

6.5.3. Fast Fourier Transform

LTspice permite realizar una transformada rápida de Fourier de una señal de tensión, corriente o una combinación de ellas y visualizar el resultado. Luego de una simulación transitoria, los componentes de Fourier se normalizan al correspondiente valor de amplitud RMS en el dominio del tiempo.

La Transformada rápida de Fourier es un algoritmo eficiente que permite calcular la transformada de Fourier discreta (*DFT*) y su inversa. El algoritmo FFT impone algunas limitaciones en la señal y en el espectro resultante ya que la señal muestreada y que se va a transformar debe consistir de un número de muestras igual a una potencia de dos, y el rango de frecuencias cubierto por el análisis FFT depende de la cantidad de muestras recogidas y de la proporción de muestreo.

En LTSpice se pueden seleccionar el número de puntos de la FFT para aumentar su resolución y su frecuencia máxima, se pueden seleccionar distintas *Windowing Functions* para convolucionar con la función temporal (esto reduce notablemente la complejidad del cálculo y el tiempo de cómputo, pero puede conducir a fuga espectral). Además se puede hacer un suavizado polinomial de distintos órdenes e interpolación de datos no compensados.

Con esta herramienta se estudió el comportamiento del mezclador en VHF, la presencia de señales de distinta frecuencia en cada puerto y el resultado de la adaptación de impedancias para la máxima transferencia de energía.

Capítulo 7

Mezclador VHF

7.1. Diseño

7.1.1. Antecedentes

Como se especificó en el capítulo 6, la traslación de frecuencia de HF a VHF se realizará entre las frecuencias $10,7\text{ MHz}$ a 98 MHz . Considerando las diferentes alternativas de mezcladores posibles, se decidió utilizar un mezclador activo, con el objetivo de tener una ganancia de conversión, necesaria debido a las múltiples pérdidas inherentes a la arquitectura modular (pérdidas inserción de los filtros, los cables y conectores, etc.).

Los mezcladores activos pueden ser implementados con transistores FET o BJT como mezcladores doblemente balanceados, simplemente balanceados o con un solo dispositivo. Si bien los mezcladores balanceados tienen un mejor rendimiento en cuanto al aislamiento entre puertos y reducción de armónicas y mejor rango de intermodulación, su implementación es más compleja, pues se requiere la fabricación de transformadores con punto medio que generen señales diferenciales en contrafase alimentando a los dos componentes (o a los dos pares de componentes) de un mezclador balanceado.

Buscando una alternativa que no requiera la fabricación de un transformador diferencial en VHF, se seleccionó un mezclador con un MOSFET de compuerta doble. Esta topología *single-end* permite una implementación simple y de bajo costo, aprovechando el aislamiento entre puertos que provee este dispositivo y la ganancia de conversión.

Existen varios modelos de circuitos basados en MOSFET de compuerta doble, en [10] se provee un ejemplo (ver Figura 7.1) que fue tomado como base para el diseño de esta etapa.

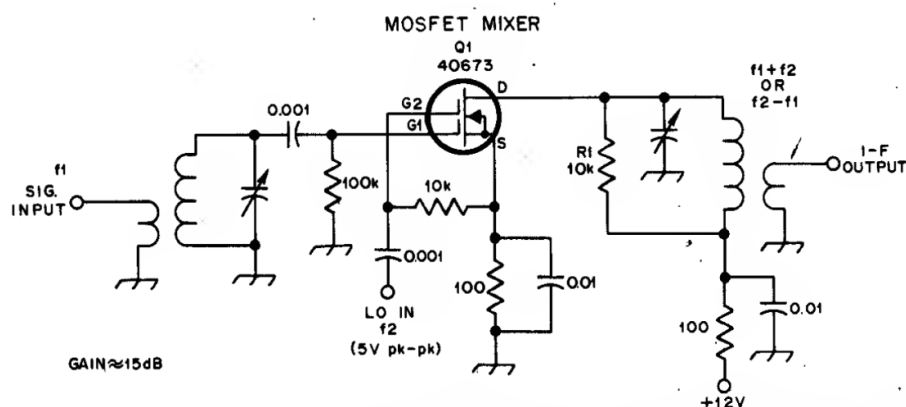


Figura 7.1: Mixer a MOSFET de doble compuerta. Fuente: [10].

Este ejemplo en particular se presenta para una etapa de *down conversion* en un receptor. Las

etapas de presintonía a transformador tanto en la entrada (*Gate 1*) como en la salida (*Drain*) filtran frecuencias fuera de aquellas de interés tanto en el puerto de señal de radiofrecuencia RF como en el correspondiente a la de frecuencia intermedia IF.

Realizando el análisis para *up conversion*, en un transmisor la señal de entrada estará acotada en banda, gracias al filtro cerámico previamente especificado, centrado en $10,7\text{ MHz}$ y con 500 kHz de ancho de banda, por lo que no es necesario una presintonía en la entrada. Por otra parte, en el drenador, se aprovecha una configuración tal que el primario del transformador sirve de inductor de choque para la polarización del MOSFET, y a su vez de presintonía a la frecuencia IF en conjunto con un capacitor variable.

Este mezclador, como la mayoría de los mezcladores activos a FET, requieren una impedancia entre el drenador y la carga relativamente baja para obtener un buen rango de intermodulación. En caso contrario, si el circuito sintonizado del drenador tuviese alta impedancia, en pos de mejorar la ganancia, el rango dinámico de la señal drenador-surtidor sería alto y se produciría un efecto varactor en la capacidad de juntura, generando corrientes armónicas y, por lo tanto distorsión. En la figura 7.1, la resistencia R1 se usa para disminuir la impedancia entre el drenador y la carga, definiendo la impedancia de salida del circuito en la frecuencia deseada, luego se puede ajustar la impedancia de salida con la relación de transformación del transformador de salida.

Se analizó el circuito de la Figura 7.1 y se buscaron simplificaciones para la aplicación en un *up converter*. Se optó por una polarización directa del MOSFET de doble compuerta, con una tensión de alimentación alta, con el objetivo de lograr una tensión drenador-surtidor y una corriente de drenador altas, a fin de disminuir el efecto varactor mencionado y obtener un cambio de transconductancia considerable, mejorando el rendimiento del mezclador en general.

Considerando que todos los bloques del sistema están implementados con una impedancia de entrada y de salida de $50\ \Omega$, es necesario adaptar la impedancia de salida del transistor a este valor. Se seleccionó el MOSFET de doble compuerta BF994S por su alta corriente de drenador-surtidor y por el comportamiento adecuado que presenta hasta 200 MHz aproximadamente. Utilizando el modelo SPICE en el software *LTspice* se realizaron estudios sobre el comportamiento de este componente como mezclador.

Electrical DC Characteristics

T_{amb} = 25°C, unless otherwise specified

Parameter	Test Conditions	Type	Symbol	Min	Typ	Max	Unit
Drain - source breakdown voltage	I _D = 10 μA, -V _{G1S} = -V _{G2S} = 4 V		V _{(BR)DS}	20			V
Gate 1 - source breakdown voltage	±I _{G1S} = 10 mA, V _{G2S} = V _{DS} = 0		±V _{(BR)G1SS}	8		14	V
Gate 2 - source breakdown voltage	±I _{G2S} = 10 mA, V _{G1S} = V _{DS} = 0		±V _{(BR)G2SS}	8		14	V
Gate 1 - source leakage current	±V _{G1S} = 5 V, V _{G2S} = V _{DS} = 0		±I _{G1SS}			50	nA
Gate 2 - source leakage current	±V _{G2S} = 5 V, V _{G1S} = V _{DS} = 0		±I _{G2SS}			50	nA
Drain current	V _{DS} = 15 V, V _{G1S} = 0, V _{G2S} = 4 V	BF964S	I _{DSS}	4		18	mA
		BF964SA	I _{DSS}	4		10.5	mA
		BF964SB	I _{DSS}	9.5		18	mA
Gate 1 - source cut-off voltage	V _{DS} = 15 V, V _{G2S} = 4 V, I _D = 20 μA		-V _{G1S(OFF)}			2.5	V
Gate 2 - source cut-off voltage	V _{DS} = 15 V, V _{G1S} = 0, I _D = 20 μA		-V _{G2S(OFF)}			2.0	V

Figura 7.2: Características estáticas del Dual Gate Mosfet utilizado. Fuente: [24].

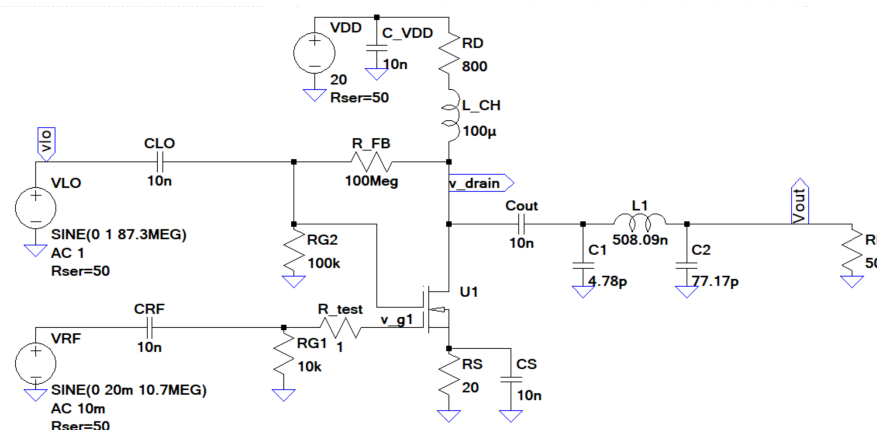


Figura 7.3: Circuito de mezclador basado en MOSFET de doble compuerta. Fuente: propia.

7.1.2. Mezclador basado en MOSFET de doble compuerta

Para que el circuito de la Figura 7.3 funcione como un mezclador, se debe polarizar el MOSFET teniendo en cuenta la potencia de las señales de excitación. Como la señal del oscilador local es una señal fuerte, se puede decir que el circuito no es un amplificador clase A, y como se estableció anteriormente en el capítulo 1, para conseguir un cambio de transconductancia tampoco puede implementarse un amplificador clase C. Se puede tratar a este circuito como un amplificador clase

D, basado en la conmutación entre dos estados, con lo que los dispositivos de salida siempre se encuentran en zonas de corte o de saturación, sin embargo, si el nivel de señal es demasiado fuerte y el circuito trabaja como un amplificador clase E se deberá tener en cuenta la capacidad lineal equivalente que elevará la complejidad del circuito innecesariamente.

La polarización del circuito debe ser analizada suponiendo que las señales de LO y RF tienen un nivel suficiente para superar el nivel de cut-off o pinch-off del canal del MOSFET. La resistencia de drenador R_D y la resistencia de surtidor R_S fijan la corriente $I_{DS} = V_{DD}/R_D + R_S \simeq 24 \text{ mA}$ para el circuito de la Figura 7.3, despreciando la resistencia del canal R_{DSon} .

La resistencia de surtidor R_S estabiliza el circuito fijando una recta de polarización y un nivel de tensión entre el surtidor y las compuertas V_{GS1} y V_{GS2} .

La resistencia de realimentación R_{FB} aporta un nivel de continua al oscilador local, disminuyendo la potencia requerida para una conversión. En el ejemplo propuesto, por simplicidad, el valor de $100M\Omega$ inhibe la realimentación.

El capacitor C_{VDD} estabiliza el nivel de tensión continua y envía a masa señales de alta frecuencia que no sean atenuadas por el choque de RF L_{CH} , ambos elementos reactivos forman un circuito pasabajos que protege la fuente de alimentación. A su vez, los capacitores C_{RF} , C_{LO} y C_{IF} acoplan las señales de entrada y salida, desacoplándolas entre el circuito de polarización y las etapas anterior y posterior.

Considerando que el simulador provee fuentes de tensión con formas de onda determinadas, es posible definir señales sinusoidales de frecuencias correspondientes a las que se desea mezclar. Se alimentan las compuertas del dispositivo con una señal de oscilador local en $87,3 \text{ MHz}$, y de radiofrecuencia en $10,7 \text{ MHz}$, para obtener la una frecuencia intermedia de 98 MHz , el circuito π de salida acopla las resistencias y simula una impedancia imagen igual a la impedancia de salida del transistor, para adaptar a los 50Ω de la resistencia de carga.

El acoplamiento es directo tanto en las entradas de señal RF y LO como en la salida de IF. Este tipo de acoplamiento permite mantener un ancho de banda elevado en ambas entradas, por ello las resistencias de compuerta R_{G1} y R_{G2} deben ser elevadas, para maximizar la transferencia de tensión hacia las compuertas del MOSFET. Si bien esto no presenta una pérdida de rendimiento considerable para una señal de baja potencia como lo es la señal RF, los efectos perjudiciales de este acoplamiento directo son más notorios con una señal fuerte como lo es la señal de LO.

El acoplador de salida cumple varios roles: el primero es hacer una presintonía de la señal de IF

acoplando las impedancias de salida del transistor y la impedancia de carga para esa frecuencia en particular, maximizando la transferencia de energía, y a la vez disminuyendo la ROE producida por la reflexión de LO hacia las compuertas.. El segundo es atenuar las armónicas de alta frecuencia, pues su respuesta en frecuencia es la de un filtro pasabajos.

7.2. Simulaciones

7.2.1. Medición de la impedancia de salida

El software *LTspice* permite realizar diferentes simulaciones, en este caso fueron necesarios dos de ellas: el comportamiento transitorio *TRAN* y el barrido en frecuencia *AC*.

Para encontrar la impedancia de salida se procederá a cancelar la parte reactiva con un componente reactivo externo de reactancia opuesta a la de salida del transistor, conectado en serie.

Inicialmente, se polarizó el circuito según los requerimientos de diseño para el mezclador, para que los valores dinámicos de impedancia de salida sean los más cercanos posibles a los de la operación deseada, y se aplicó una señal fuerte en el puerto de oscilador local por el mismo motivo, como se muestra en la Figura 7.4.

Luego, en busca de la reactancia, se conectó en serie a la salida un inductor L_2 con una inductancia arbitraria $L = 3 \mu H$, seguido de una resistencia de carga R_L de un valor bajo para obtener un pico de resonancia considerable. Se espera encontrar una frecuencia de resonancia por medio de un análisis AC como se muestra en la Figura 7.5. El valor del pico de resonancia es $f_0 = 108,6 MHz$, la capacidad concentrada en la salida del circuito se puede calcular como $C_{out} = (2\pi f_0)^{-2} L^{-1} = 0,715 pF$

Se puede ajustar el inductor externo para que el circuito resuene a la frecuencia de salida deseada $f'_0 = 98 MHz$, obteniéndose un inductor $L = 3,68 \mu H$, y dentro del barrido en frecuencia se realiza un barrido del valor de la resistencia de carga R_L con el comando *STEP* para obtener la máxima transferencia de potencia. Los resultados se reflejan en la Figura 7.6 y el máximo obtenido es en $R_L = 430 \Omega$, definiendo la impedancia de salida a la frecuencia de trabajo como:

$$Z_{OUT} = 430\Omega - j2270\Omega = 430\Omega + (j\omega_0 0,715 pF)^{-1} \quad (7.1)$$

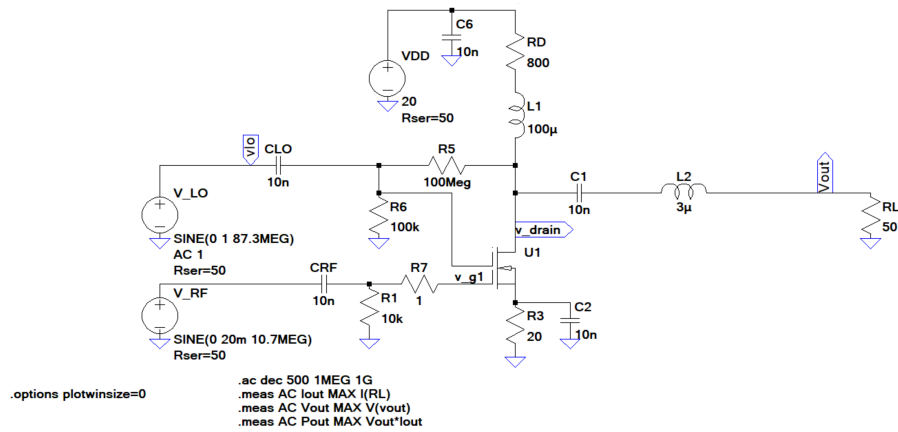


Figura 7.4: Circuito para medir la impedancia de salida. Fuente: propia.

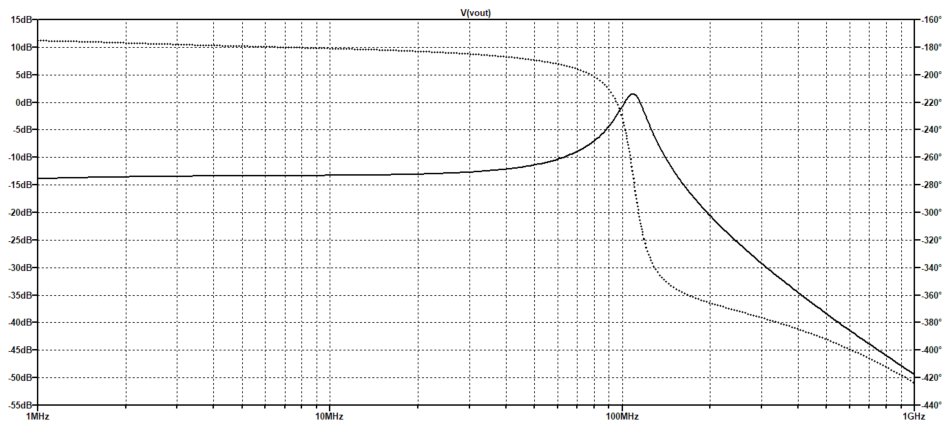


Figura 7.5: Simulación AC para encontrar la reactancia de salida. Fuente: propia.

7.2.2. Cálculo del circuito adaptador de salida

Con un script en Python2.7 se calcula el acoplador de salida con el método de acoplador π descrito en la sección 4.3. Se tiene en cuenta la impedancia obtenida en la sección 7.2.1 como datos de entrada:

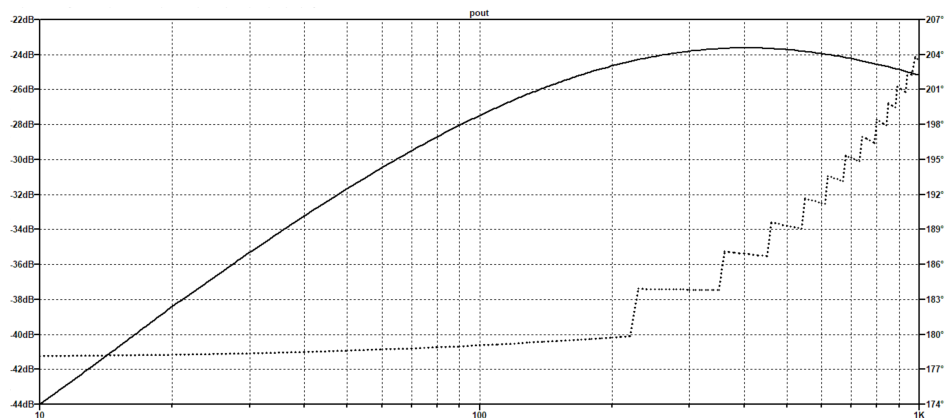


Figura 7.6: Potencia de salida para distintas resistencias de carga. Fuente: propia.

$$\left\{ \begin{array}{l} R_{in} = 430,0 \Omega \\ C_{in} = 0,729 \text{ pF} \\ R_L = 50,0 \Omega \\ f_0 = 98,0 \text{ MHz} \\ BW = 5,0 \text{ MHz} \end{array} \right. \quad (7.2)$$

La impedancia de entrada en formato serie a $f_0 = 98 \text{ MHz}$ es $Z_{in_s} = R_{in_s} - j(\omega_0 C_{in_s})^{-1} = R_{in_s} - j\chi_{in_s} = 430 \Omega - j2227,75 \Omega$ y con la relación de transferencia entre serie y paralelo se obtiene $Z_{in_p} = R_{in_p} - j(\omega_0 C_{in_p})^{-1} = R_{in_p} - j\chi_{in_p} = 11971 \Omega - j2310,74 \Omega$.

Los valores de Q son:

$$\left\{ \begin{array}{l} Q_C = f_0/BW = 19,6 \\ Q_1 = 2Q_C = 39,2 \\ Q_2 = \sqrt{\frac{L}{R_{in_p}}(1 + Q_1^2) - 1} = 2,3285 \end{array} \right. \quad (7.3)$$

Las reactancias en formato paralelo son:

$$\begin{cases} |\chi_{1s}^T| = R_{in_s}/Q_1 = 305,32 \Omega \\ |\chi_{2s}| = R_L/Q_2 = 351,90 \Omega \\ |\chi_{1s}^{acop}| = (|\chi_{1s}^T|^{-1} - |\chi_{in_s}|^{-1})^{-1} = 21,47 \Omega \\ |\chi_s| = \frac{|\chi_{2s}|}{(1+Q_2^{-2})} + \frac{|\chi_{1s}^T|}{1+Q_1^{-2}} = 323,32 \Omega \end{cases} \quad (7.4)$$

Como la topología seleccionada es un acoplador pasabajo, el elemento en serie debe ser un inductor y los elementos en paralelo:

$$\begin{cases} C_1 = (\omega_0 |\chi_{1s}^{acop}|)^{-1} = 4,61 \text{ pF} \\ C_2 = (\omega_0 |\chi_{2s}|)^{-1} = 75,63 \text{ pF} \\ L = |\chi_s|/\omega_0 = 525,09 \mu\text{Hy} \end{cases} \quad (7.5)$$

De la Figura 7.7 las impedancias del adaptador se calculan según 7.6, evidenciando la adaptación de las impedancias imagen de carga y de salida del transistor.

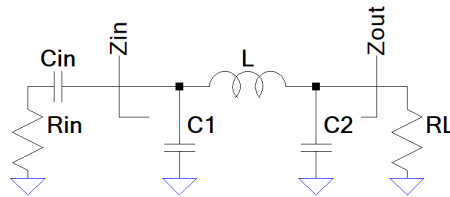


Figura 7.7: Esquemático del acoplador de salida. Fuente: propia.

$$\begin{cases} Z_{out}^{adap} = (((R_{in_s} + |\chi_{in_s}|) || \chi_{C1}) + \chi_L) || \chi_{C2} = 50\Omega - j5,20e^{-14} \Omega \\ Z_{in}^{adap} = ((\chi_{C2} || R_L) + \chi_L) || \chi_{C1} = 430\Omega + j2227,75 \Omega \end{cases} \quad (7.6)$$

7.2.3. Simulaciones del mezclador VHF

Las simulaciones del circuito en conjunto se llevaron a cabo en *LTSpice*, configurando el software con los parámetros adecuados para obtener los resultados deseados.

La Figura 7.8 muestra el espectro de salida en tensión de las distintas señales. Se puede ver que la mezcla se produce en el puerto LO y el aislamiento entre los distintos puertos, los valores precisos están especificados más adelante.

Este espectro se obtiene a través computando la FFT de la señal temporal en un análisis transitorio. Para obtener buenos resultados en el cómputo de la FFT es necesario:

- Limitar la duración del análisis transitorio `.TRAN` a un número entero de periodos de la señal de menor frecuencia $T = f_{min}^{-1} \simeq 93,45 \text{ ns}$, para las simulaciones siguientes se utilizaron $20T$
- Comenzar el análisis `.TRAN` luego de un número entero de periodos para permitir a la señal llegar a régimen, se utilizó $1T$.
- Desactivar los modos de compresión, con el comando `.options plotwinsize=0`.
- El número de puntos depende de la frecuencia máxima deseada para el análisis, $FFT_{freq} = \frac{1}{2} \frac{FFT_N}{Span}$, se utilizó $FFT_N = 2^{14}$.
- El paso del análisis transitorio debe ser la relación entre la duración de la simulación y el número de puntos de la FFT $Step = Span/FFT_N = T_{final} - T_{inicial} = 19T/16384$.

Todas estas consideraciones permiten prescindir de una *windowing function*, pues la FFT se calcula con una cantidad de puntos regular por periodo [23].

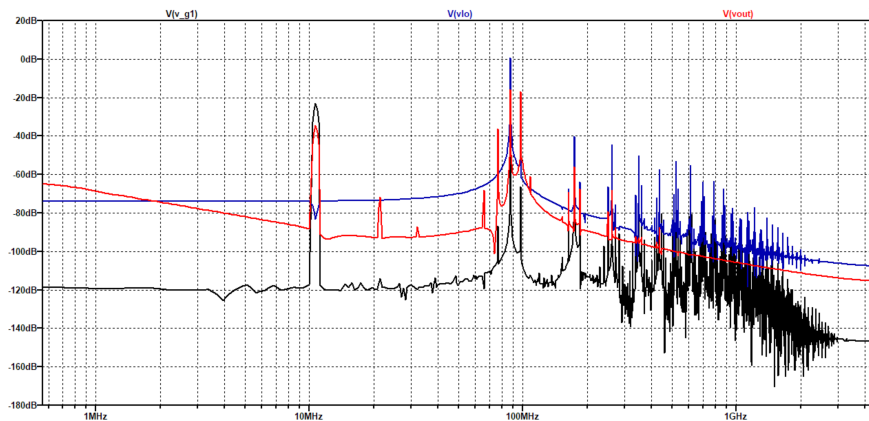


Figura 7.8: Espectro de las señales de entrada y salida. Fuente: propia.

Es importante aclarar que todos los valores de potencia en dBm en la simulaciones deben medirse como el valor RMS de la tensión sobre una resistencia de carga de 50Ω , para poder ser comparados directamente con las mediciones de los instrumentos. La siguiente ecuación explicita la relación entre estos valores:

$$P[dBm] = 10 \log \frac{V_{RMS}}{\sqrt{\frac{50 \Omega}{1 \text{ mW}}}} \quad (7.7)$$

En las simulaciones se variaron cinco parámetros del circuito:

- La resistencia de drenador R_D , para cambiar la polarización.
- La resistencia de gate R_{G1} , para variar la ganancia de potencia de entrada de RF.
- La resistencia de realimentación R_{FB} , para variar el nivel de continua aplicado en la compuerta 2, de oscilador local.
- El nivel de potencia de RF.
- El nivel de potencia de LO.

Las simulaciones están acotadas a rangos de valores en los que *LTSpice* permitía continuar con la simulación, siendo el máximo valor de potencia de RF 0 dBm (senoide de 100 mV_p en una carga de $50\ \Omega$), y el máximo valor de potencia de LO -6 dBm (senoide de alrededor de 360 mV_p en una carga de $50\ \Omega$). Señales mayores hacen que la simulación transitoria no pueda converger.

Se consideraron 4 señales de interés, siendo la principal la frecuencia intermedia IF de la banda lateral superior ($f_{fi} = 98\text{ MHz}$), luego la frecuencia de RF ($f_{rf} = 10,7\text{ MHz}$), la del oscilador local ($f_{lo} = 87,3\text{ MHz}$) y el producto intermodulación más próximo a la banda lateral superior ($2f_{rf} + f_{lo} = 108,7\text{ MHz}$). Los puertos de entrada se denominan puerto RF y puerto LO y el de salida puerto IF.

En la Figura 7.9 se muestra la potencia de todas las señales de interés en el puerto IF en función de la potencia de entrada en el puerto RF, parametrizadas en potencia de entrada en el puerto LO. Al cambiar la potencia de oscilador local se logra un cambio lineal y aproximadamente unitario en la potencia de cada una de las señales de salida. Como es de esperar, el aumento de potencia de RF aumenta la potencia de salida en las frecuencias de RF, IF e IP3, sin afectar la potencia en la frecuencia de LO, los cambios también son lineales y unitarios. La potencia de oscilador local en IF tiene un mayor nivel que la potencia de IF.

Las Figuras 7.10 y 7.11 muestran las potencias de todas las señales de interés en el puerto de LO y de RF respectivamente. Se muestra que en ambos puertos, la señal predominante es la del puerto correspondiente y varios dB por debajo se encuentran las demás, por el aislamiento entre puertos.

En la Figura 7.12 se muestra la potencia de la señal IF en el puerto de IF, con resistencias fijas de realimentación $R_{FB} = 100\text{ M}\Omega$ y de compuerta $R_{G1} = 10\text{ k}\Omega$ y $R_{G2} = 100\text{ k}\Omega$. Además de variar las potencias de entrada, se varía la polarización variando la resistencia de drenador R_D entre $600\ \Omega$ y $1200\ \Omega$, con el consecuente cambio de una corriente de drenador en estado de conducción $I_{DS} = 33\text{ mA}$ a $I_{DS} = 16\text{ mA}$. Se demuestra que el cambio en la potencia de salida no es significativo,

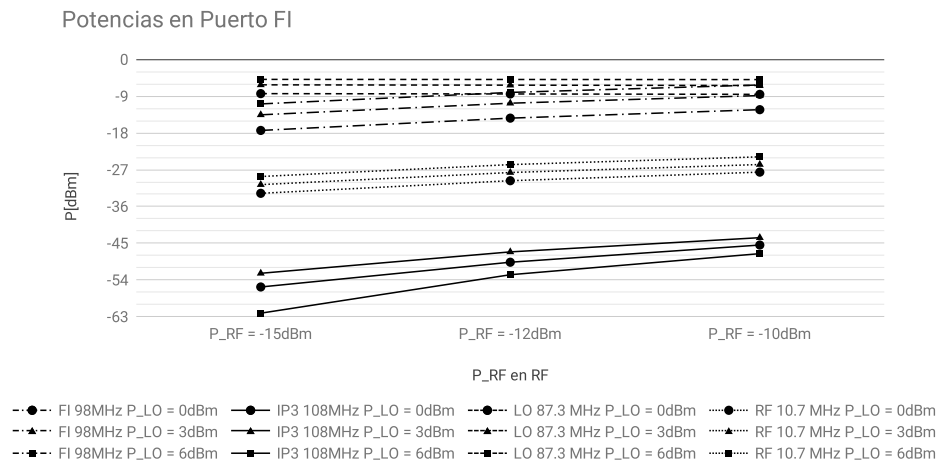


Figura 7.9: Potencia de las señales en el puerto IF. Fuente: propia.

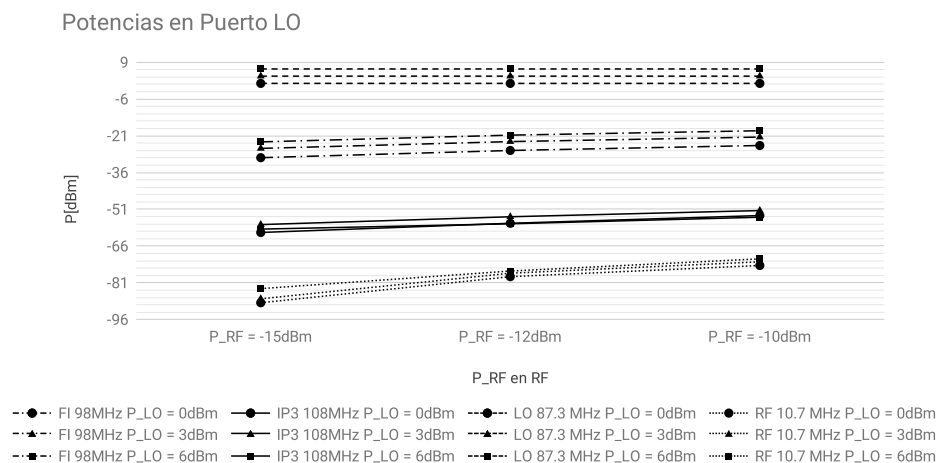


Figura 7.10: Potencia de las señales en el puerto LO. Fuente: propia.

y que al aumentar la potencia de oscilador local, se hace aún menos significativo.

En la Figura 7.13 se muestra la relación entre la potencia de salida y la resistencia de compuerta *RG1* de RF, que se mantiene constante para un gran rango de valores, disminuyendo para valores demasiado bajos que acrecientan el desacoplamiento entre la compuerta y la impedancia de salida del generador de RF.

Las Figuras 7.14 y 7.15 muestran el aislamiento entre el puerto IF y los puertos LO y RF respectivamente. Se ve que la potencia de RF prácticamente no afecta al aislamiento entre puertos, pero si lo hace la potencia de oscilador local, a mayor potencia de oscilador local, el aislamiento del puerto IF decrece. El aislamiento IF-RF decrece casi linealmente con un factor de 1,5 dB por cada 3 dBm de

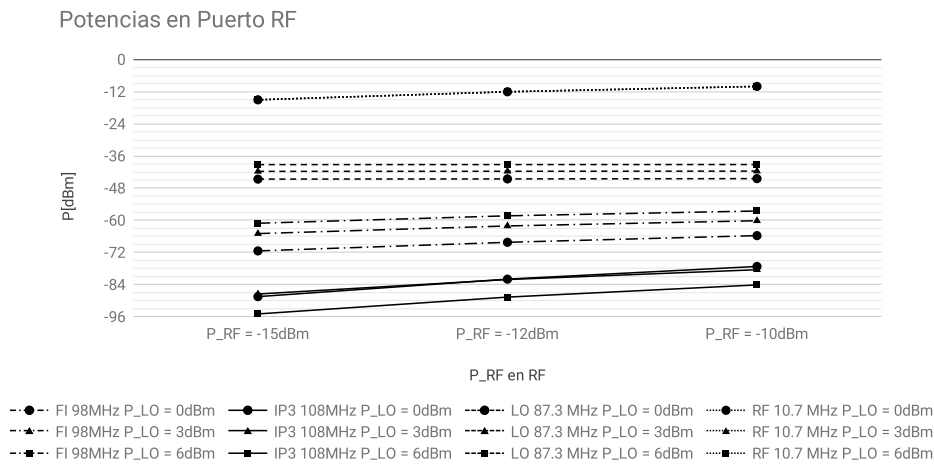


Figura 7.11: Potencia de las señales en el puerto RF. Fuente: propia.

aumento de potencia de LO. El aislamiento IF-LO no sigue esta regla lineal.

En la Figura 7.16 se muestra el aislamiento RF-LO. Al aumentar la potencia de RF o de LO, el aislamiento disminuye aproximadamente 1,4 dB por cada dBm de potencia de RF y 1 dB por cada dBm de potencia de LO.

En la Figura 7.17 se muestra la ganancia para distintos valores de potencia de RF y potencia de LO. La ganancia se computa como la relación entre la potencia de RF en el puerto de RF y la potencia de IF en el puerto de IF. Se puede ver que la potencia en RF no afecta en gran medida a la ganancia, mientras que la potencia de oscilador local la afectan casi linealmente.

La medición del punto de compresión de ganancia a 1 dB en simulación no es posible, pues la simulación transitoria en *LTSpice* no converge al aumentar la potencia de RF, es decir, cuando el circuito se satura. La medición del punto de intersección de tercer orden en simulación no es posible, pues el algoritmo de la FFT no permite distinguir señales de muy baja potencia, necesarias para la estimación geométrica del IP3.

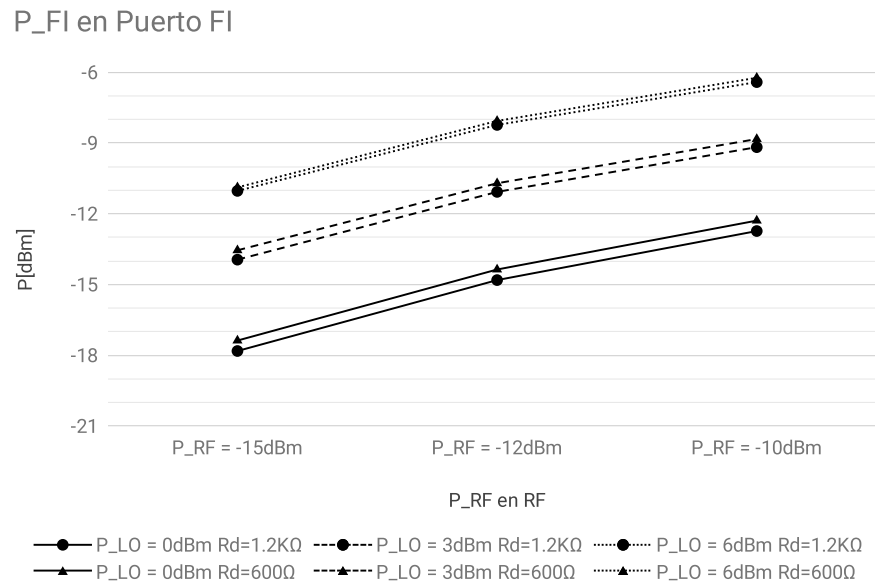


Figura 7.12: Potencia de IF en puerto IF paramétrica en RD. Fuente: propia.

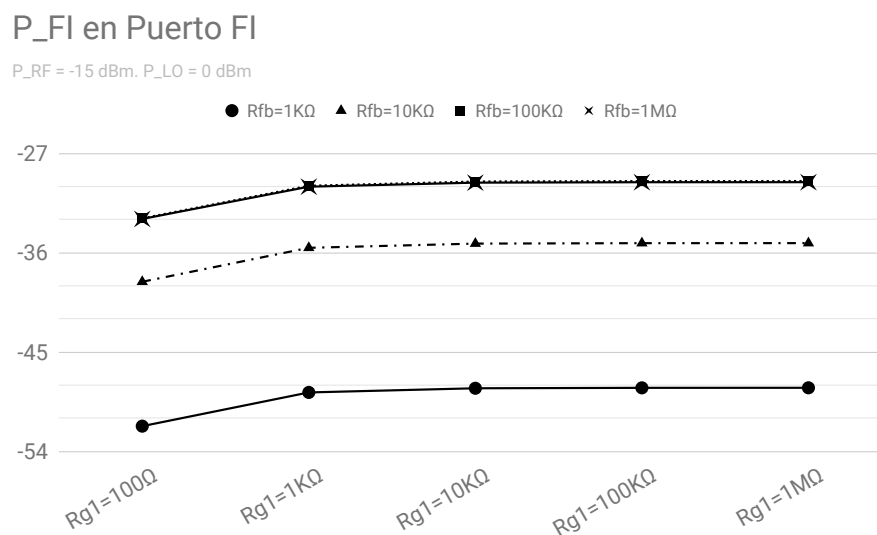


Figura 7.13: Potencia de IF en puerto IF paramétrica en RG1. Fuente: propia.

Aislamiento IF-LO

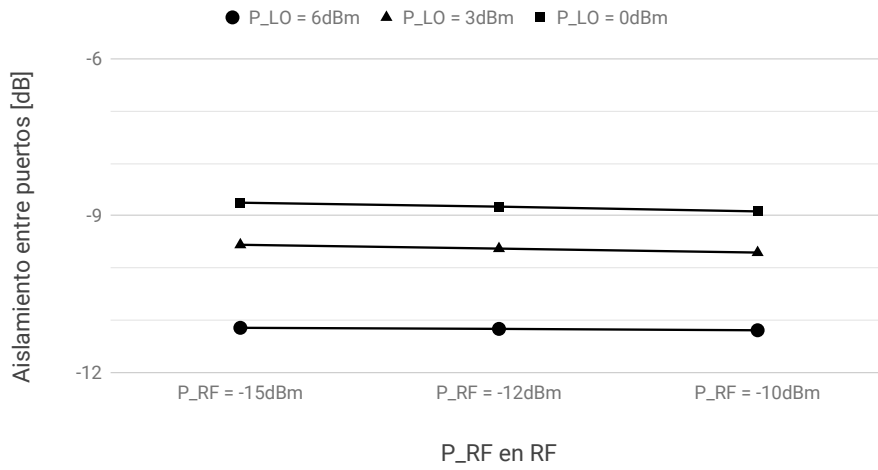


Figura 7.14: Aislamiento entre puertos IF-LO. Fuente: propia.

Aislamiento IF-RF

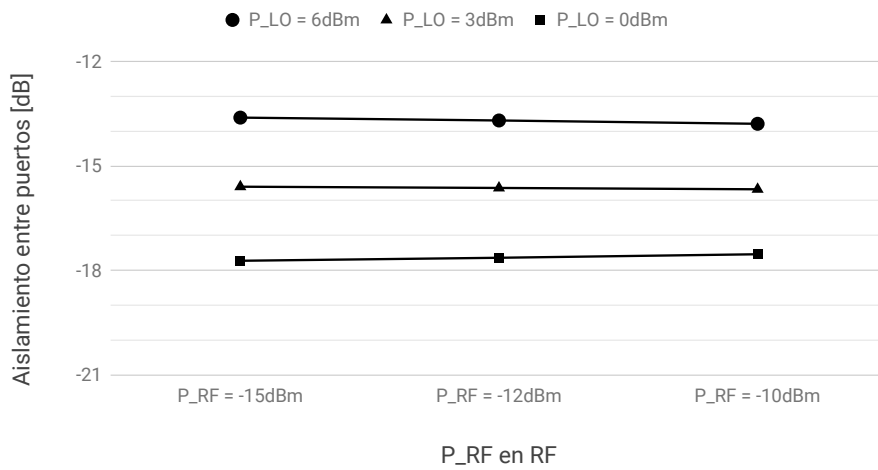


Figura 7.15: Aislamiento entre puertos IF-RF. Fuente: propia.

Aislamiento RF-LO

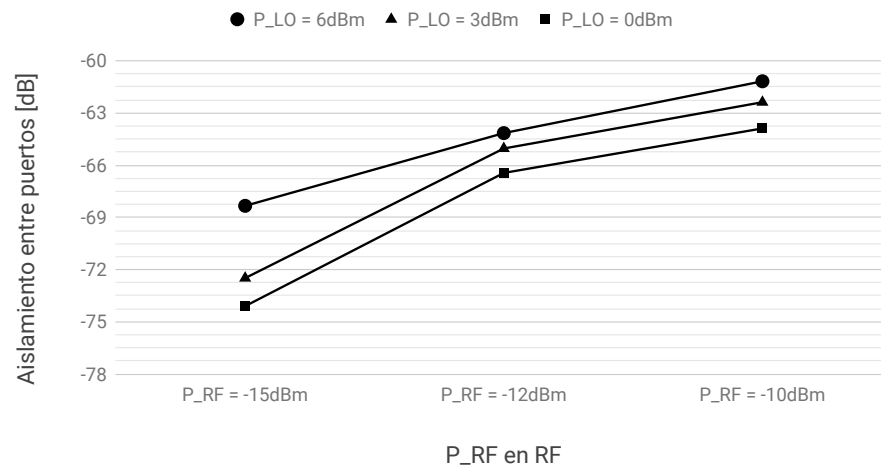


Figura 7.16: Aislamiento entre puertos RF-LO. Fuente: propia.

Ganancia de Conversión

P_FI en FI - P_RF en RF

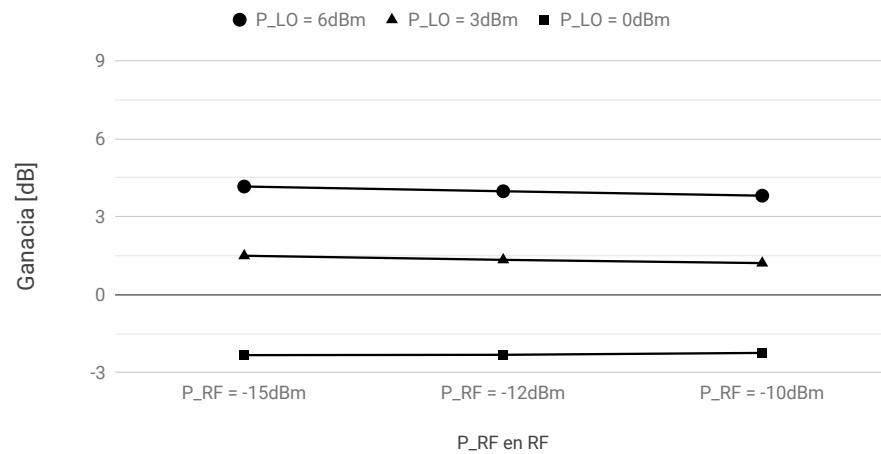


Figura 7.17: Pérdida de conversión. Fuente: propia.

7.3. Mediciones

El circuito implementado se muestra en la Figura 7.19, el MOSFET BF964S está soldado en el reverso. Se puede ver que el acoplador consiste en dos capacitores ajustables en paralelo (uno de ellos en paralelo con una capacidad fija) y un inductor que tiene un núcleo de ferrita ajustable, permitiendo variar levemente su nivel de inductancia.

El inductor se calculó según lo indicado en el capítulo 5. En un script en Python2.7 se calculan y tabulan inductores con distintos valores de inductancia, variando el factor de separación entre espiras, el factor de forma (l/D), el factor de Nagaoka (k), el diámetro de núcleo (D) normalizado en diámetros de mechas de taladro, la cantidad de espiras (N) (para que sea un número entero o con medias espiras), y el diámetro de conductor a diámetros comerciales. El valor tabulado seleccionado y su aproximación se muestran en la tabla 7.1.

Luego de fabricar el inductor, se realiza una medición del circuito de la Figura 7.18 con el analizador de espectro para encontrar la resonancia y medir el valor de inductancia sabiendo que, $f_0 = (2\pi\sqrt{LC_T})^{-1}$. Donde $C_T = C_X + C_1$, la capacidad C_X es la capacidad concentrada de la placa, las soldaduras, la capacidad parásita del inductor, de los inductores, etc. C_1 es un capacitor físico de capacidad conocida, soldado en la placa para aumentar la capacidad total C_T y obtener una frecuencia de resonancia dentro del rango del analizador de espectro.

Como la frecuencia de resonancia $f_0 = (2\pi\sqrt{L(C_1 + C_X)})^{-1}$ tiene dos incógnitas ($C_T = y L$) se realizan dos mediciones, cambiando el capacitor C_1 por uno de otro valor C_2 , midiendo dos frecuencias de resonancia distintas f_1 y f_2 y obteniendo tanto el valor de capacidad parásita como el de inductancia con el sistema de ecuaciones 7.8. Los resultados de estas mediciones se muestran en el cuadro 7.2.

$$\begin{cases} C_X = (C_2 - \frac{C_1((f_1/f_2)^2)}{(f_1/f_2)^2 - 1}) \\ L = ((2\pi f_1)^2(C_X + C_1))^{-1} \end{cases} \quad (7.8)$$

Los equipos utilizados para la generación de las señales de RF y LO se muestran en la Figura 7.20. El analizador de espectro usado para la medición en el puerto de LO es el GWInstek GSP-827.

El acoplador se ajustó iterativamente para obtener el máximo nivel de ganancia posible. Los valores de las resistencias son $R_{G1} = 10 \text{ k}\Omega$, $R_D = 600 \Omega$ y $R_{FB} = 10 \text{ M}\Omega$.

En la Figura 7.21 se muestra el espectro de salida con una $P_{LO} = 0 \text{ dBm}$ y una $P_{RF} = -6 \text{ dBm}$

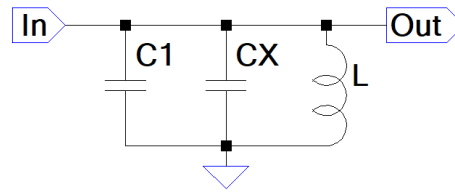


Figura 7.18: Esquemático de la medición de un inductor. Fuente: propia.

Inductor para acoplador π	
Valor requerido	633 nHy
Valor de tabla	609,8 nHy
Diámetro del núcleo (D)	0,7 cm
Diámetro de conductor (d)	0,085 cm
Factor de separación	1,41
Factor de forma	2,5
Número de espiras (N)	14,5

Tabla 7.1: Parámetros de diseño del inductor. Fuente: propia.

, el nivel de referencia en 0 dBm hace que el piso de ruido sea demasiado alto para poder ver las armónicas de menor potencia. En la Figura 7.22 se muestra la misma medición con $P_{RF} = -10$ dBm y un nivel de referencia de -25 dBm, que permite visualizar todo el espectro en VHF. La frecuencia intermedia tiene un nivel $P_{IF} = -31,6$ dBm, la simulación para condiciones simulares predijo un nivel de $-12,28$ dBm, la discrepancia entre los valores medidos y simulados es alrededor de 20 dB atribuidos a las pérdidas de los cables, pistas, soldaduras y conectores, la diferencia entre el modelo SPICE y el componente real, las diferencias en la polarización, la desadaptación de impedancias, etc.

Todos las mediciones se realizaron en el puerto de LO sin el filtro conectado, pero con el oscilador local en 83 MHz para utilizar el notch del filtro. Como la frecuencia de RF se mantiene fija, la banda

Medición del inductor	
Parámetro	Inductor
f_1	21,3 MHz
f_2	25,3 MHz
C_1	100 pF
C_2	68 pF
C_X	9,88 pF
L	508,08 nHy

Tabla 7.2: Medición de inductancia. Fuente: propia.

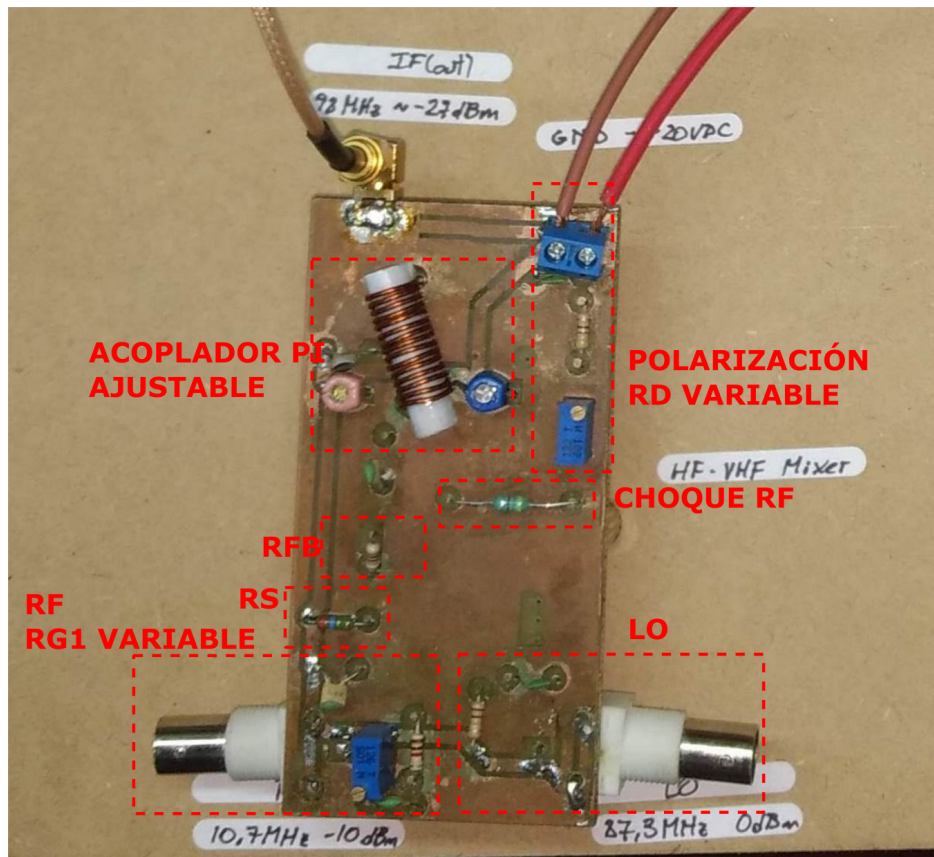


Figura 7.19: Mezclador VHF implementado. Fuente: propia.



(a) GWInstek AFG-2125.



(b) Farnell PSG520H

Figura 7.20: Equipos utilizados para generar las señales del mezclador VHF. Fuente: propia.

lateral se traslada ahora a 94 MHz, se ajustó el acoplador de salida para obtener la máxima potencia en esta frecuencia.

La Figura 7.23 muestra el rango de frecuencias completo del instrumento, mostrando que los productos de intermodulación y las armónicas decrecen en potencia a frecuencias más altas, hasta estar por debajo del piso de ruido, definido por el nivel de referencia usado.

La Figura 7.24 es una superposición de la salida del mezclador sin filtrar con la respuesta del filtro de salida, se puede ver que cambiando levemente la frecuencia del oscilador local puede conseguirse que coincida con el *notch* del filtro, atenuando esta frecuencia del espectro de salida. La Figura 7.25 muestra el espectro de salida filtrado, el filtro atenuó efectivamente la señal de LO y las armónicas de tercer orden. Sin embargo, las pérdidas de inserción hacen que la banda lateral superior se atenúe $4,9\text{ dB}$ respecto a los resultados de la medición sin el filtro (ver Figura 7.22, como las pérdidas del cable SMA agregado para conectar el mezclador al filtro son aproximadamente $1,5\text{ dB}$, las pérdidas de inserción del filtro son $3,4\text{ dB}$).

Se continuaron las pruebas y se verificó el funcionamiento del circuito al variar parámetros como frecuencia de las señales y potencia de entrada de RF. La potencia de oscilador local se mantuvo en $P_{LO} = 0\text{ dBm}$. Los resultados de la potencia de salida se muestran en las Figuras 7.26 y 7.27, se puede corroborar que pase a que los niveles de potencia son considerablemente menores a los simulados, el comportamiento es equivalente.

En la Figura 7.26, además, se muestra la regresión lineal realizada a partir de las mediciones, se obtiene el punto de compresión de 1 dB aproximadamente en $P_{RF} = +6\text{ dBm}$ para $P_{LO} = 0\text{ dBm}$.

En la Figura 7.30 se muestra el aislamiento medido desde el puerto IF a los puertos RF y LO. Se tomó como potencia de entrada lo indicado por los generadores y se mantuvo el nivel de oscilador local en 0 dBm . Se puede ver como ambos niveles de aislamiento se mantienen aproximadamente constantes (en 5 dB para RF y 22 dB para LO) respecto a la variación de potencia en RF.

Las Figuras 7.28 y 7.29 muestran la potencia de las señales medidas en el puerto LO y la ganancia de conversión respectivamente. La señal del producto intermodulación más próximo pudo medirse al aplicar una potencia en RF mayor o igual a 0 dBm .

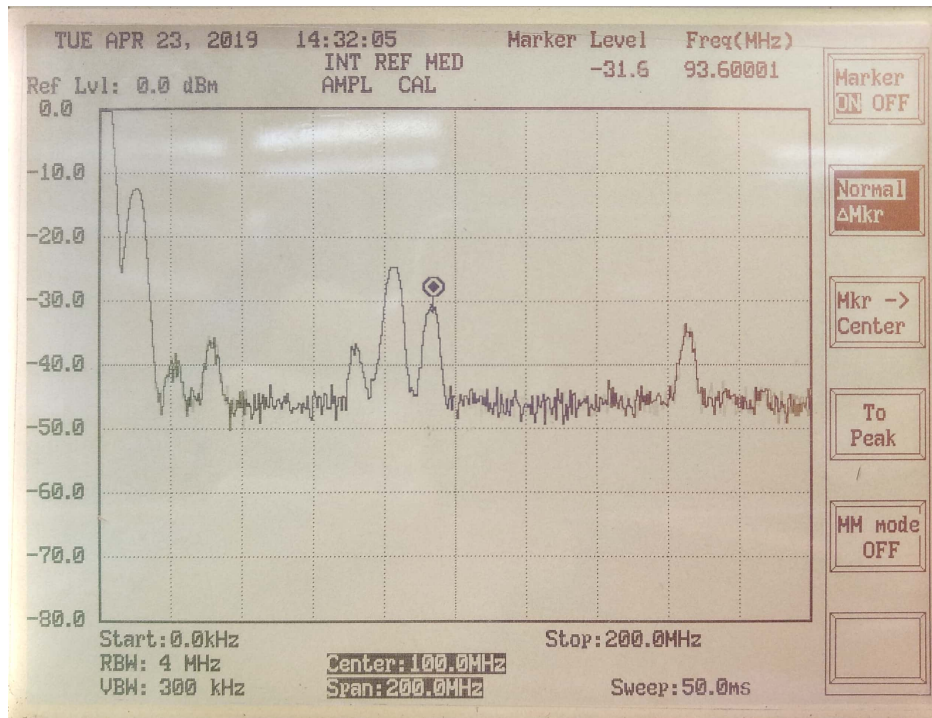


Figura 7.21: Salida mezclador VHF - Ref Level = 0 dBm. Fuente: propia.



Figura 7.22: Salida mezclador VHF - Ref Level = -25 dBm. Fuente: propia.

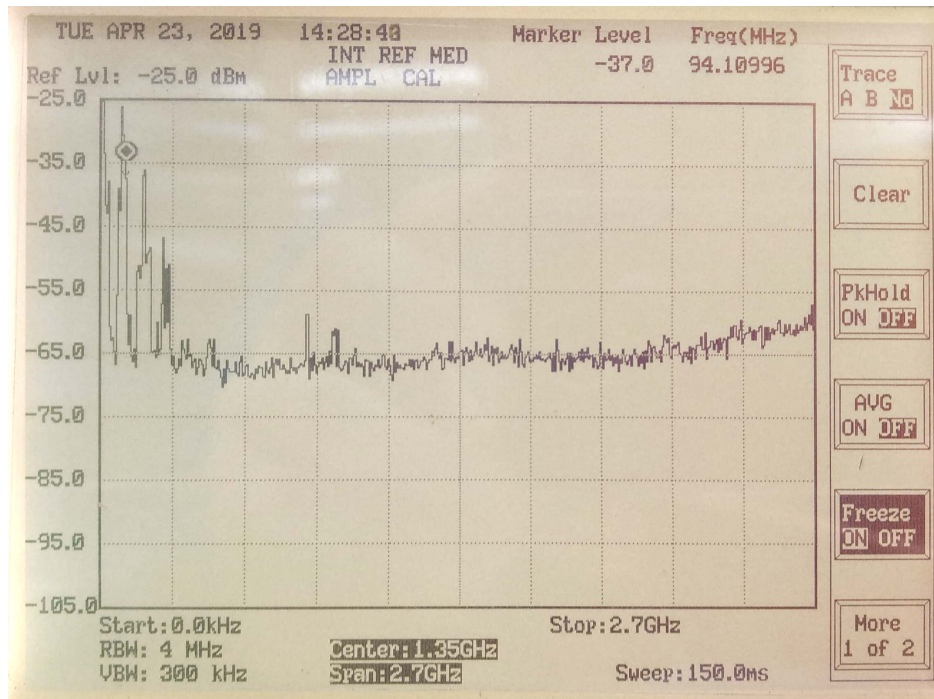


Figura 7.23: Salida mezclador VHF en *Full Span*. Fuente: propia.

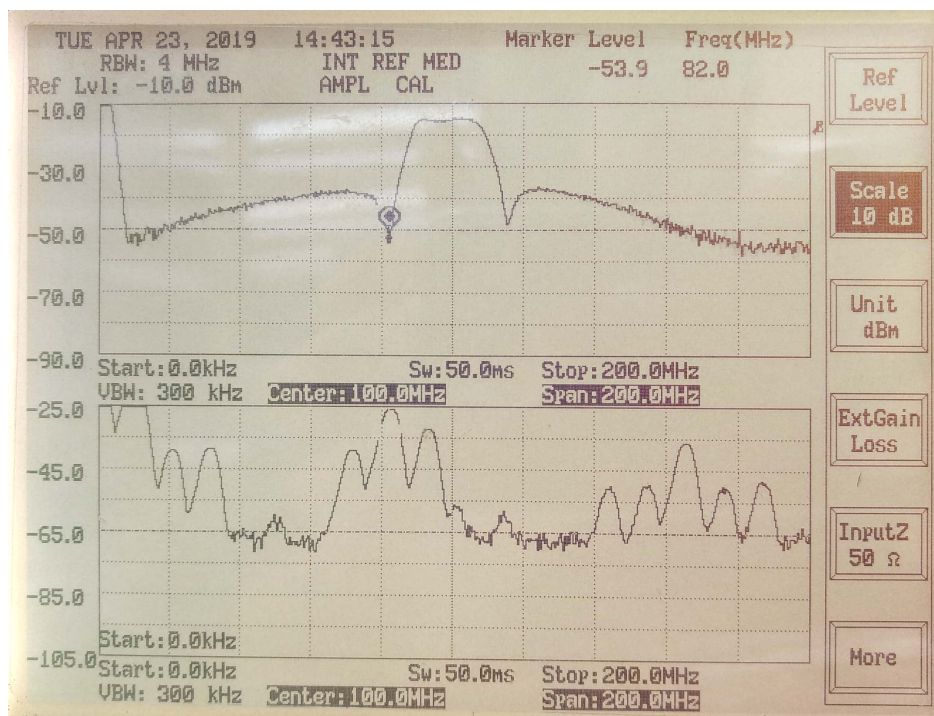


Figura 7.24: Salida del mezclador VHF y Filtro VHF. Fuente: propia.

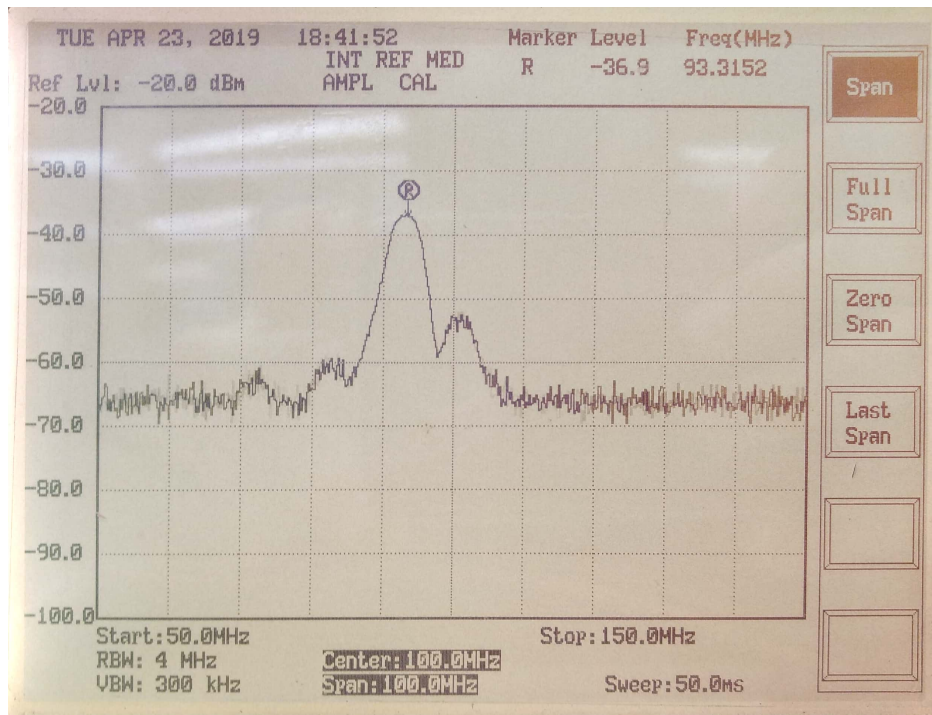


Figura 7.25: Salida del mezclador luego del filtro. Fuente: propia.

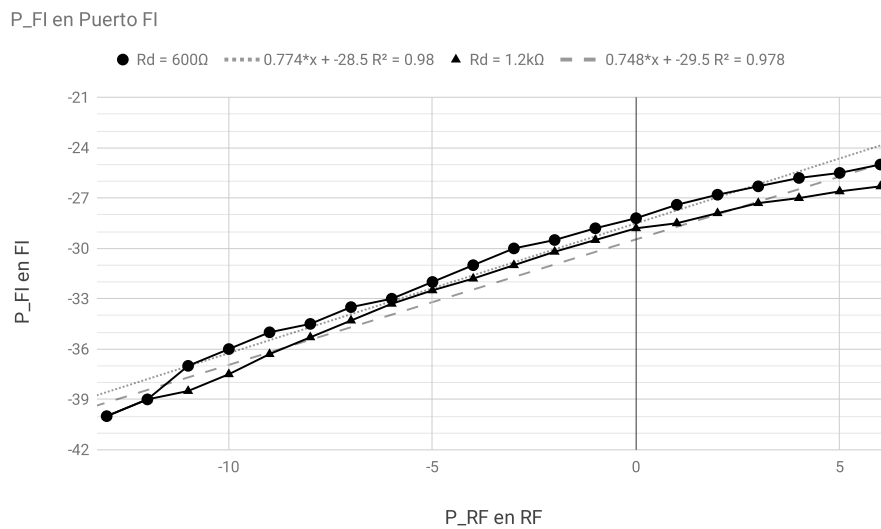


Figura 7.26: Potencia de salida en IF medida. Fuente: propia.

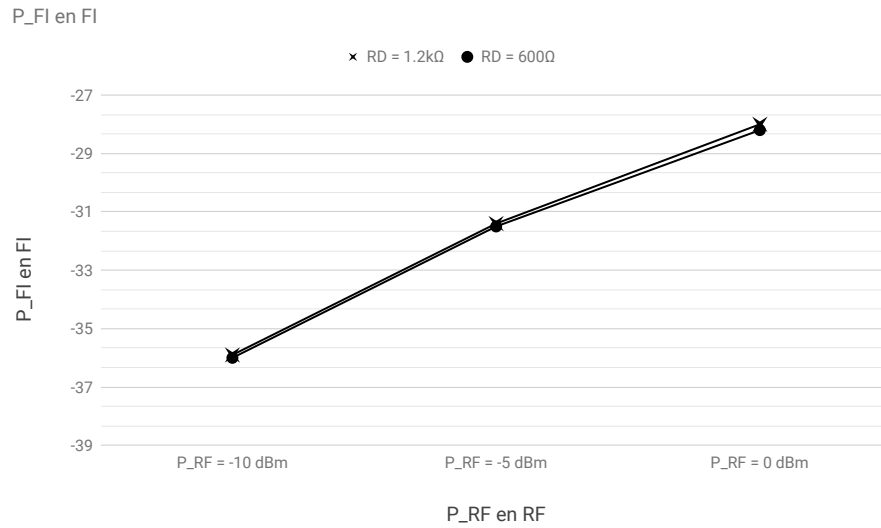


Figura 7.27: Potencia de salida en IF variando R_{G1} medida. Fuente: propia.

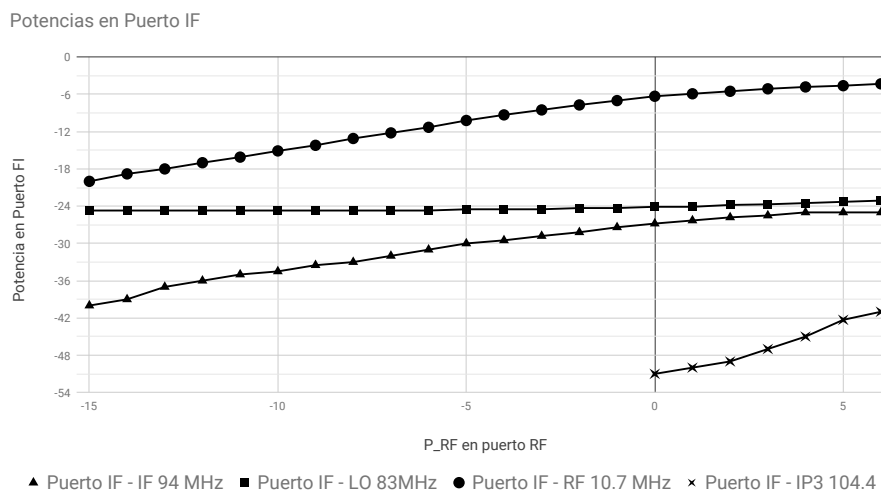


Figura 7.28: Potencias en puerto IF medidas. Fuente: propia.

Perdidas de Conversión

P_{FI} en FI - P_{RF} en RF

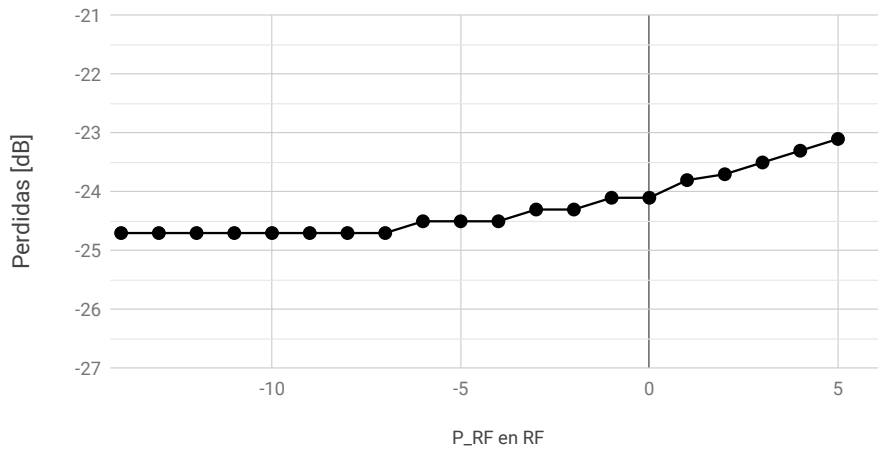


Figura 7.29: Ganancia de conversión medida. Fuente: propia.

Aislamiento FI-LO y FI-RF

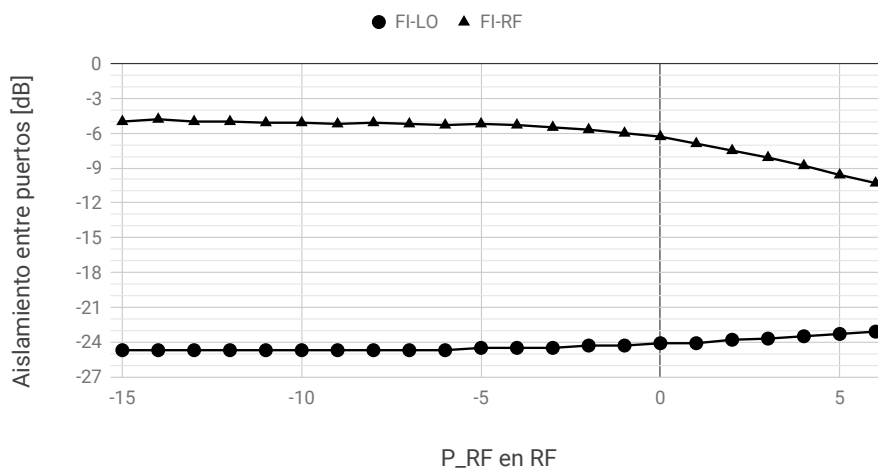


Figura 7.30: Aislamiento entre puertos. Fuente: propia.

Capítulo 8

Filtro VHF

8.1. Diseño

8.1.1. Introducción

La etapa posterior al mezclador filtra la banda lateral superior en VHF hacia el siguiente mezclador, atenuando las frecuencias no deseadas. Como se expresó en el capítulo 6, existen diferentes circuitos para implementar un filtro pasabanda que transmita la señal de 98 MHz atenuando tanto los niveles correspondientes de oscilador local, como del producto de intermodulación de tercer orden y mayores. Con el objetivo de comparar la respuesta en frecuencia de cada filtro mencionado anteriormente, se realizaron simulaciones en el software *Advanced Design System 2016.01*.

Se consideró el diseño de un filtro de Butterworth, o *maximum flatness*, cuya respuesta en frecuencia carece de *ripple* en la banda de paso (variación periódica de las pérdidas de inserción en función de la frecuencia), y el incremento de la atenuación para frecuencias que se aproximan hacia la banda de rechazo es suave. Para una atenuación importante de señales con frecuencias cercanas a la banda de paso, que deben ser filtradas, este diseño requiere un orden de filtro mayor, lo que se traduce en una mayor complejidad del circuito y cantidad de elementos reactivos. Esta cantidad de componentes involucrados en el circuito genera mayores pérdidas de inserción, especialmente si los inductores son de núcleo de aire fabricados manualmente.

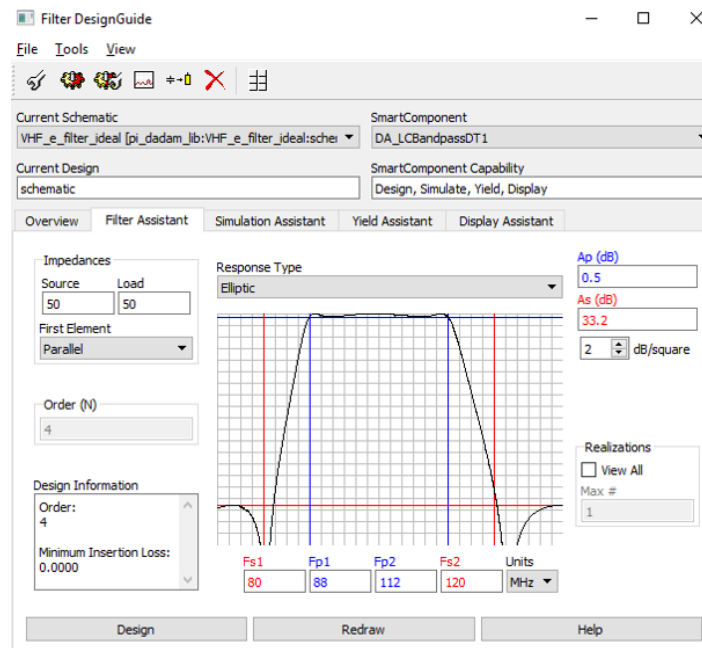


Figura 8.1: Herramienta de diseño de filtros en ADS. Fuente: propia.

La señal fuerte de oscilador local está relativamente próxima en frecuencia a la señal de IF, ambas presentes en la salida del mezclador. Como se espera atenuar el oscilador local con este filtro, se analizaron las respuestas de los diseños inverso de Chebyshev y elíptico, pues ambos presentan una caída acentuada en la ganancia, en frecuencias fuera y próximas a la banda de paso, manteniendo un orden de filtro bajo y *ripple* en la banda de paso acotado.

El software *ADS* permitió hacer una comparación inicial de las respuestas de cada filtro, definiendo el nivel máximo de atenuación en la banda de paso, el mínimo de la banda de rechazo y las frecuencias de corte del mismo, con ayuda de la herramienta *Filter Design Guide*, mostrada en la Figura 8.1. En todos los diseños, a medida que crece la exigencia del filtro, producida por factores como el aumento de la selectividad a través de la reducción del ancho de banda, el incremento del nivel mínimo en la banda de paso (traducido en una disminución del *ripple* y menores pérdidas), así como una mayor atenuación en la banda de rechazo, conlleva a un filtro de mayor orden y complejidad.

8.1.2. Procedimiento

Manteniendo el requisito de una implementación simple y de bajo costo, el filtro en VHF se centró en 98 MHz y se diseñó con un ancho de banda tal que asegure la atenuación del oscilador local de la etapa anterior y de los productos intermodulación de tercer orden, tal como se especificó en el capítulo 6.

Para comparar los diseños, se utilizaron los parámetros de la Tabla 8.1 en *ADS*. Realizando una simulación de parámetros S, enfocando el análisis al coeficiente $S(2, 1)$ de transmisión directa, se obtiene la respuesta en frecuencia de la ganancia del modelo. En la Figura 8.2 se muestra el controlador de simulación y las frecuencias de análisis.

Parámetros de diseño del filtro VHF	
Frecuencia de corte inferior	88 MHz
Frecuencia de corte superior	112 MHz
Ancho de banda a -3 dB	24 MHz
Atenuación máxima en la banda de paso	$0,5\text{ dB}$
Atenuación mínima en la banda de rechazo	33 dB
Impedancias de entrada y salida	$50\ \Omega$

Tabla 8.1: Parámetros de diseño para filtro en VHF. Fuente: propia.

En una primera instancia, la herramienta de diseño produce circuitos matemáticamente óptimos. Los inductores y capacitores que conforman el filtro son ideales, en otras palabras, contienen pérdidas

nulas y valores de capacidad e inductancia exactos, sin tener en cuenta los valores comerciales o las pérdidas de conectores, soldaduras, etcétera. Se muestran los diseños de los filtros en la Figura 8.3. Los parámetros de diseño se consiguieron con filtros de distinto orden; se puede observar que el filtro de Butterworth (maximum flatness), en la Figura 8.3a es el de mayor orden, seguido por el filtro elíptico 8.3b y por último el inverso de Chebyshev 8.3c.

En la Figura 8.4 se puede ver que las bandas de paso son planas para todos los filtros ideales, la diferencia notable es que el filtro *maximum flatness* (mf) tiene una caída suave y permanente en la banda de rechazo, mientras que el inverso de Chebyshev (ic) y el elíptico (e) tienen caídas más abruptas, con un *notch* de atenuación cercano a la banda de paso y luego una atenuación en la banda de rechazo constante.

Considerando que la señal de oscilador local tiene una potencia considerable en la salida del mezclador, se decidió tomar ventaja del *notch* de los diseños (ic) y (e) para atenuar esta señal. Descartando el filtro de Butterworth, se optó por el diseño más simple del filtro (ic), siguiendo los parámetros de la Tabla 8.2, a pesar de una menor atenuación en la banda de rechazo, pues se estimó que los niveles de los armónicos serían atenuados lo suficiente con el diseño seleccionado.

Parámetros de diseño del filtro VHF	
Frecuencia de corte inferior	88 MHz
Frecuencia de corte superior	112 MHz
Atenuación máxima en la banda de paso	3 dB
Atenuación mínima en la banda de rechazo	20 dB
Impedancias de entrada y salida	50 Ω

Tabla 8.2: Parámetros de diseño para filtro inverso de Chebyshev en VHF. Fuente: propia.

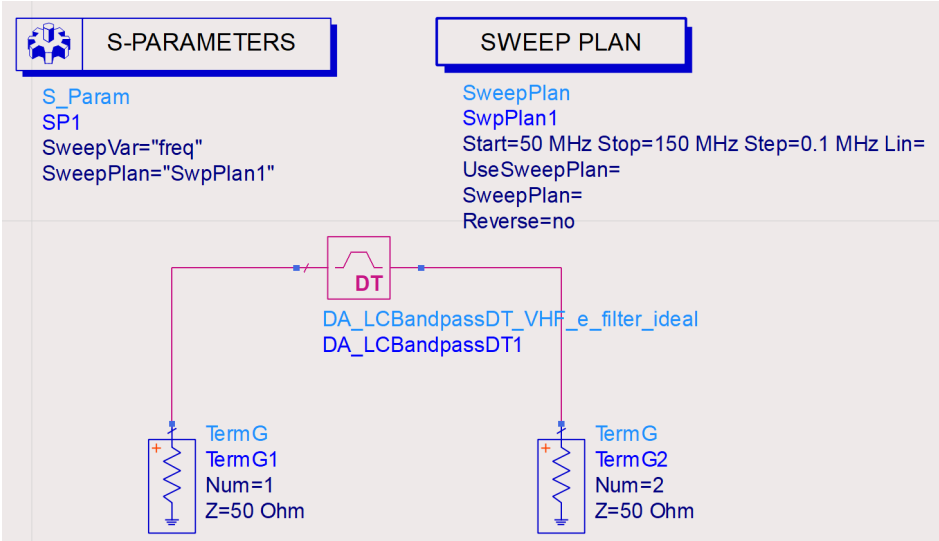
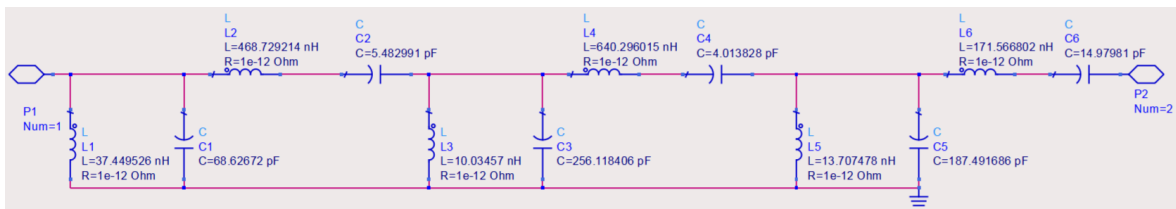
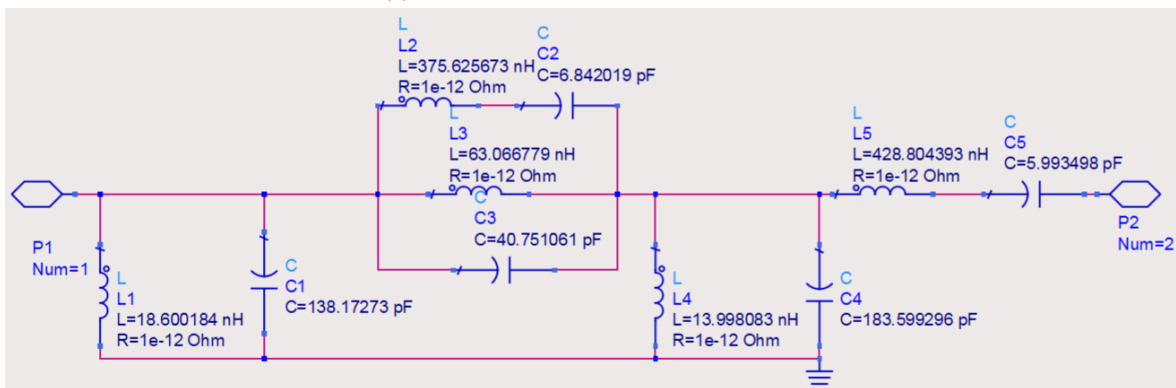


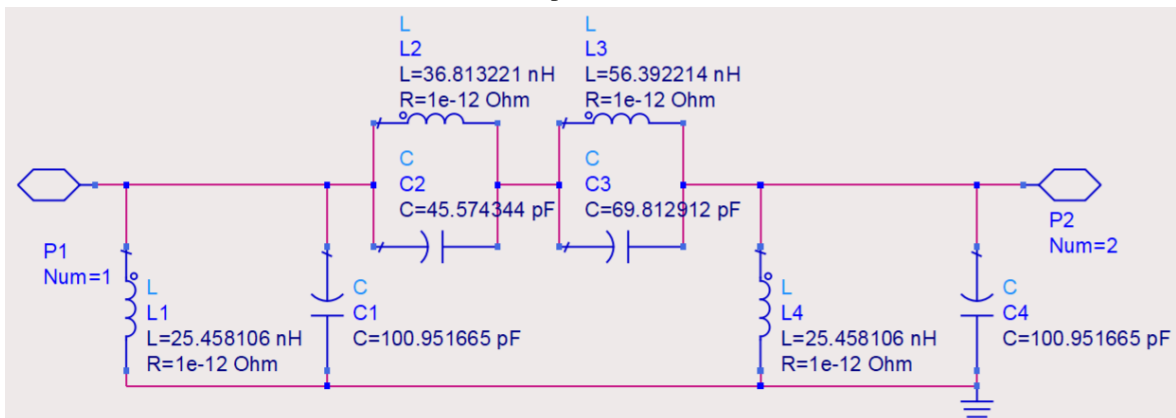
Figura 8.2: Simulación de parámetros S en ADS. Fuente: propia.



(a) Filtro de Butterworth ideal. Orden 6



(b) Filtro elíptico ideal. Orden 4



(c) Filtro inverso de Chebyshev ideal. Orden 3

Figura 8.3: Filtros ideales obtenidos con la herramienta de síntesis de ADS. Fuente: propia.

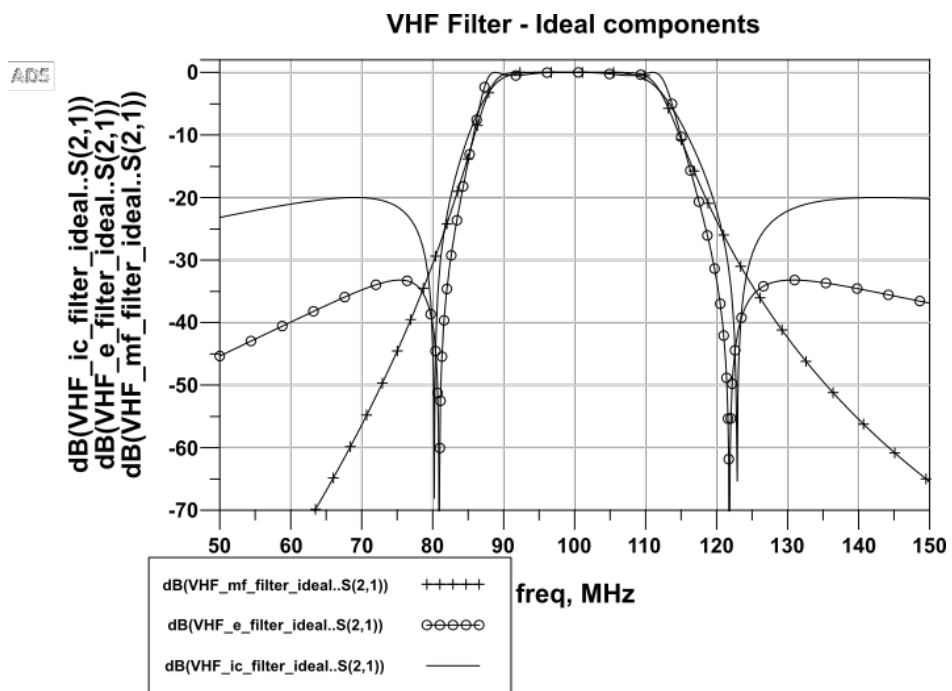


Figura 8.4: Comparación de respuestas de filtros ideales en VHF. Fuente: propia.

8.2. Simulaciones

Para acercarse al análisis de la simulación al comportamiento de la implementación física, es posible reemplazar estos resultados obtenidos para cada elemento por valores comerciales normalizados, agregar pérdidas y realizar la simulación de parámetros S nuevamente, comparando los resultados en la Figura 8.5.

Se puede ver que los niveles de las bandas de paso y de rechazo no se ven afectados significativamente con respecto a los de la Figura 8.4, pero sí aumenta el *ripple* dentro la banda de paso en los filtros inverso de Chebyshev y elíptico, siendo sensiblemente mayor en este último. Esta es la razón por la que se decanta la elección del filtro (ic).

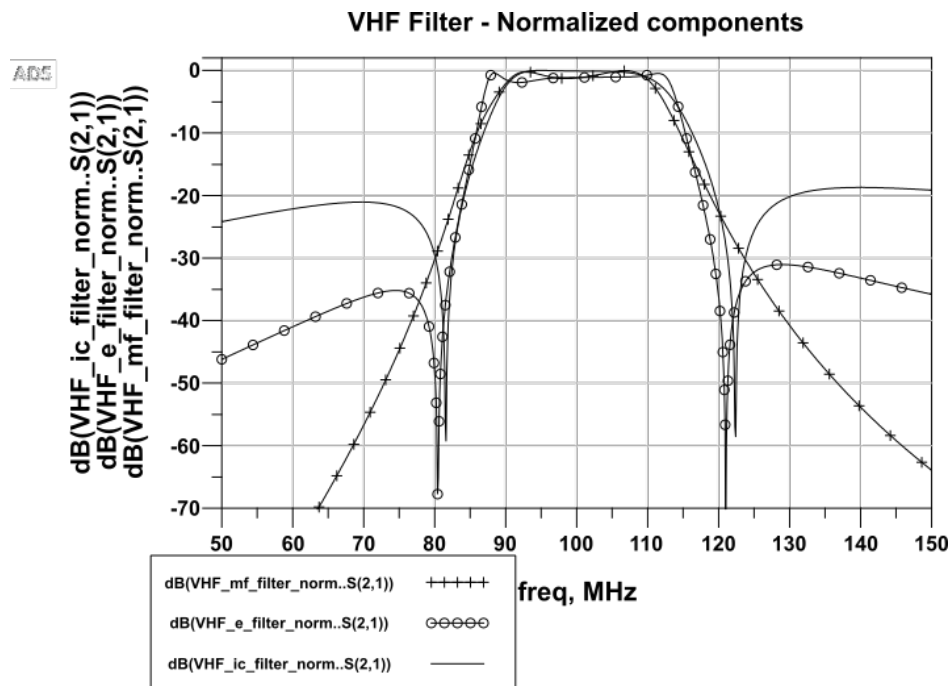


Figura 8.5: Comparación de respuestas de filtros normalizados en VHF. Fuente: propia.

En la Figura 8.6, se muestra el filtro inverso de Chebyshev resultante de la simulación de componentes normalizados con bajas pérdidas. El ancho de banda a -3 dB es de $22,7\text{ MHz}$ (entre $89,7\text{ MHz}$ y $112,4\text{ MHz}$), centrado en $112,4\text{ MHz}$, con un pico en la banda de paso en $94,9\text{ MHz}$ a 0 dB aproximadamente. El *notch* de -59 dBm en $81,6\text{ MHz}$ será utilizado para atenuar la señal de oscilador local de la salida del mezclador. La banda de rechazo de -20 dB atenuará el resto de los armónicos.

Para continuar la etapa de simulaciones, se implementó el circuito con la librería de *TDK Corpo-*

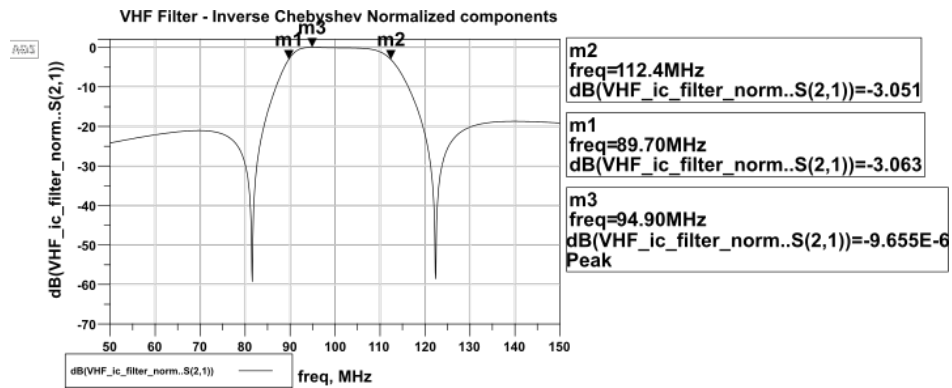


Figura 8.6: Respuesta del filtro inverso de Chebyshev. Fuente: propia.

ration, utilizando inductores de montaje superficial con $Q = 26$, medidos a 100 MHz y capacitores también de montaje superficial con baja tangente de pérdidas, para compararlos con componentes ideales de valores óptimos así como componentes normalizados con pérdidas bajas. La comparación se muestra en la Figura 8.7. La curva *ic_filter_norm* mostrada en las figuras anteriores, de componentes normalizados con pérdidas bajas y una simulación de parámetros S a nivel esquemático. La curva *ic_filter_real* se obtiene con la misma simulación pero utilizando los componentes provistos por TDK.

La curva *ic_filter_cosim* se obtiene con una cosimulación electromagnética, donde se propone un *layout* como el de la Figura 8.8a, con un sustrato de FR-4 definido como en la Figura 8.8c. La cosimulación se configuró para que se utilicen los componentes a nivel de circuito, como los ha definido el fabricante en la librería, y se simule el efecto de las pistas de cobre en la respuesta en frecuencia del filtro, como se ve en la Figura 8.8b, con una simulación de momento de RF, como se detalló en el capítulo 6.

Se puede ver que utilizar componentes reales de montaje superficial provoca un ligero aumento de ancho de banda en -3 dB , mayores pérdidas de inserción en la banda de paso y *notch* menos pronunciados. La cosimulación muestra un corrimiento en frecuencia que se deben a las capacidades e inductancias parásitas de las pistas, así como conexiones de componentes que tiene en cuenta esta simulación. Esto implica que los elementos reactivos deben ser variables para poder ajustar la respuesta en frecuencia. En definitiva, la simulación con componentes reales y la cosimulación reflejan una respuesta más verosímil del la implementación del filtro que la simulación con componentes esquemáticos.

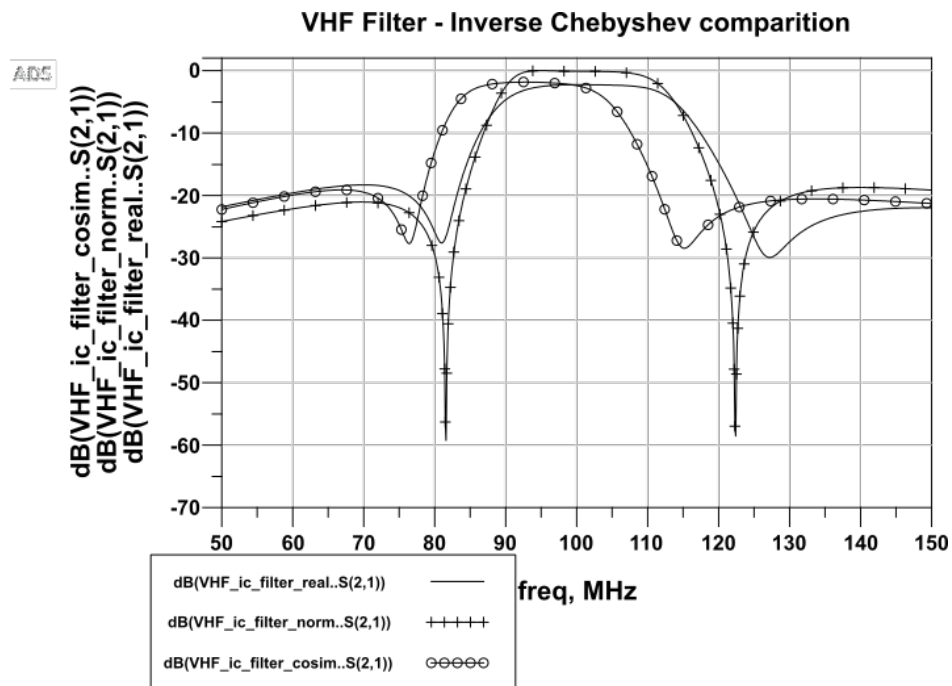


Figura 8.7: Comparación de filtros inversos de Chebyshev. Fuente: propia.

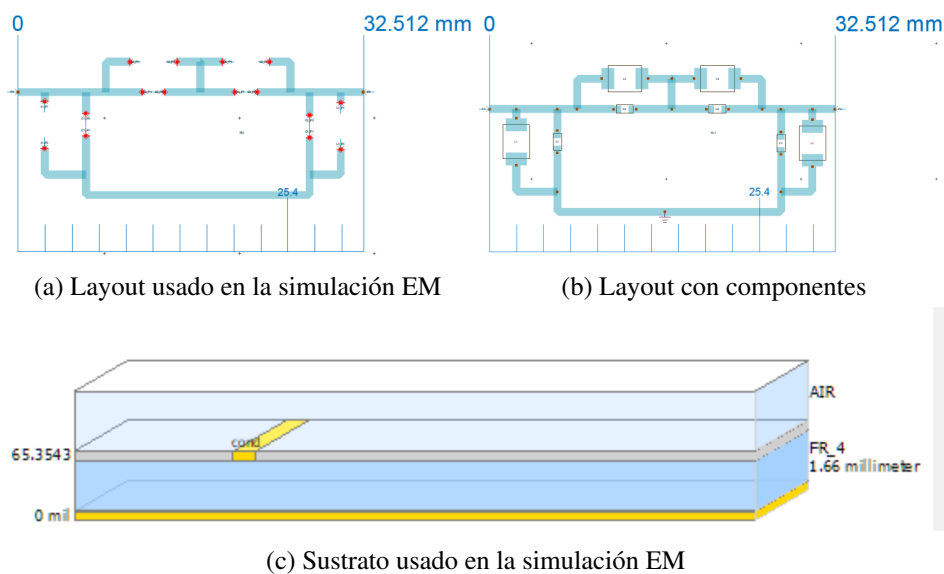


Figura 8.8: Herramientas para la cosimulación. Fuente: propia.

Finalmente se tiene en cuenta el efecto de la tolerancia de los componentes provista por el fabricante en la librería de TDK: $\pm 5\%$ para los capacitores y $+20/-15\%$ para los inductores. La simulación de Montecarlo de la Figura 8.9, muestra que la respuesta en frecuencia puede correrse hasta $4,7\text{ MHz}$ y las pérdidas de inserción varían hasta $1,43\text{ dB}$ en el centro de la banda de paso.

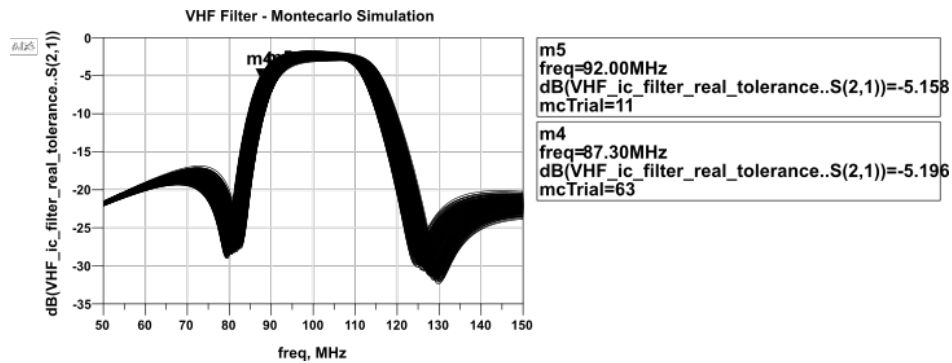


Figura 8.9: Efecto de la tolerancia de los componentes en simulación de Montecarlo. Fuente: propia.

8.3. Mediciones

Si bien en las simulaciones se utilizaron componentes de montaje superficial (pues los fabricantes no proveen librerías para ADS de componentes *through hole*), en la implementación se optó la fabricación de los inductores manualmente. Los componentes están disponibles únicamente en Mouser o DigiKey y, si bien su costo es bajo, las tarifas de envío eran excesivas, las herramientas para soldar componentes SMD disponibles no son las óptimas y, si bien los resultados depende de la calidad de fabricación de las bobinas, la diferencia en el costo justifica la elección a pesar de que los resultados puedan ser subóptimos.

Los capacitores seleccionados fueron valores comerciales, coincidentes con el filtro normalizado, en función de ellos se modificó ligeramente los valores de los inductores para mantener la respuesta. Se utilizaron capacitores de disco de *micaplate* o cerámicos (en función de la disponibilidad) y con coeficiente de temperatura compensado (NP0). El circuito a implementar se muestra en la Figura 8.10.

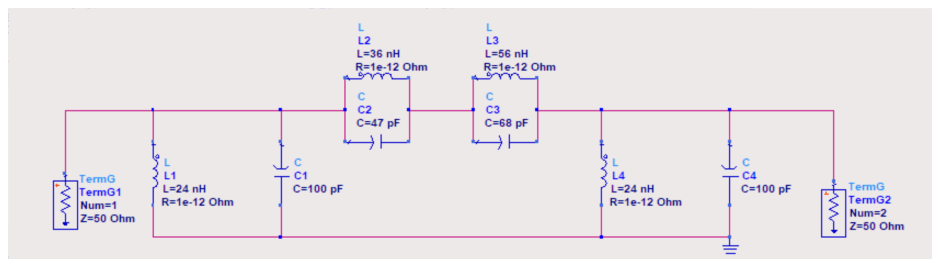


Figura 8.10: Filtro inverso de Chebyshev a implementar. Fuente: propia.

Los inductores se calcularon como se especifica en el capítulo 5, con el mismo procedimiento

Inductores Filtro VHF			
Valor requerido	24 nHy	36 nHy	56 nHy
Valor de tabla	24,07 nHy	36,88 nHy	56,81 nHy
Diámetro del núcleo (D0)	0,4 cm	0,5 cm	0,6 cm
Diámetro de conductor (d)	0,06 cm	0,085 cm	0,085 cm
Factor de separación	1,41	1,41	1,41
Factor de Forma	0,5	1	0,55
Número de espiras (N)	2,5	3,0	3,0

Tabla 8.3: Valores de inductores. Fuente: propia.

Medición de Inductores				
Parámetro	Inductor 1	Inductor 2	Inductor 3	Inductor 4
f_1	100,0 MHz	100,0 MHz	83,2 MHz	65,5 MHz
f_2	139,0 MHz	140,5 MHz	115,4 MHz	91,0 MHz
C_X	9,86 pF	9,67 pF	10,37 pF	19,8 pF
L	23,05 nHy	22,64 nHy	33,15 nHy	53,68 nHy

Tabla 8.4: Medición de inductores. Fuente: propia.

detallado en 7.3. Los valores de los inductores tabulados teóricamente y su aproximación se muestran en la tabla 8.3. Los resultados de las mediciones de frecuencias de resonancia e inductancia se muestran en el cuadro 8.4, los capacitores físicos utilizados fueron $C_1 = 100\text{pF}$ y $C_2 = 47\text{pF}$

En la Figura 8.11 se muestra la implementación física final del circuito, con su respectivo blindaje. La placa tiene las menores dimensiones posibles y la masa ocupa el plano de abajo, para conectar el blindaje y los conectores SMA. En la Figura 8.12 se muestra el ancho de banda del filtro de 19,6 MHz, con frecuencias de corte 88,98 MHz y 108,57 MHz. Con el nivel de *Tracker Generator* (TG) en -10 dBm , las pérdidas de inserción en la banda de paso son 5,2 dB aproximadamente, considerando que las pérdidas de los cables para esta frecuencia son 1,5 dB por cable, las pérdidas de inserción netas del filtro son 2,2 dB.

En la Figura 8.13 se puede ver un *ripple* en la banda de paso de 1,1 dB y en la Figura 8.14 el *notch* en 82 MHz con un nivel de atenuación de 43dBm y el resto de la banda de rechazo tiene 30 dB de atenuación. En la Figura 8.15 se puede ver que al bajar la potencia del TG a -30 dBm la respuesta en frecuencia se mantiene y las pérdidas de inserción de la banda de paso, la atenuación de la banda de rechazo y la atenuación del *notch* se escalan correspondientemente en potencia, todos los niveles decrecen 20 dB.

En la Figura 8.16 se muestra el efecto del blindaje de latón implementado. Blindado, el pico de resonancia fuera de la banda de paso se encuentra a 450 MHz con una atenuación de $-11,5\text{ dB}$

respecto al nivel de señal del TG, mientras que sin blindaje el mismo pico se encuentra a 215 MHz aproximadamente a -18 dB respecto del nivel de señal del TG. La respuesta a alta frecuencia es similar en ambos casos. Cabe destacar que el nivel de los armónicos a frecuencias superiores a 400 MHz es ínfimo y no interfieren con las señales en UHF de la siguiente conversión. En cambio, a 200 MHz se encuentra la 2^{da} armónica del oscilador local, con una potencia considerable, que el filtro no era capaz de atenuar, razón que justifica el blindaje.

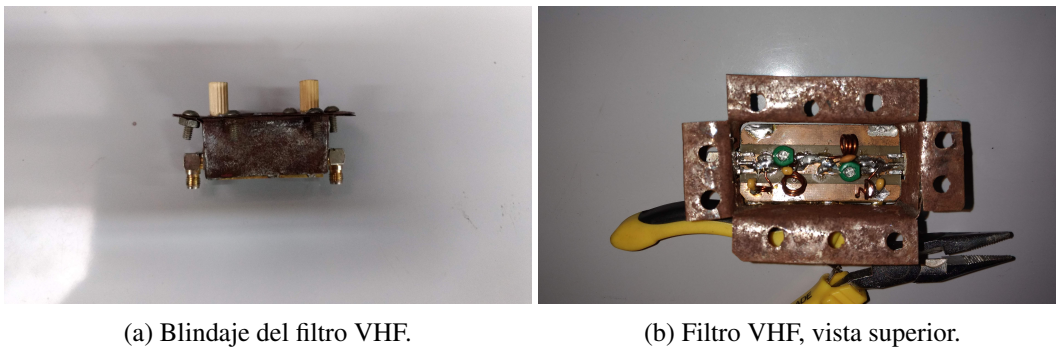


Figura 8.11: Implementación del filtro VHF. Fuente: propia.

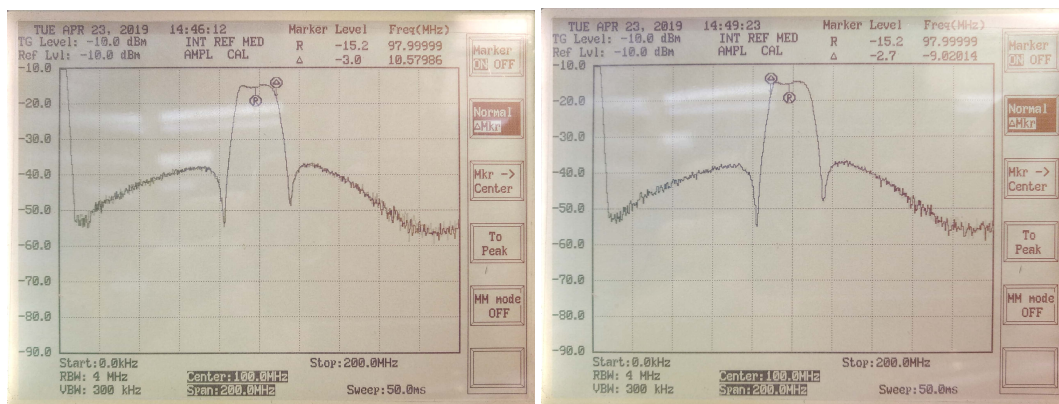


Figura 8.12: Ancho de banda del filtro VHF. Fuente: propia.

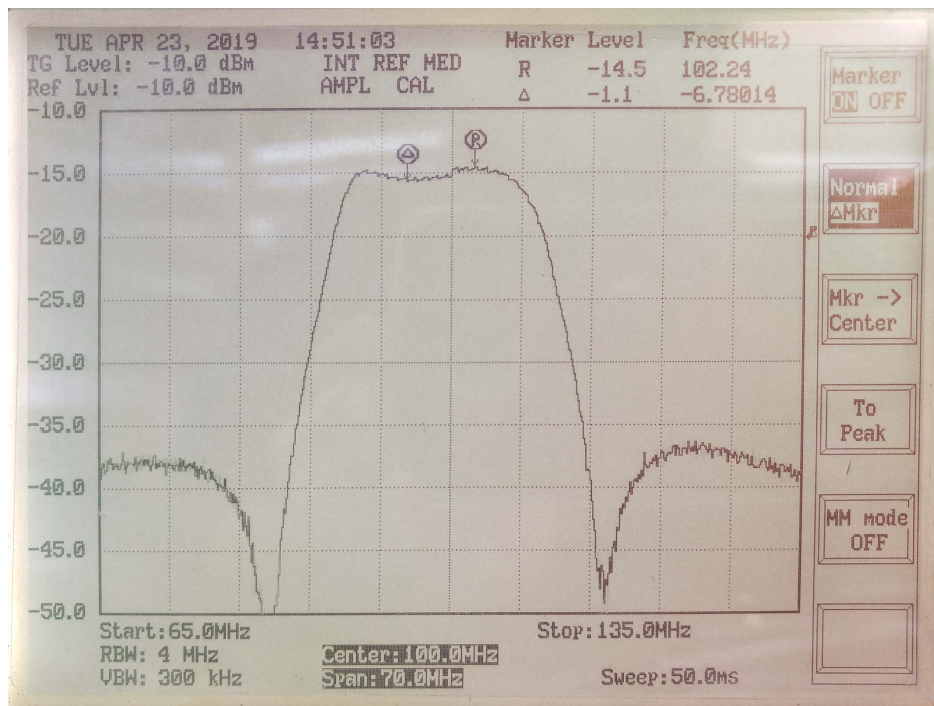


Figura 8.13: Medición del *ripple* en la banda de paso del filtro VHF. Fuente: propia.

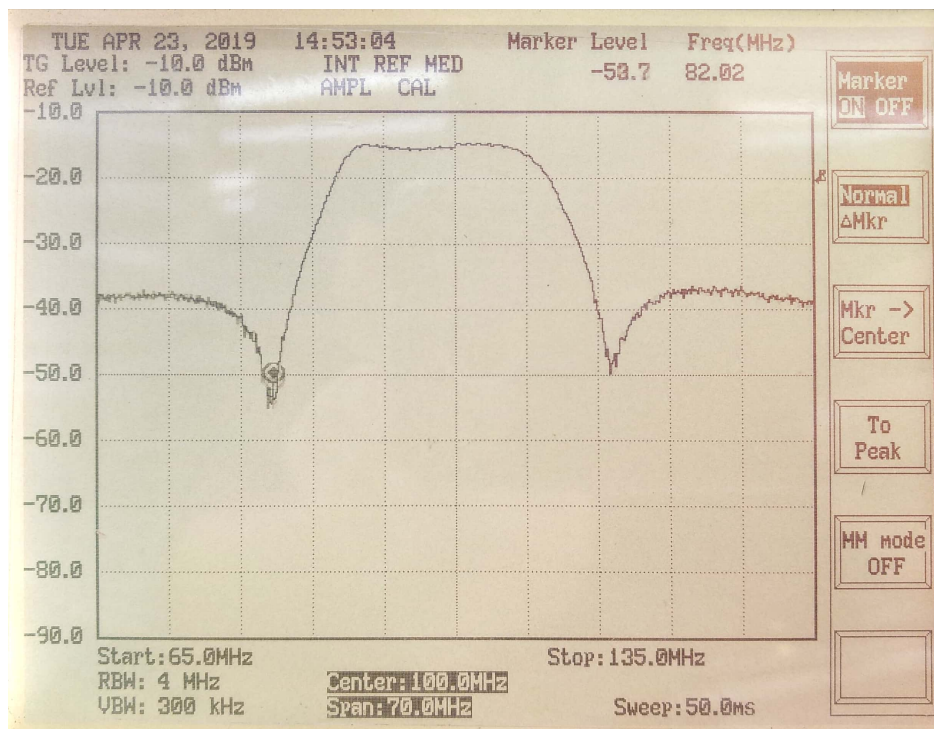


Figura 8.14: Medición de la frecuencia del *notch* del filtro VHF. Fuente: propia.

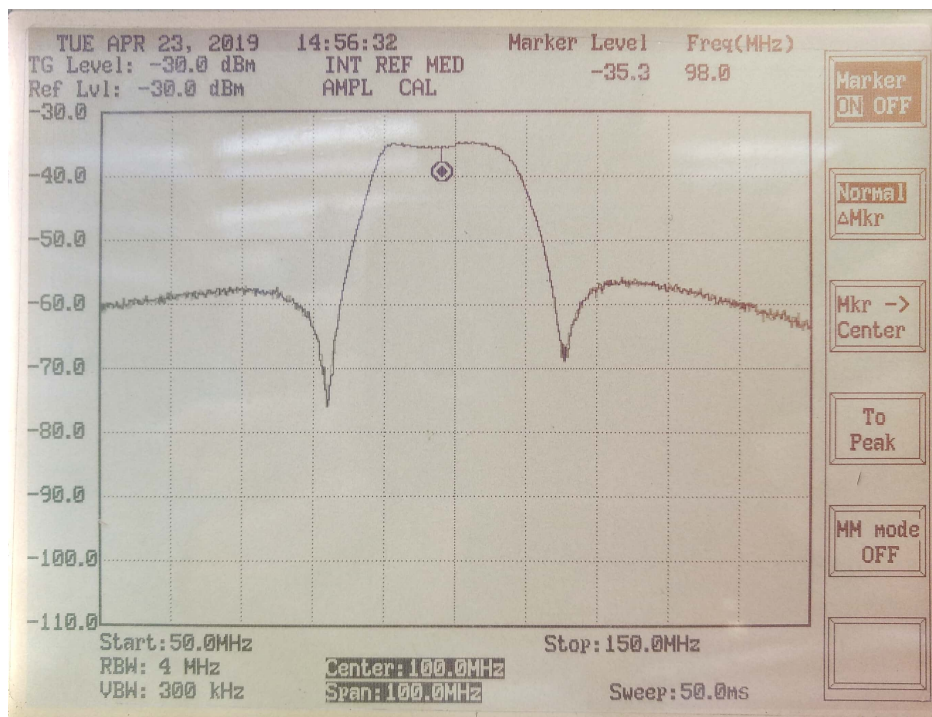
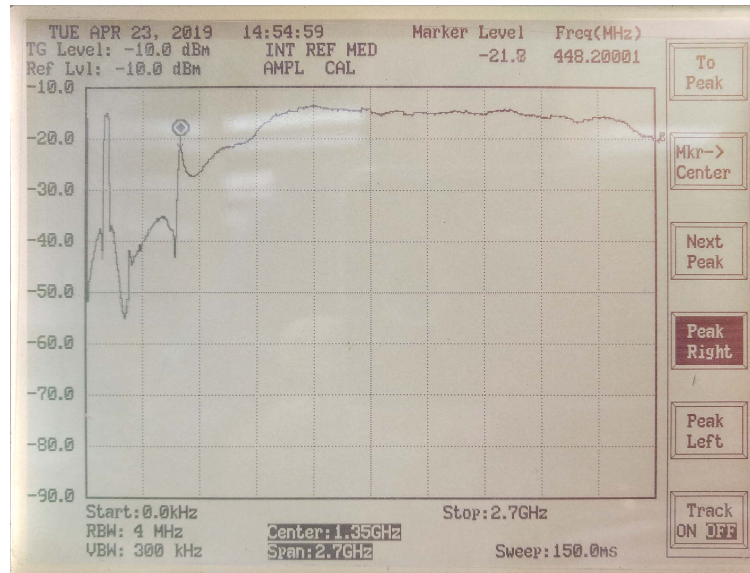
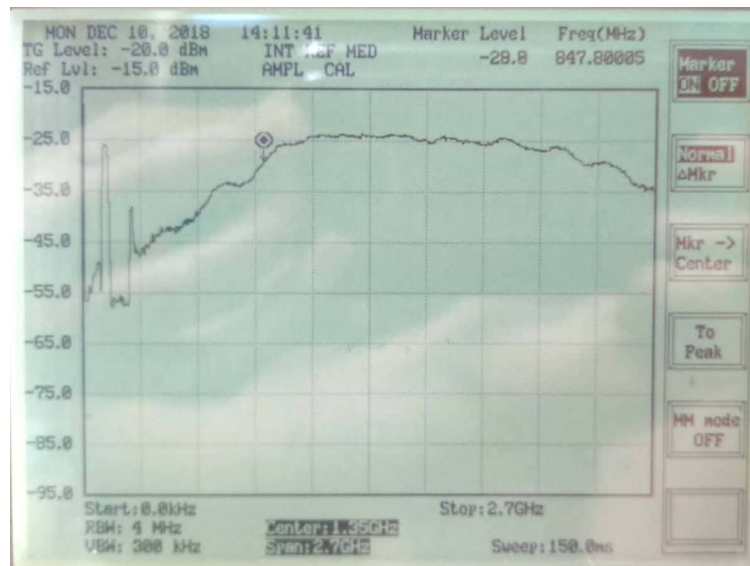


Figura 8.15: Respuesta en frecuencia del filtro VHF con $TG = -30 \text{ dBm}$. Fuente: propia.



(a) Filtro blindado



(b) Filtro sin blindar

Figura 8.16: Efecto del blindaje en el filtro VHF. Fuente: propia.

Capítulo 9

Mezclador UHF

9.1. Diseño

Una vez obtenida la primer traslación en frecuencia, discriminando tanto los productos de intermodulación como los niveles de señales de entrada de RF y LO (10,7 MHz y 87,3 MHz) de la primera conversión, el siguiente objetivo es llevar la banda lateral superior de 98 MHz a 2,16 GHz, requeridos por el resto del sistema. Al encontrarse esta etapa en la banda de UHF, y teniendo en cuenta las exigencias del mezclador así como las dificultades en la implementación de circuitos mezcladores basados en elementos discretos en alta frecuencia, se optó por utilizar uno de los circuitos mezcladores de un kit de *Minicircuits* provisto por el LRFyM, compuesto por dispositivos que se muestran en la Figura 9.1.

Kit K1-MCA1+ Electrical specifications of each model

Model	LO Level (dBm)	Frequency (MHz)		Conversion Loss (dB)	RF In @1 dB Compr. (dBm)	IP3 (dBm) (dB)	LO-RF Isolation (dB)	LO-IF Isolation
		LO/RF	IF					
MCA1-85L+	4.0	2800-8500	DC-1200	6.0	0.0	11	35	38
MCA1-12GL+	4.0	3800-12000	DC-1500	6.5	1.0	9	38	40
MCA1-24+	7.0	300-2400	DC-700	6.1	1.0	10	40	25
MCA1-42+	7.0	1000-4200	DC-1500	6.1	1.0	10	35	20
MCA1-60+	7.0	1600-6000	DC-2000	6.3	1.0	9	32	17
MCA1-24LH+	10.0	300-2400	DC-700	6.5	5.0	13	40	22
MCA1-60LH+	10.0	1700-6000	DC-2000	6.4	5.0	13	35	21
MCA1-42MH+	13.0	1000-4200	DC-1500	6.2	9.0	16	32	20
MCA1-80H+	17.0	5000-8000	DC-1250	6.3	14.0	24	35	35
MCA1-113H+	17.0	3800-11000	DC-1800	6.7	14.0	23	35	32

Protected under U.S. Patent 7,027,795



Figura 9.1: Kit de mezcladores de Minicircuits. Fuente: [25].

En este kit se pueden ver diferentes mezcladores de gran ancho de banda, bajas pérdidas de conversión y alto aislamiento entre puertos. Se eligió el MCA1-42+ teniendo en cuenta los rangos de frecuencia para los puertos RF, IF y LO¹. Se priorizó además el menor nivel de mezclador, si bien un nivel bajo es tiene menor figura de ruido, también hace que la señal de LO en el espectro de salida tenga un menor nivel y pueda filtrarse más fácilmente.

El MCA1-42+ es un mezclador a diodos doblemente balanceado cuyas características provistas por el fabricante determinan una pérdida de conversión de 6,41 dB, aislación LO-RF de 37,39 dB y

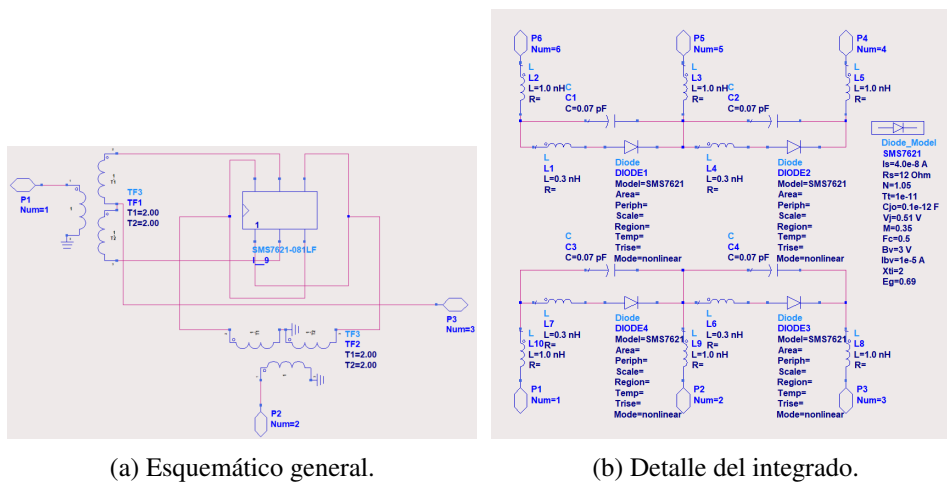
¹La nomenclatura del fabricante considera los puertos RF-IF para un diseño de *down conversion*, según esto, en el puerto de RF habrá una señal de una mayor frecuencia que en el puerto de IF. Para el sistema de *up conversion*, estos puertos pueden intercambiarse.

LO-IF de 22,79 dB, como puede verse en la Figura 9.2, considerando un nivel de oscilador local de +7 dBm.

Typical Performance Data						
Frequency (MHz)		Conversion Loss (dB)	Isolation L-R (dB)	Isolation L-I (dB)	VSWR RF Port (:1)	VSWR LO Port (:1)
RF	LO	LO +7dBm	LO +7dBm	LO +7dBm	LO +7dBm	LO +7dBm
1000.00	1030.00	5.93	36.80	22.41	2.19	3.84
1500.00	1530.00	6.01	35.22	21.88	3.21	2.51
2000.00	2030.00	6.41	37.39	22.79	3.02	3.24
2500.00	2530.00	5.91	38.13	19.07	2.05	4.23
3000.00	3030.00	5.44	39.35	21.73	2.00	3.58
3500.00	3530.00	6.09	30.96	24.75	2.05	2.36
4000.00	4030.00	7.25	31.34	21.51	3.39	3.19
4200.00	4230.00	7.49	31.37	17.80	3.74	4.93

Figura 9.2: Rendimiento típico del MCA1-42+. Fuente: [25].

El fabricante no provee un modelo para la simulación de este dispositivo en ADS, por lo que se decidió simular el comportamiento de este de un mezclador doblemente balanceado con un anillo de diodos Schottky (ver Figura 9.3), utilizando el circuito integrado SMS7621-081LF compuesto por cuatro diodos.



(a) Esquemático general.

(b) Detalle del integrado.

Figura 9.3: Circuito para simulación de mezclador a diodos doblemente balanceado. Fuente: propia.

9.2. Simulaciones

Un balance armónico se utilizó para simular los efectos del mezclado de señales con distinta frecuencia. Tanto las armónicas de RF y LO como los productos de intermodulación originados por este circuito, pueden analizarse para distintos puntos de operación.

En la Figura 9.4 se muestran los elementos utilizados para llevar a cabo una simulación en ADS. Se consideraron terminales ideales adaptados a impedancias de $50\ \Omega$ y pérdidas de pistas y conexiones nulas. Como se mencionó en el Capítulo 1, los parámetros que caracterizan a un mezclador son las pérdidas de conversión, la compresión a $1\ \text{dB}$ de conversión, los aislamientos entre puertos, el punto de intersección, entre otros.

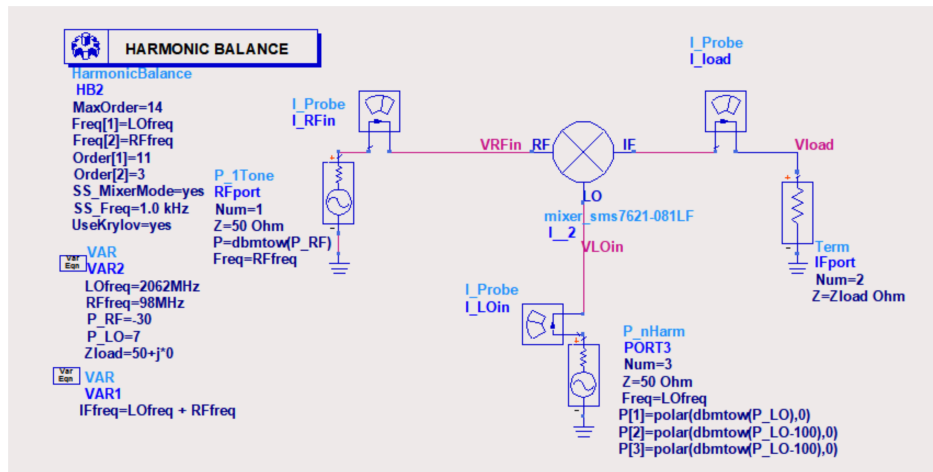
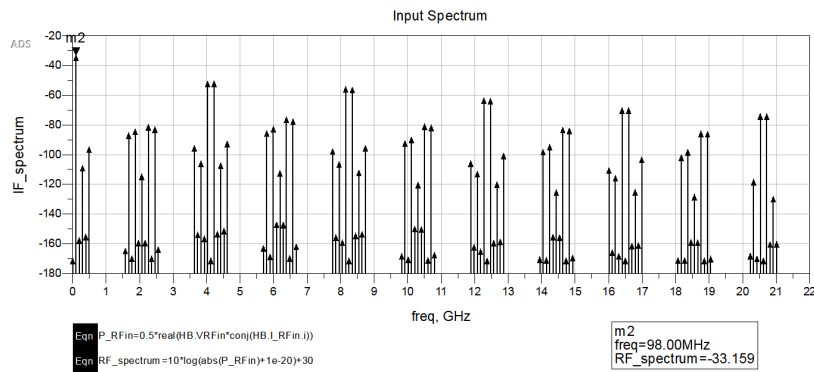


Figura 9.4: Simulación de mezclador de UHF. Fuente: propia.

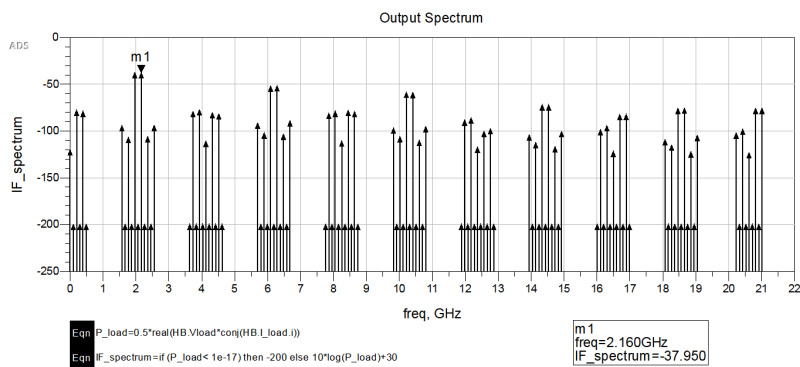
Es de interés analizar el resultado de la conexión del circuito comprobando las señales presentes tanto en el puerto de RF como el de IF. En la Figura 9.5 se presentan distintas componentes de frecuencia, producto de la mezcla, en los puertos de entrada y salida, atendiendo a un nivel de oscilador local de $7\ \text{dBm}$, y de $-30\ \text{dBm}$ para el de RF.

Para visualizar la información proporcionada por las distintas simulaciones, la herramienta permite incluir ecuaciones como la mostrada en la Figura 9.6, cuyas variables se pueden representar en cuadros, gráficas, listas, entre otras. Como se puede apreciar, para las condiciones de señal de RF y LO definidas anteriormente, las pérdidas de conversión son de $4,791\ \text{dB}$. En la Figura 9.7 se muestran las impedancias de entrada y la relación de onda estacionaria (ROE) o *Voltage Stationary Wave Ratio* (VSWR) de los puertos de RF y LO para las frecuencias de trabajo.

En la Figura 9.8 se muestra la configuración con la que se varió la potencia de entrada en el puerto RF y se midió la potencia de salida a la frecuencia deseada en el puerto de IF, a medida que la potencia de entrada aumenta la potencia de salida se satura. Los resultados de la simulación se muestran en la Figura 9.9. La recta *Pideal_IF_Up* mantiene constante la pérdida de conversión obtenida con el nivel inicial de RF en $-30\ \text{dB}$, y la curva *PIF_dBm* muestra la potencia de IF obtenida de la



(a) Espectro de frecuencias en el puerto de entrada.



(b) Espectro de frecuencias en el puerto de salida.

Figura 9.5: Espectros presentes en la entrada y salida del mezclador de UHF. Fuente: propia.

simulación, a partir de la variación de RF. En la misma Figura el marcador m2 determina la potencia de entrada (PN dB), al puerto RF que causa N dB de compresión de ganancia. se muestra que el punto de compresión de 1 dB se obtiene con una potencia de RF de 6,15 dBm.

Para el análisis de la figura de ruido (NF) se preparó una simulación como la de la Figura 9.11. El nivel de ruido es proporcional a la temperatura, por lo que se incorpora el controlador *Options* al esquemático fijando 16,85C (290 K) al parámetro de temperatura.²

Se consideró el análisis del ruido en el puerto de salida del circuito, exclusivamente a la frecuencia de la banda lateral superior resultado de la mezcla, es decir, a 2,16 GHz. En ella, las entradas para la señal de ruido serán tanto el puerto de RF como el de OL. Se puede ver en 9.12 considerando una potencia de señal RF de -30 dBm, y de OL de $+7$ dBm, que la figura de ruido del mezclador es de 7,24 dB, con una temperatura equivalente de ruido de 1247 K.

Se realizó una simulación variando la potencia de oscilador local P_{OL} y de señal de entrada P_{RF}

²Valor normalizado para la configuración de mediciones sobre la figura de ruido definido por la IEEE.

Output Frequency	RF Voltage	RF Pavailable	Eqn RF_Pavailable=mix(P_RF,(0,1)) Eqn RF_Voltage = mix(HB.VRFIn,(0,1))
98.00 MHz	0.017 / -0.258	-30.000	
Output Frequency	LO Voltage	LO Pavailable	Eqn LO_Pavailable=mix(P_RF,(1,0)) Eqn LO_Voltage=mix(HB.VRFIn,(1,0))
2.062 GHz	1.017 / 0.945	7.000	
Output Frequency	Up Conversion Gain (dB)	Output voltage	Eqn IF_W=0.5*real((mix(HB.Vload,(1,1)))conj(mix(HB.I_load,i,(1,1)))) Eqn ConvGain=10*log(PIF_W)+30-P_RF[0] Eqn Out_Voltage = mix(HB.Vload,(1,1))
2.160 GHz	-7.949	0.004 / 139.178	

Figura 9.6: Pérdida de conversión del mezclador en UHF. Fuente: propia.

Zload	Impedancia de referencia para Rho y VSWR.				
50.000	Eqn Z0=50				
RF Port	Frequency	Impedance	Reflection Coefficient	VSWR	Eqn in_RFport=mix(HB.VRFIn,(0,1))/mix(HB.I_RFin,i,(0,1)) Eqn rho_RF=(Zin_RFport-Z0)/(Zin_RFport+Z0) Eqn VSWR_RF=(1+mag(Rho_RF))/(1-mag(Rho_RF))
	98.0 MHz	3.05E2 - j9.76	0.72 / -0.62	6.10	
LO Port:	Frequency	Impedance	Reflection Coefficient	VSWR	Eqn in_LOport=mix(HB.VLOin,(1,0))/mix(HB.I_LOin,i,(1,0)) Eqn rho_LO=(Zin_LOport-Z0)/(Z0+Zin_LOport) Eqn VSWR_LO=(1+mag(Rho_LO))/(1-mag(Rho_LO))
	2.06 GHz	1.27E2 + j7.43	0.44 / 3.11	2.55	

Figura 9.7: Impedancias y ROE del mezclador en UHF. Fuente: propia.

y se obtuvieron las curvas de las Figuras 9.13a y 9.13b. Puede verse que al disminuir la potencia de OL por debajo de 0 dBm, o al incrementarla por encima de 22 dBm, la figura de ruido aumenta considerablemente. Entre estos valores se mantiene moderadamente estable en 7 dB. A su vez, aumentar el nivel de potencia de RF superando los 2 dBm, resultaría también en el incremento de la figura de ruido. Considerando que la variación de uno de los factores afecta la medición de la otra, se muestra en la Figura 9.14 cómo afectan ambas potencias en la NF.

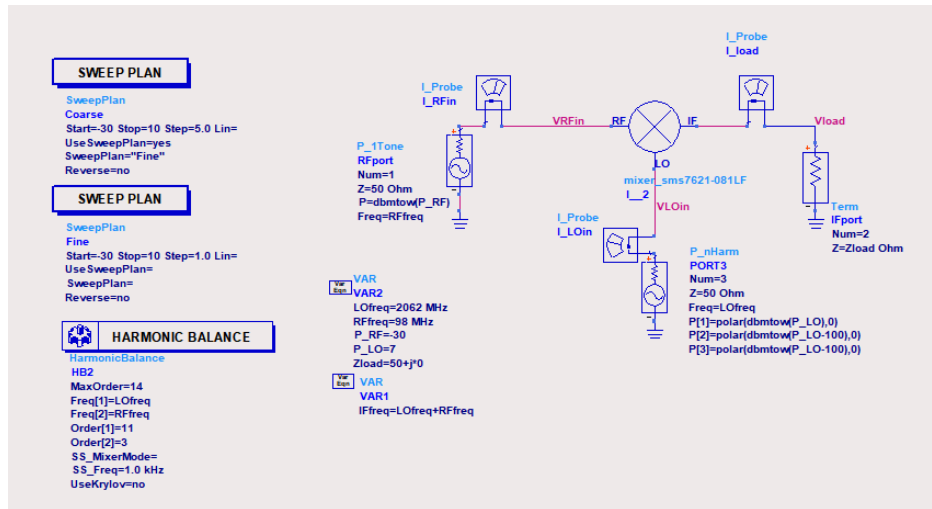


Figura 9.8: Simulación para compresión de conversión del mezclador en UHF. Fuente: propia.

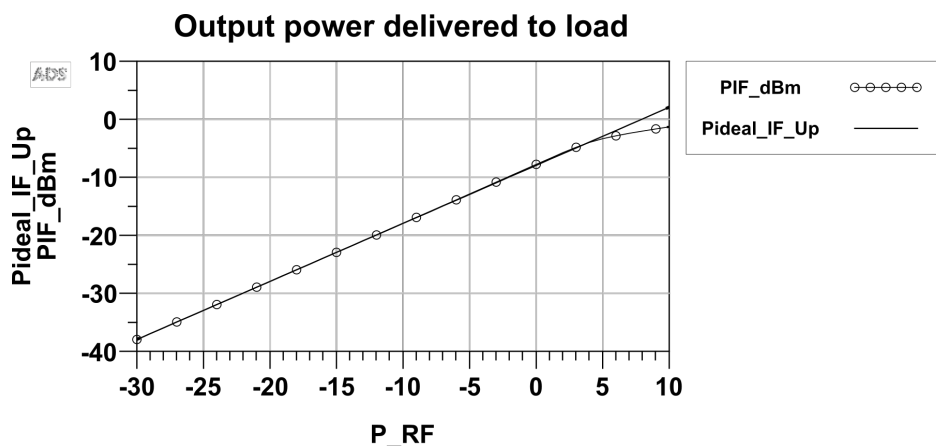


Figura 9.9: Curva de pérdida de conversión para mezclador de UHF. Fuente: propia.

A medida que aumenta la potencia de señal RF, también lo hacen los productos de intermodulación de tercer orden. Debido a ello, la medición de interés a realizar para todo mezclador es el punto de intersección de tercer orden, aplicando en la entrada dos frecuencias próximas entre sí. La simulación de la figura 9.15 recopila los controladores necesarios para medir el punto de intersección entre las rectas de potencia del producto de intermodulación de segundo (2,161 GHz) y tercer orden (2,163 GHz), ambas en función de la potencia de entrada RF (98 ± 1 MHz).

ADS proporciona un cálculo directo de este punto por medio del controlador *IP3_out* sobre el cual se realiza el cálculo mediante la banda lateral superior (High_TOI) o inferior (Low_TOI). En cada caso el resultado es idéntico: el punto de intersección se encuentra a un nivel de salida en el

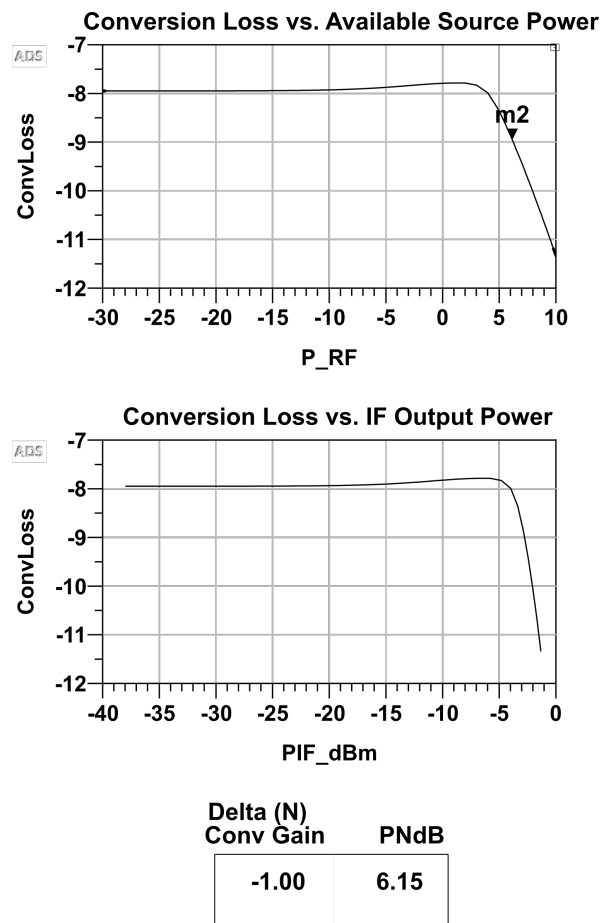


Figura 9.10: Simulación de la compresión de conversión para mezclador de UHF. Fuente: propia.

puerto IF de $1,6 \text{ dBm}$, con una potencia de RF de $9,6 \text{ dBm}$, si la ganancia de conversión se mantuviera constante.

En la Figura 9.16 pueden verse las curvas P_{FI} , relativo al producto de segundo orden, y P_{3rd} correspondiente al de tercer orden. Las curvas P_{FI_ideal} y P_{3rd_ideal} suponen que no existe una saturación en el nivel de potencia de salida, revelando el punto de intersección de tercer orden simulado. Se destaca además que para la simulación efectiva de este valor, el nivel de señal RF debe ser lo suficientemente bajo de forma que la señal IF no se encuentre saturada. En la Figura 9.17 se muestra el resultado de la simulación del IP3, a medida que aumenta la señal RF con una $P_{LO} = 7 \text{ dBm}$ constante, el IP3 decrece. En la Figura 9.18 se muestra el mismo cálculo variando la señal de LO con una $P_{RF} = -30 \text{ dBm}$. A mayor potencia de LO, el IP3 crece.

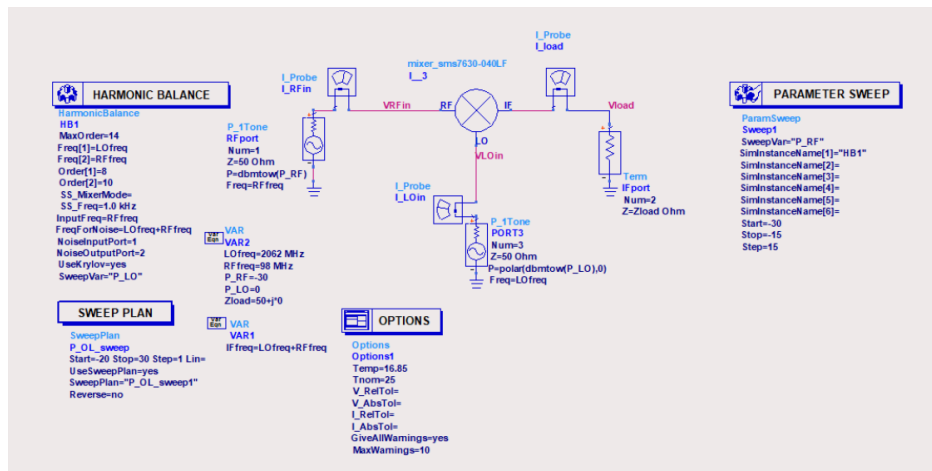


Figura 9.11: Esquemático para simulación de figura de ruido para mezclador en UHF. Fuente: propia.

noisefreq	NoiseFig	TempEq
2.160 GHz	7.242	1246.699

Figura 9.12: Simulación de figura de ruido para mezclador en UHF. Fuente: propia.

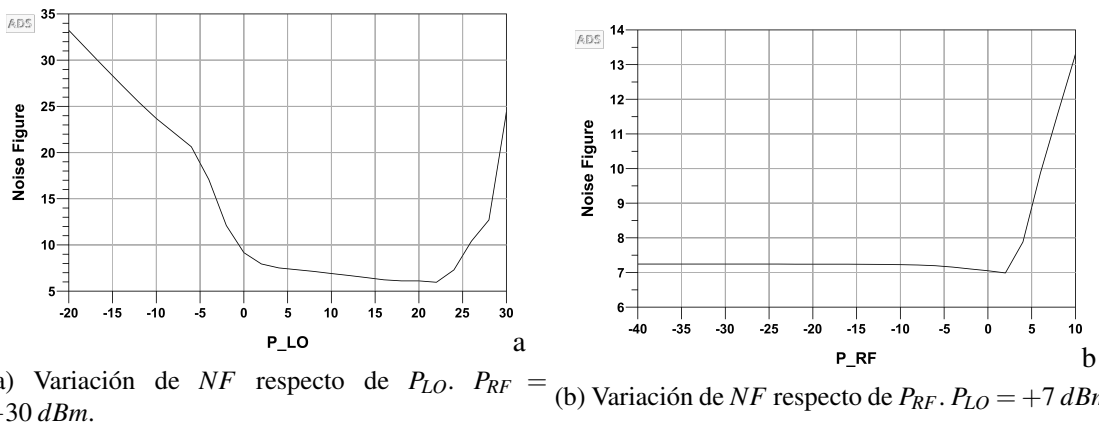


Figura 9.13: Variación de la figura de ruido para mezclador en UHF. Fuente: propia.

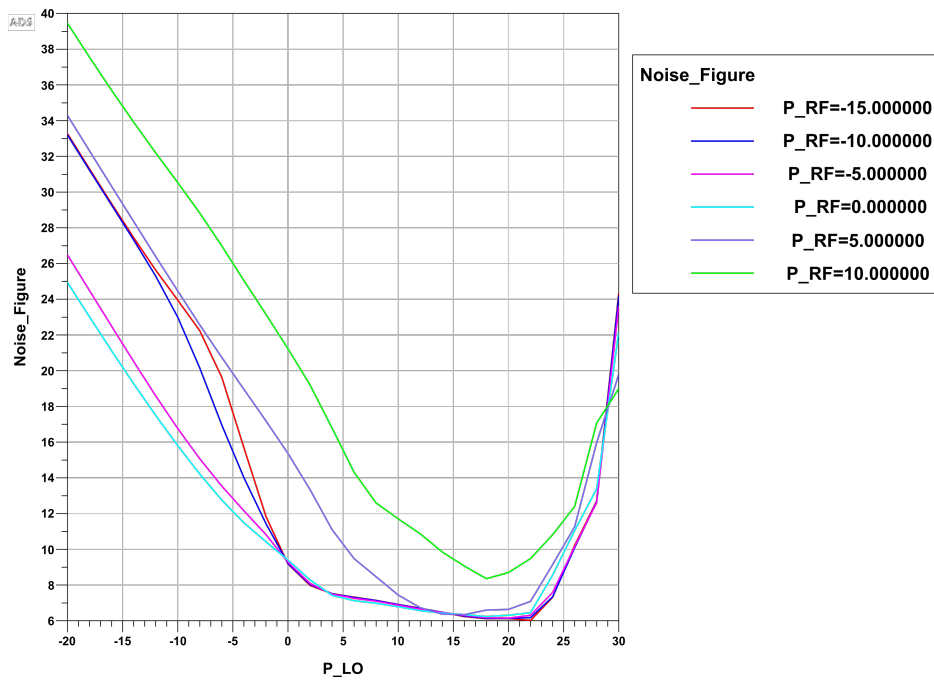


Figura 9.14: Simulación de figura de ruido para mezclador en UHF. Fuente: propia.

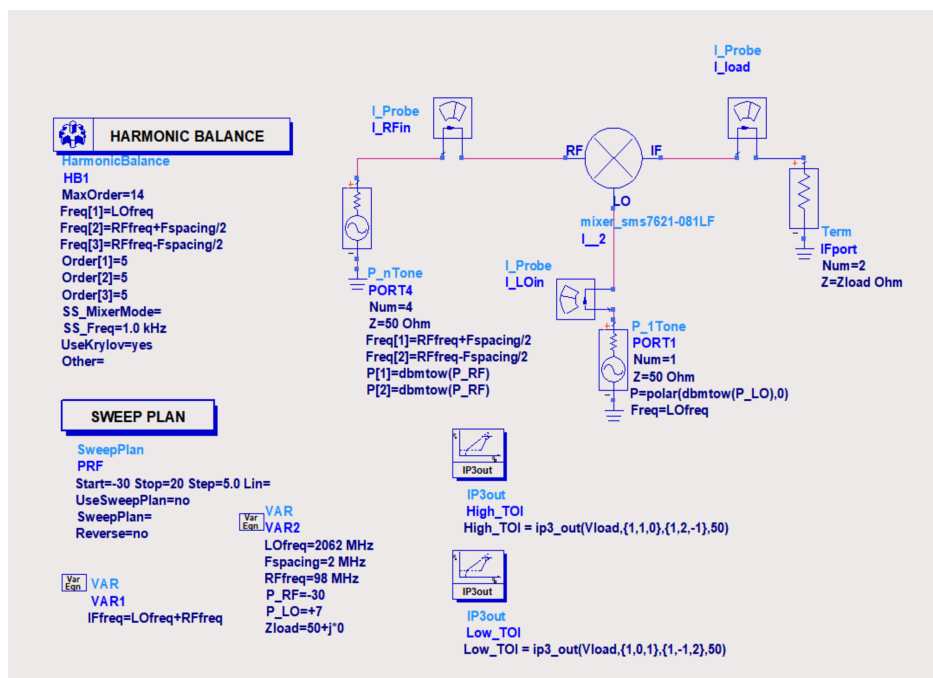


Figura 9.15: Esquemático para simulación de IP3 para mezclador en UHF. Fuente: propia.

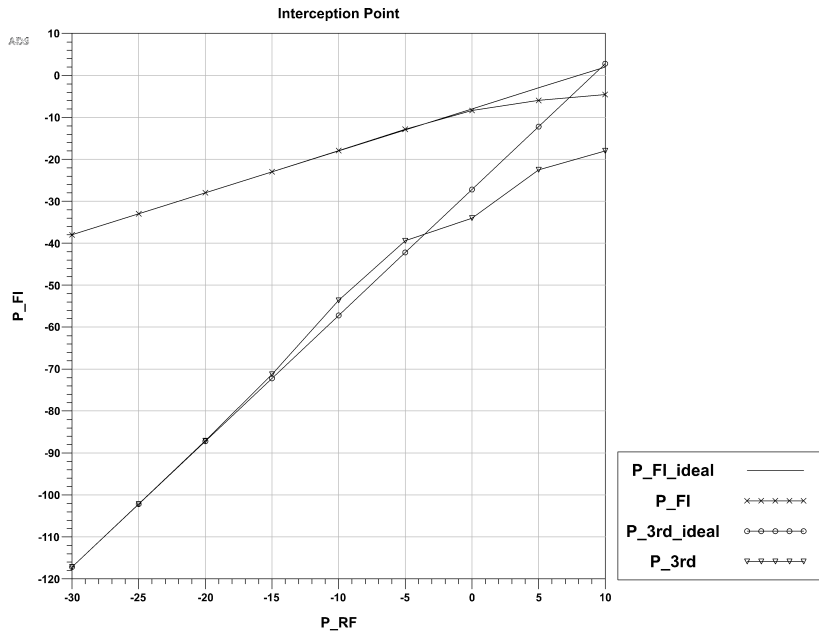


Figura 9.16: Punto de intersección de tercer orden por simulación. Fuente: propia.

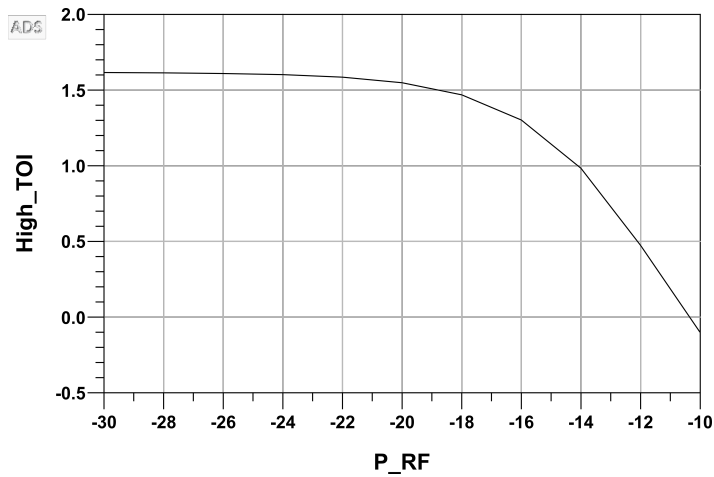


Figura 9.17: Simulación del IP3 en función de P_{RF} . Fuente: propia.

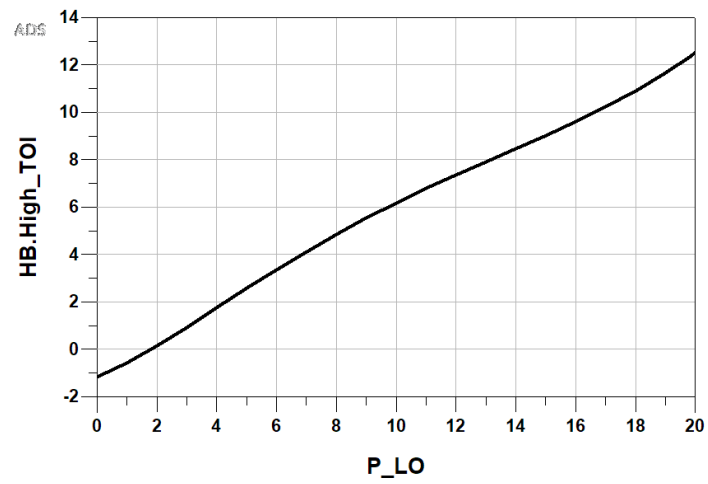


Figura 9.18: Simulación del IP3 en función de P_{LO} . Fuente: propia.

9.3. Mediciones

El circuito implementado se muestra en la Figura 9.19. El fabricante provee un diseño de PCB realizado en Rogers, pero se implementó en FR-4 por la disponibilidad del sustrato. Si bien en la fotografía se muestran conectores SMA, para utilizar el generador Farnell PSG520 y excitar con él individualmente el mezclador se debió soldar un conector BNC en el puerto de RF.



Figura 9.19: Mezclador en UHF implementado. Fuente: propia.

En la Figura 9.20 se muestra la medición del oscilador local y las bandas laterales con una potencia de LO de $5,9 \text{ dBm}$ en 2062 MHz y una potencia de RF de -36 dBm en 98 MHz .

Todas las mediciones se llevaron a cabo con un nivel de oscilador local de $5,9 \text{ dBm}$ en $2,062 \text{ GHz}$. La Figura 9.21 muestra el nivel de potencia medido de las distintas señales de interés al variar la potencia de RF. Como el piso de ruido mínimo del analizador de espectro es -60 dBm , las señales de muy baja potencia, como los productos intermodulación de tercer orden, puede medirse únicamente al aplicar una potencia elevada de RF.

La Figura 9.22 muestra las pérdidas de conversión medidas variando la potencia de RF, obteniéndose pérdidas promedio de aproximadamente 12 dB , contra los $8,9 \text{ dB}$ de pérdidas máximas especificadas por el fabricante [25]. Considerando las pérdidas de soldaduras, cables, conectores y la utilización de un sustrato diferente al indicado por el fabricante, puede justificarse la desviación con respecto a lo indicado por el fabricante.

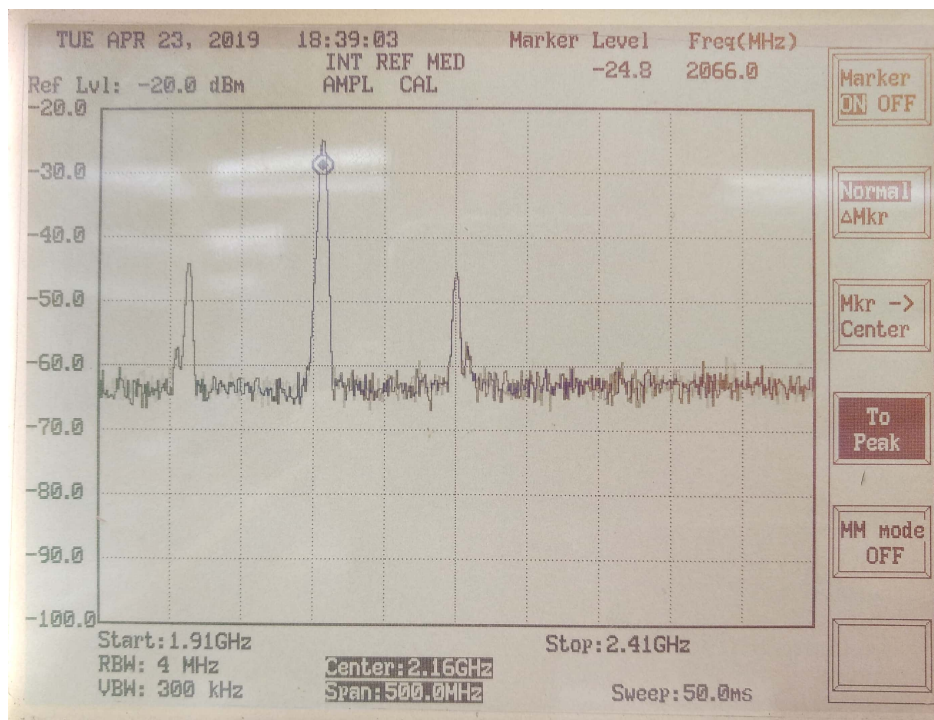


Figura 9.20: Bandas laterales del mezclador UHF. Fuente: propia.

La Figura 9.23 muestra el aislamiento entre los puertos IF-RF y IF-LO medido sobre el prototipo variando la potencia RF. Los aislamientos conseguidos con la implementación son de -22 dB para IF-LO y -32 dB para IF-RF. Estos valores coinciden con los valores indicados por el fabricante de 20 dB típicos de aislamiento entre LO-IF.

Las simulaciones no pudieron realizarse con un modelo adecuado para este mezclador, pues el fabricante no provee un componente para ADS debidamente caracterizado. Si bien todos los valores mostrados en simulación son representativos de un mezclador a diodos doble balanceado, no pueden ser comparados con los resultados de la medición de manera directa. Sin embargo, se puede decir que los resultados de la simulación fueron coincidentes con los expresados por el fabricante y la teoría de funcionamiento de este tipo de mezcladores.

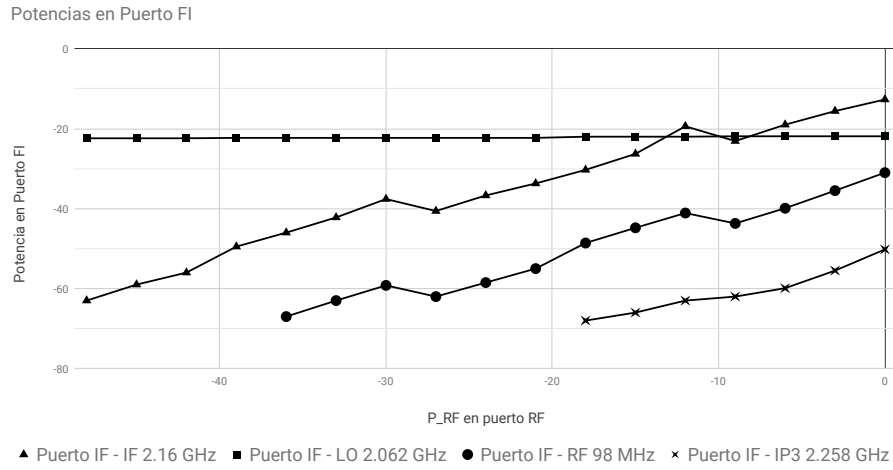


Figura 9.21: Potencia en puerto IF del mezclador UHF. Fuente: propia.

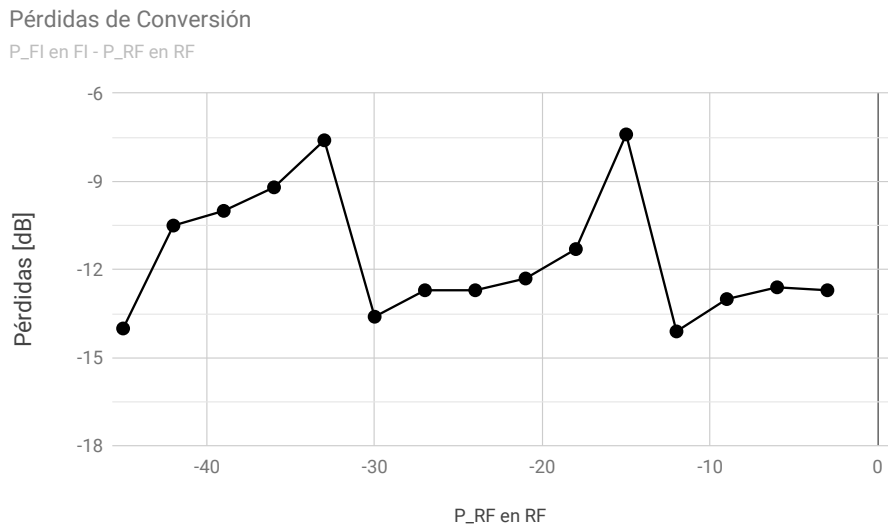


Figura 9.22: Pérdidas de conversión del mezclador UHF. Fuente: propia.

Aislamiento FI-LO y FI-RF

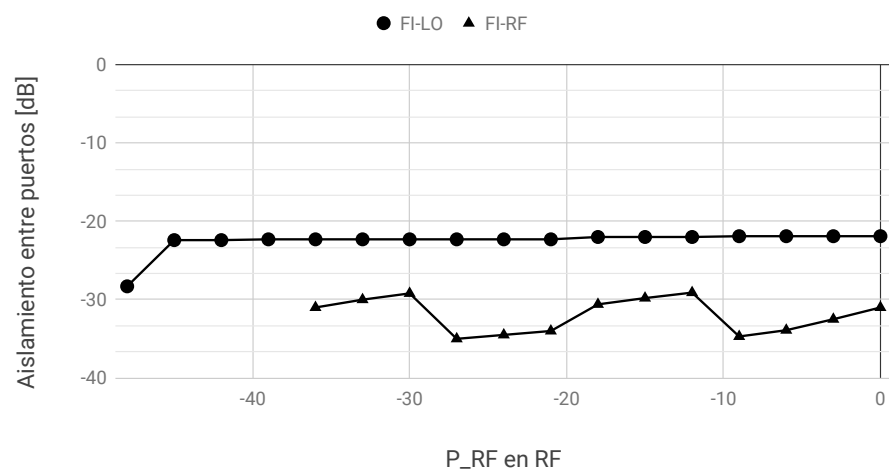


Figura 9.23: Aislamiento entre puertos del mezclador UHF. Fuente: propia.

Capítulo 10

Filtro UHF

10.1. Diseño

Para diseñar un filtro en la banda de UHF (300 MHz - 3 GHz) se debe tener en cuenta que no es posible utilizar elementos discretos. Los elementos activos, en general, no tienen un ancho de banda o un *Slew Rate* suficientemente altos para ser utilizados en esta frecuencia, por esto se utilizan filtros pasivos sintetizados con líneas de transmisión, ya que la dimensión física de los componentes pasivos discretos son del orden de la longitud de onda a la frecuencia de trabajo, haciendo inválido el modelo de parámetros concentrados.

Se utilizaron los métodos de diseño expuestos en el capítulo 3, haciendo la transformación en frecuencia necesaria para convertir la topología pasa bajos en la que se basa el estudio de este filtro a una pasa banda.

El filtro se basó en microtiras acopladas, pues es línea de transmisión más simple de fabricar con las técnicas disponibles. Las alternativas presentadas en [4] son *Maximum Flatness* (MF) en la banda de paso, *Ripple 0,5 dB* (R05) y *Ripple 3 dB* (R3) en la banda de paso y *Flat Phase* (FP) es decir, que el retardo de grupo es constante.

En la Figura 10.1 se muestra una simulación en ADS con la respuesta en amplitud de los diferentes filtros implementados con microtiras en el mismo sustrato de FR4 utilizado para el filtro y mezclador en VHF. El orden de todos los filtros es $N = 2$ y el ancho de banda 100 MHz. Como se puede ver, para un mismo orden de filtro, la caída más abrupta corresponde a la alternativa R3, pero tiene las mayores pérdidas en la banda de paso y un *ripple* demasiado alto, que distorsiona la amplitud de la señal. La alternativa FP, si bien un retardo de grupo nulo, se ve que tiene la caída menos abrupta, y *ripple* en la respuesta de amplitud dentro de la banda de paso. Para las dos alternativas restantes (MF y R05), las pérdidas en la banda de paso son similares, y la caída del filtro es más abrupta para la alternativa MF. Por último, como se muestra en la Figura 10.4, filtros del mismo orden con *Ripple* tienen un retardo de grupo considerablemente mayor que la alternativa MF. Por todo lo expuesto, se selecciona la alternativa de implementación de *Maximum Flatness*.

La Figura 10.2 muestran que las pérdidas en la banda de paso al aumentar el orden del filtro manteniendo el ancho de banda aumentan. La Figura 10.3 muestra que al disminuir el ancho de banda a -3 dB. Si bien un filtro de mayor orden tiene caídas más abruptas, las pérdidas de inserción en la banda de paso aumentan aproximadamente 0,5 dB por cada orden. Lo ideal es implementar un filtro con el ancho de banda a -3 dB lo más pequeño posible (considerando que el filtro de VHF tiene 20 MHz de ancho de banda, el máximo ancho de banda de la banda lateral superior es 20 MHz, por

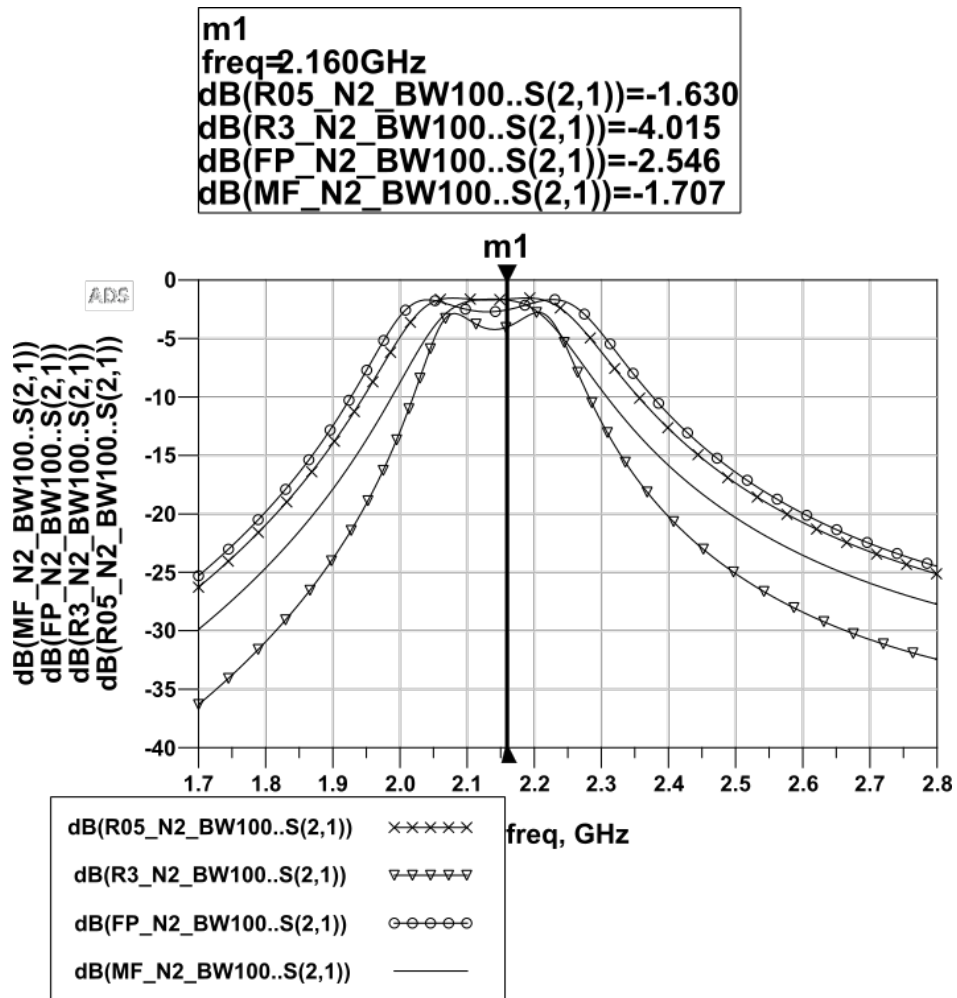


Figura 10.1: Comparación de las respuestas de filtros de microtiras. Fuente: propia.

lo ese debería ser el ancho de banda del filtro), para poder atenuar lo más posible a las señales de LO y los productos intermodulación. Sin embargo, disminuir el ancho de banda provoca un aumento importante de las pérdidas de inserción.

Basado en las especificaciones expuestas en el capítulo 6 en lo referente al ancho de banda y las frecuencias de oscilador local y productos intermodulación y las relaciones de compromiso entre el orden, el ancho de banda, las pérdidas de inserción y la máxima atenuación en la frecuencia de corte, se establecieron los parámetros de diseño del filtro en UHF en la tabla 10.1. En la Figura 3.11 se ve que la atenuación requerida puede ser alcanzada con un filtro de orden 3.

Para calcular las microtiras, sabiendo los coeficientes de los filtros y pudiendo calcular las impedancias de entrada y salida de modo par e impar, se utilizó la herramienta *LineCalc* en *ADS*, mostrada en la Figura 10.5. Cargando el sustrato, seleccionando la frecuencia de trabajo y las impedancias

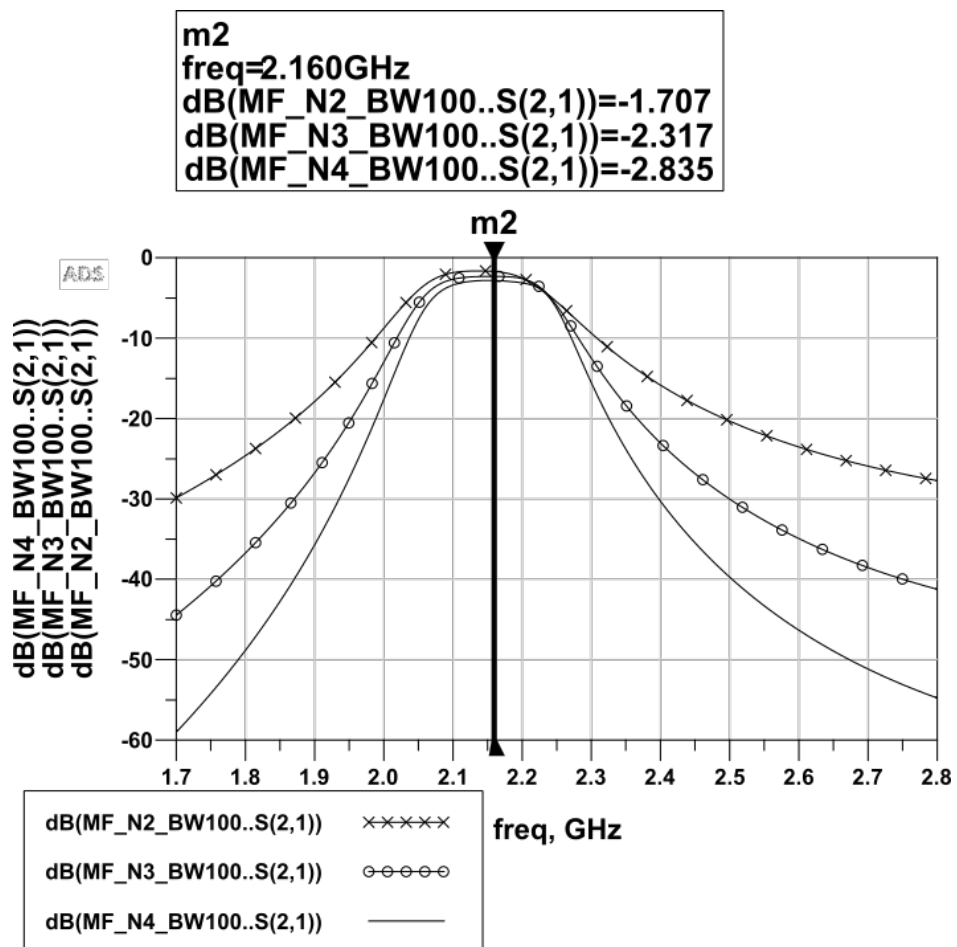


Figura 10.2: Respuesta de un filtro MF para distintos órdenes. Fuente: propia.

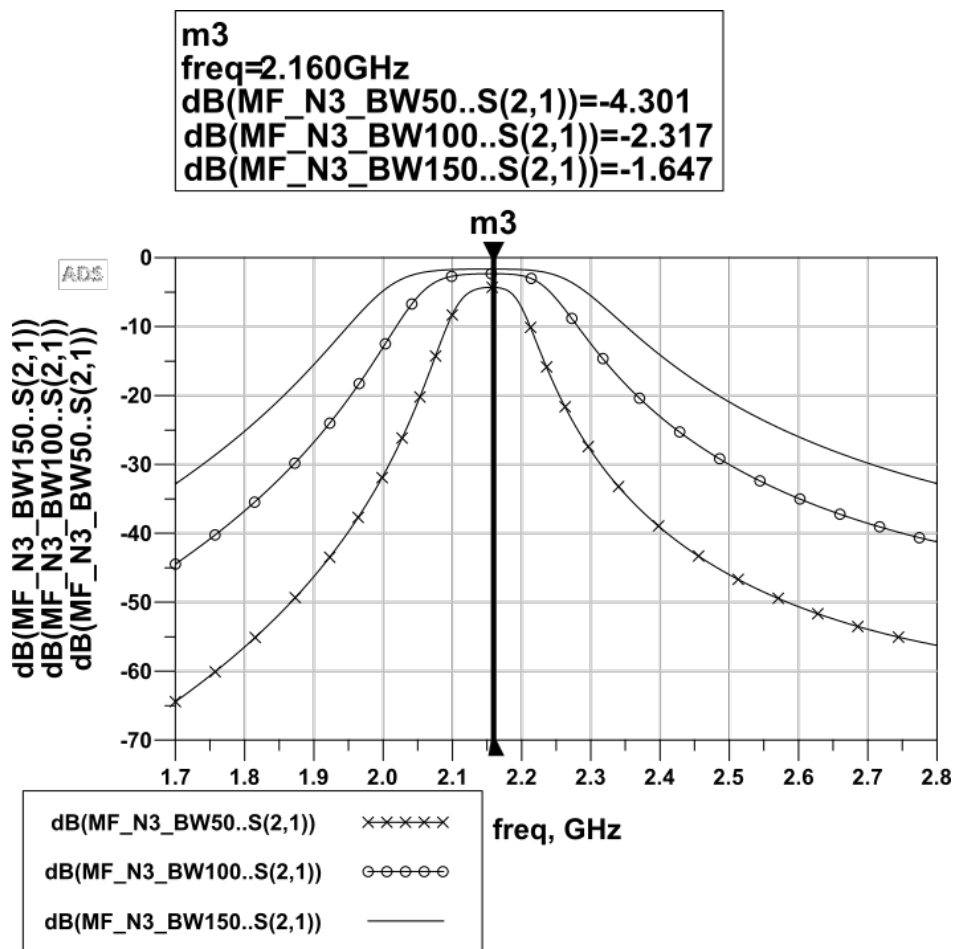


Figura 10.3: Respuesta de un filtro MF para distintos anchos de banda. Fuente: propia.

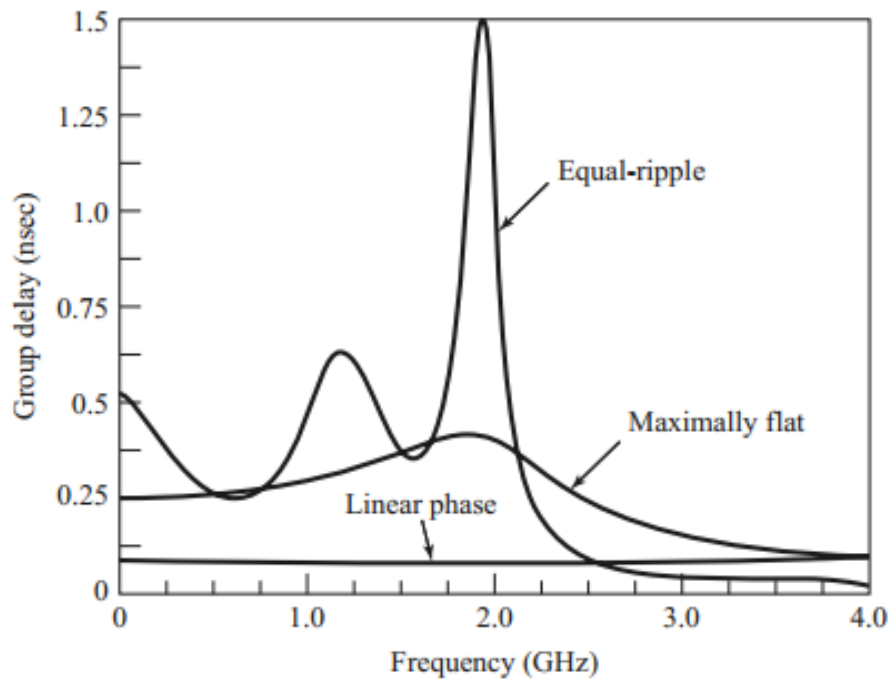


Figura 10.4: Retardo de grupo para los distintos filtros con $\omega_c = 2,0 \text{ GHz}$. Fuente: [4].

Parámetros de diseño del filtro UHF	
Frecuencia de corte inferior	2,09 GHz
Frecuencia de corte superior	2,23 GHz
Ancho de banda a -3 dB	140 MHz
Máxima atenuación en la banda de paso	2 dB
Mínima atenuación en la banda de rechazo	15 dB
Impedancias de entrada y salida	50 Ω

Tabla 10.1: Parámetros de diseño para filtro en UHF. Fuente: propia.

mencionadas, se puede sintetizar microtiras acopladas o simples.

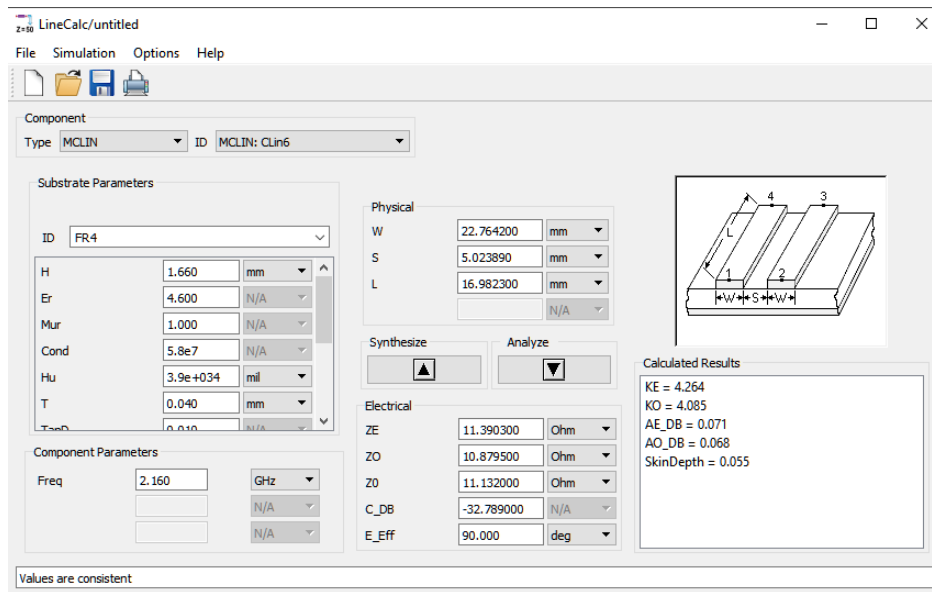


Figura 10.5: Herramienta de cálculo de microtiras *LineCalc*. Fuente: propia.

10.2. Simulaciones

El primer paso para la simulación fue un script en Python2.7 que calculó las impedancias de entrada y salida en modo par e impar de cada par de microtiras acopladas. Se seleccionó un orden de filtro $N = 3$ y una respuesta máximamente plana en la amplitud de la banda de paso. Los coeficientes utilizados para los valores de los componentes se especifican en [4] o en la Figura 3.10.

Luego se utilizó la herramienta *LineCalc* para calcular las dimensiones físicas (largo, ancho y separación efectivas) de las microtiras acopladas y de microtiras simples de 50Ω . En la Figura 10.6 se puede ver el controlador de simulación de parámetros S. Se realizó también una optimización de tipo gradiente, cambiando los valores de los parámetros para obtener la respuesta en frecuencia deseada, con las metas de optimización centradas en la frecuencia de corte y el centro de la banda de paso con las menores pérdidas posibles. Los resultados obtenidos luego de la optimización se muestran en la Figura 10.7, la segunda curva de esta figura muestra los resultados de la simulación electromagnética de *RF Momentum* hecha a partir del layout de la Figura 10.8.

Los resultados de la simulación electromagnética muestran que las pérdidas son mayores, y se obtiene un ancho de banda sensiblemente menor y una frecuencia central desplazada a una frecuencia más baja que la de diseño. Se realizó un ajuste, diseñando el filtro con un ancho de banda mayor y frecuencia central mayores. Luego de implementar el filtro con esta corrección, se midió la respuesta esperada en la etapa de diseño, por lo que se descartó la simulación electromagnética.

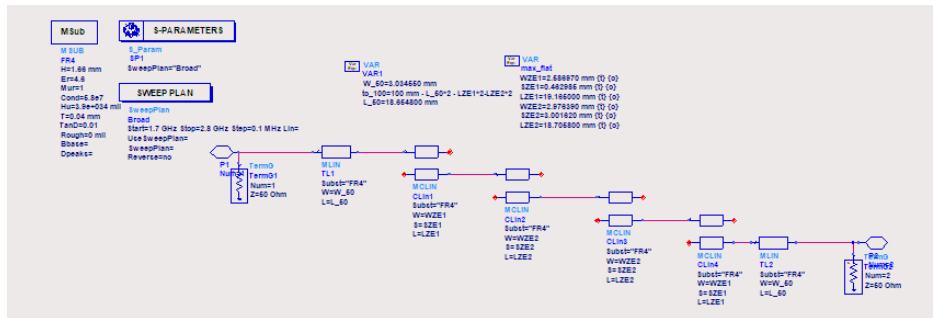


Figura 10.6: Circuito para la simulación del filtro UHF. Fuente: propia.

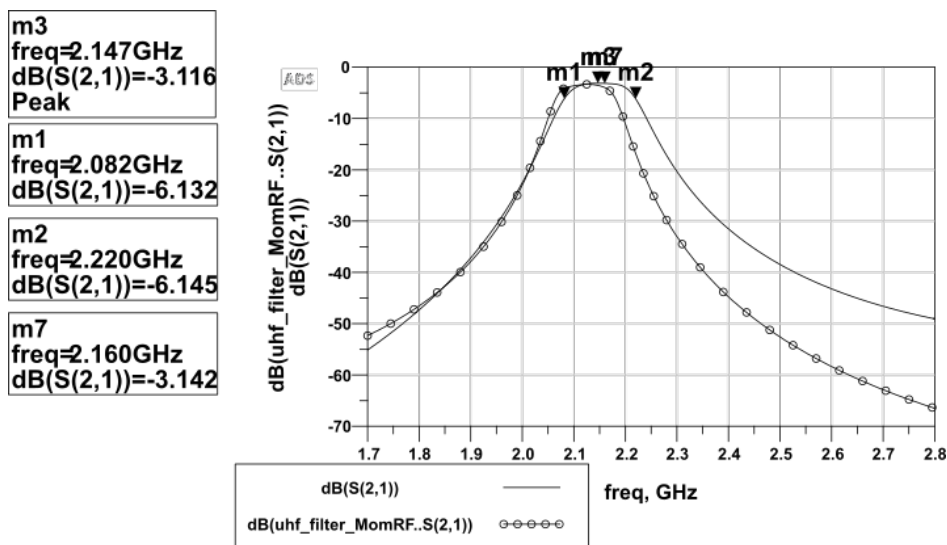


Figura 10.7: Resultados de simulación del filtro UHF. Fuente: propia.

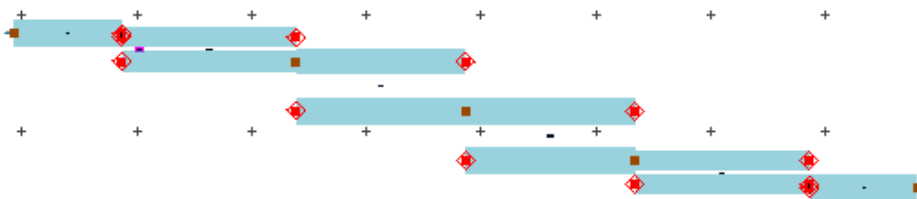


Figura 10.8: Layout del filtro UHF para simulación electromagnética. Fuente: propia.

En el capítulo 6 se especificó la frecuencia de oscilador local para esta conversión, alrededor de los 2,062 GHz. Debido a la proximidad con la frecuencia central y a las caídas poco abruptas de un filtro de Butterworth, esta frecuencia no sufrirá una gran atenuación. Se estudió la alternativa de implementar un *notch* en la frecuencia de oscilador local con una microtira sintetizando un resonador LC en la última sección del filtro, como se muestra en la Figura 10.9.

Se realizó una optimización para disminuir las pérdidas en 2,16 GHz y maximizar la atenuación

en 2,062 GHz, los resultados se muestran en la Figura 10.10, contrastados con la implementación anterior. La banda de paso es más estrecha y las pérdidas crecen considerablemente, alrededor de 5 dB. El *notch* no puede ubicarse exactamente en la frecuencia de LO, pues su ancho de banda es demasiado grande y afecta a la respuesta en la banda de paso. Por las altas pérdidas de inserción, se descartó esta implementación.

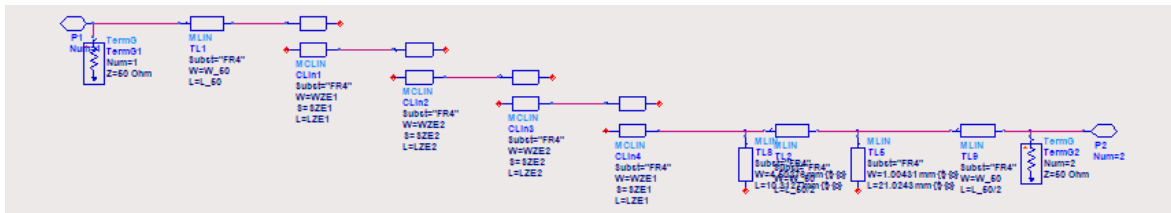


Figura 10.9: Circuito del filtro UHF con un *notch* en la frecuencia de LO. Fuente: propia.

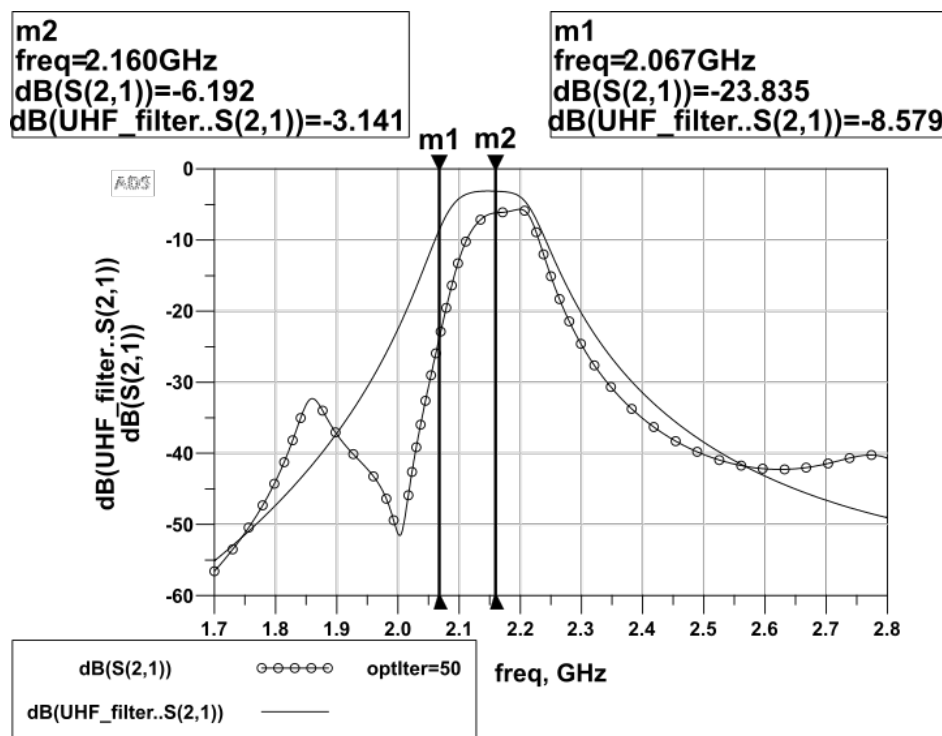


Figura 10.10: Simulación del filtro UHF con un *notch* en la frecuencia de LO. Fuente: propia.

10.3. Mediciones

El filtro implementado se muestra en la Figura 10.11, con un blindaje de latón. Se pueden ver las cuatro secciones de microtiras acopladas necesarias para un filtro de orden 3 y las dos microtiras

inicial y final con una impedancia característica de 50Ω .

En la Figura 10.12 se muestra la respuesta del filtro en *full span* para un nivel de excitación de -30 dBm . Se miden las pérdidas de inserción en el pico de la banda de paso, considerando las pérdidas en los cables de $2,5 \text{ dB}$ por cable para esta frecuencia, como se estableció en 6, las pérdidas de inserción del filtro netas son de $3,4 \text{ dB}$.

En la Figura 10.13 se muestran las frecuencias de corte inferior y superior a -3 dB . La frecuencia de corte superior es $2,228 \text{ GHz}$ ($-0,09\%$ respecto al diseño simulado) y la inferior $2,091 \text{ GHz}$ ($+0,04\%$ respecto al diseño simulado), obteniendo un ancho de banda de 137 MHz .

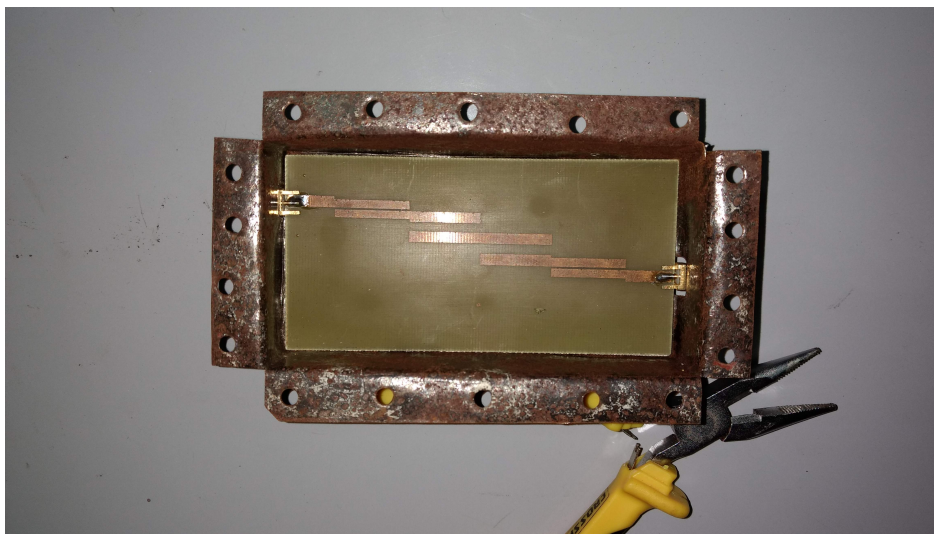


Figura 10.11: Filtro UHF implementado. Fuente: propia.

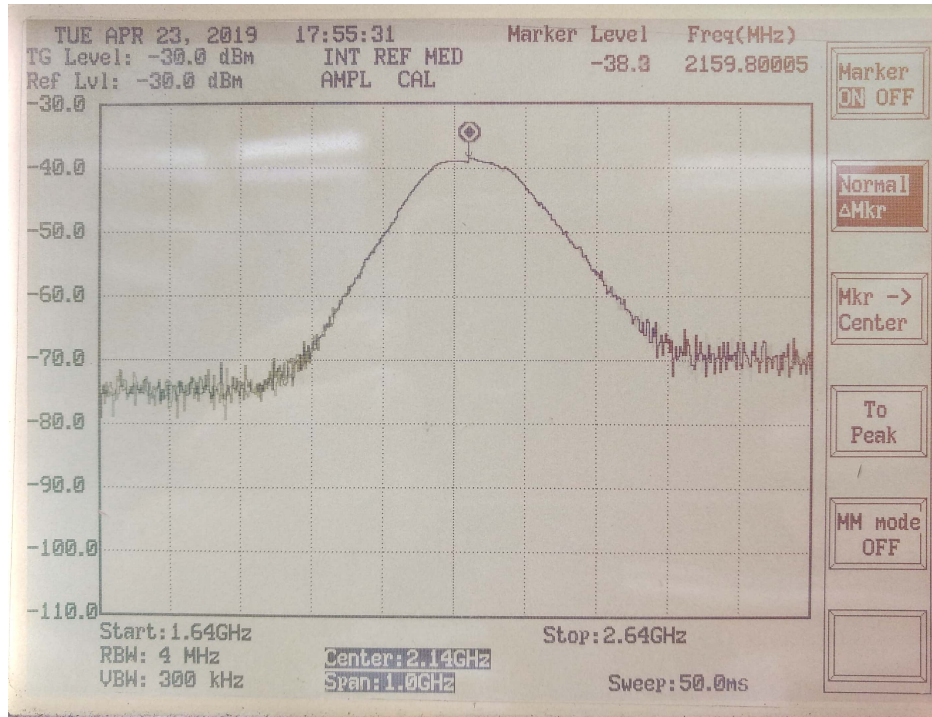
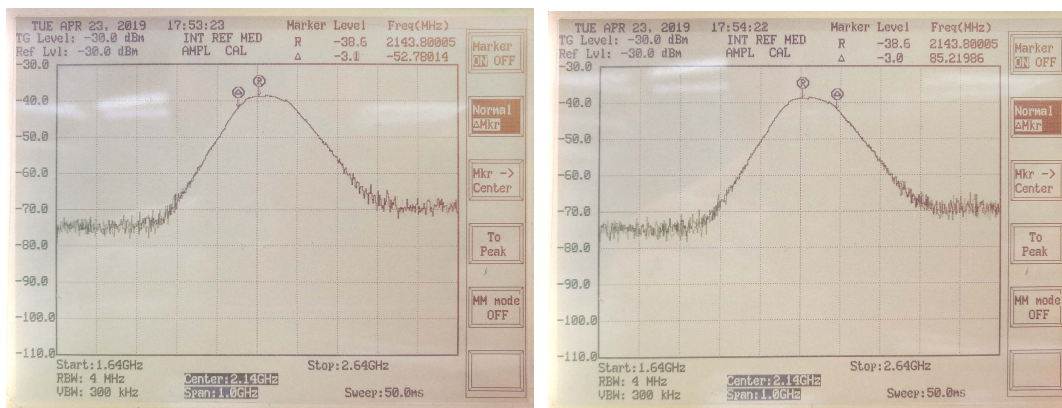


Figura 10.12: Pérdidas en la banda de paso del filtro UHF. Fuente: propia.



(a) Frecuencia de corte inferior. Fuente: propia. (b) Frecuencia de corte superior. Fuente: propia.

Figura 10.13: Frecuencias de corte del filtro UHF. Fuente: propia.

Parte IV

Resultados

Se incluyen en esta sección los resultados de cada una de las etapas y se muestran los resultados del sistema *up converter* en conjunto. En la Figura 10.14 se puede ver todas las partes que componen el sistema conectadas.

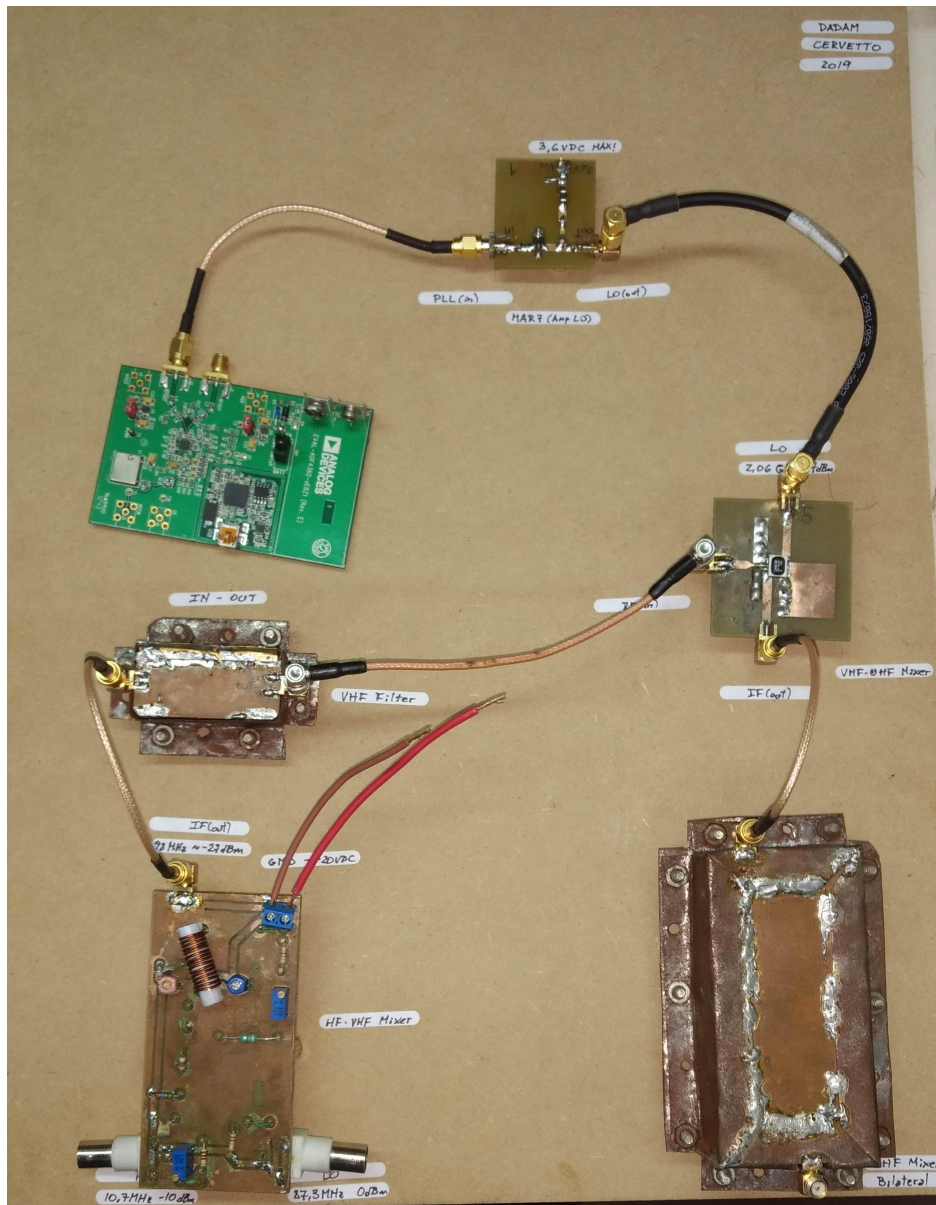


Figura 10.14: Conexión del sistema completo. Fuente: propia.

En primer lugar, para los cables utilizados se midieron pérdidas de inserción de 1,5 dB en 100 MHz y 2,5 dB en 2 GHz, aproximadamente, como se demuestra en el capítulo 6.

Para el mezclador de HF a VHF, las simulaciones en *LTSpice* y las mediciones en el circuito

implementado muestran el mismo comportamiento frente a la variación de distintos parámetros del circuito, sin embargo, frente a las mismas señales de excitación, los niveles de las señales difieren.

Para una señal de LO de $87,3\text{ MHz}$ con una potencia de 0 dBm y una señal de RF de $10,7\text{ MHz}$ con una potencia de -10 dBm , la ganancia de conversión obtenida en simulación fue de $-2,24\text{ dB}$, mostrada en la Figura 7.17. Sin embargo, los resultados de la medición de la Figura 7.29, realizados con una señal de LO de 83 MHz con una potencia de 0 dBm y RF de $10,7\text{ MHz}$ con -10 dBm de potencia, muestran que en realidad el circuito presenta pérdidas de conversión de $-24,5\text{ dB}$. Esto puede atribuirse a pérdidas en los cables, impedancias no adaptadas, pérdidas en el cobre de las pistas, discrepancias entre el modelo SPICE y el componente utilizado, la polarización del componente, la baja conductividad del cobre del inductor del acoplador, pérdidas en las soldaduras, conectores, etc.

Para las mismas condiciones de funcionamiento, el aislamiento entre puertos IF-LO fue de $8,75\text{ dB}$ y el aislamiento IF-RF fue de $17,72\text{ dB}$ en simulación (ver Figuras 7.14 y 7.15). En el prototipo, los aislamientos fueron de $24,7\text{ dB}$ para IF-LO y 5 dB para IF-RF (ver Figura 7.30).

En el filtro de VHF, la simulación tenía pérdidas de inserción nulas en la banda de paso (ver Figura 8.6), mientras que en la implementación fueron de $5,2\text{ dB}$ (ver Figura 8.12a) con dos cables SMA conectados ($2,2\text{ dB}$ de pérdidas netas). Si bien la función de aproximación por definición no tiene *ripple* en la banda de paso, en la implementación se midió un *ripple* de $1,1\text{ dB}$. Ambos efectos pueden atribuirse a la desviación de los componentes de los valores de síntesis, y sus pérdidas y elementos parásitos asociados.

El ancho de banda del filtro en simulación $22,7\text{ MHz}$, con frecuencias de corte inferior y superior de $89,7\text{ MHz}$ y $112,4\text{ MHz}$ y un *notch* de $-59,3\text{ dB}$ en $81,6\text{ MHz}$. En la implementación se ajustaron los capacitores en serie del circuito para conseguir un ancho de banda de $19,6\text{ MHz}$, con frecuencias de corte de $88,98\text{ MHz}$ y $108,57\text{ MHz}$. El *notch* medido en 82 MHz tuvo un nivel de atenuación de 43 dB .

Continuando con el mezclador VHF-UHF, se aclara en el capítulo 9 que el modelo de simulación no se corresponde exactamente con el mezclador utilizado, pues el fabricante no provee un modelo de simulación para ADS. Las mediciones se realizaron con una señal de RF de 98 MHz , variando su potencia desde -40 dBm hasta 0 dBm y una señal de LO de $2,062\text{ GHz}$ de $5,9\text{ dBm}$.

Las pérdidas de conversión promedio medidas fueron aproximadamente 12 dB (ver Figura 9.22), contra los $8,9\text{ dB}$ de pérdidas máximas especificadas por el fabricante. Se atribuyeron estas pérdidas a las pérdidas de soldaduras, cables, conectores y la utilización de un sustrato diferente al indicado

por el fabricante.

Los aislamientos medidos fueron de -22 dB para IF-LO y -32 dB para IF-RF (ver Figura 9.23), coincidentes con los valores indicados por el fabricante de 20 dB típicos de aislamiento entre LO-IF.

Finalmente, el filtro pasabanda en UHF se realizó con una aproximación de Butterworth de orden $N = 3$, implementado con microtiras acopladas. Se diseñó con frecuencia central $2,16\text{ GHz}$, ancho de banda a -3 dB de 140 MHz , con frecuencias de corte de $2,09\text{ GHz}$ y $2,23\text{ GHz}$ y atenuaciones de $0,5\text{ dB}$ en la banda de paso y al menos 15 dB en la banda de rechazo.

En la Figura 10.7 se muestra la simulación de este filtro, se obtuvieron frecuencias de corte de $2,082\text{ GHz}$ y $2,22\text{ GHz}$ y atenuaciones de $-3,1\text{ dB}$ en la banda de paso y con el orden del filtro $N = 3$ se aseguró la atenuación mayor a -15 dB .

En las mediciones del filtro implementado (ver Figuras 10.13 y 10.12) se midieron las pérdidas en las pérdidas de inserción netas de $3,4\text{ dB}$, la frecuencia de corte superior es $2,228\text{ GHz}$ y la inferior $2,091\text{ GHz}$, obteniendo un ancho de banda de 137 MHz .

Se procedió a medir la salida en $2,16\text{ GHz}$. Se conectó un generador de RF a $10,7\text{ MHz}$ con 0 dBm en la entrada del mezclador UH-VHF, un LO de 83 MHz a 0 dBm , el filtro en VHF, el mezclador VHF-UHF con un LO en $5,9\text{ dBm}$ en $2,066\text{ GHz}$ sin el filtro en UHF. En la Figura 10.15 se muestra las bandas laterales en el puerto de IF y el oscilador local en UHF con un nivel de $-24,8\text{ dBm}$. La banda lateral superior centrada en $2,16\text{ GHz}$ tiene un nivel de -45 dBm .

Agregando el filtro en UHF, en la Figura 10.16 se puede ver la potencia de la banda lateral superior en $2,16\text{ GHz}$ a $-51,6\text{ dBm}$, y en la Figura 10.17, el nivel de oscilador local en $-38,8\text{ dBm}$. El filtro atenuó 14 dB al oscilador local y por debajo del piso de ruido a la banda lateral inferior.

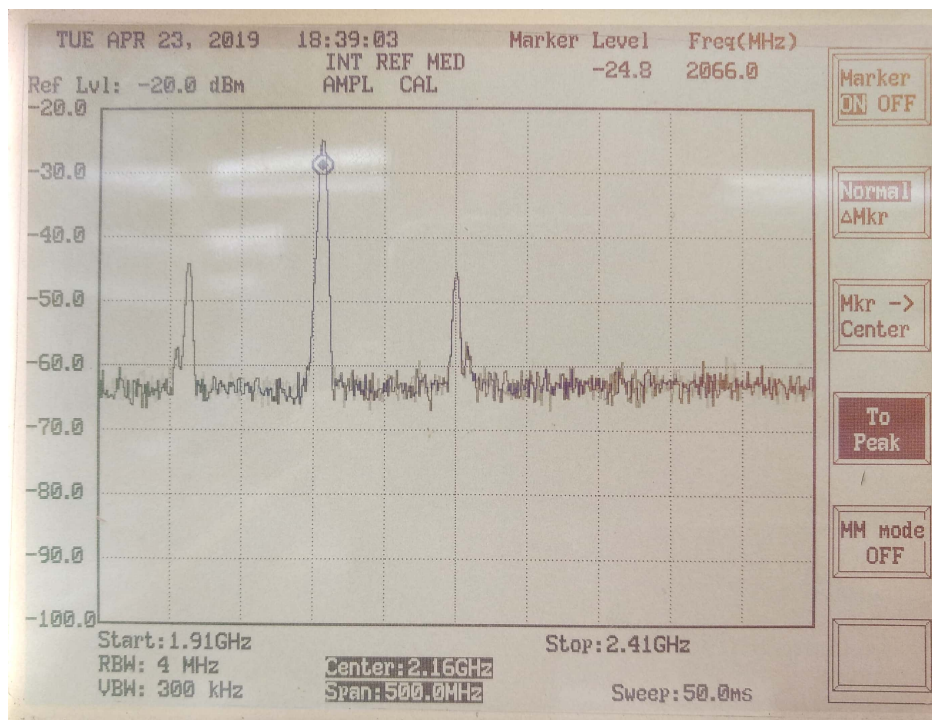


Figura 10.15: Bandas laterales sin el filtro UHF. Fuente: propia.

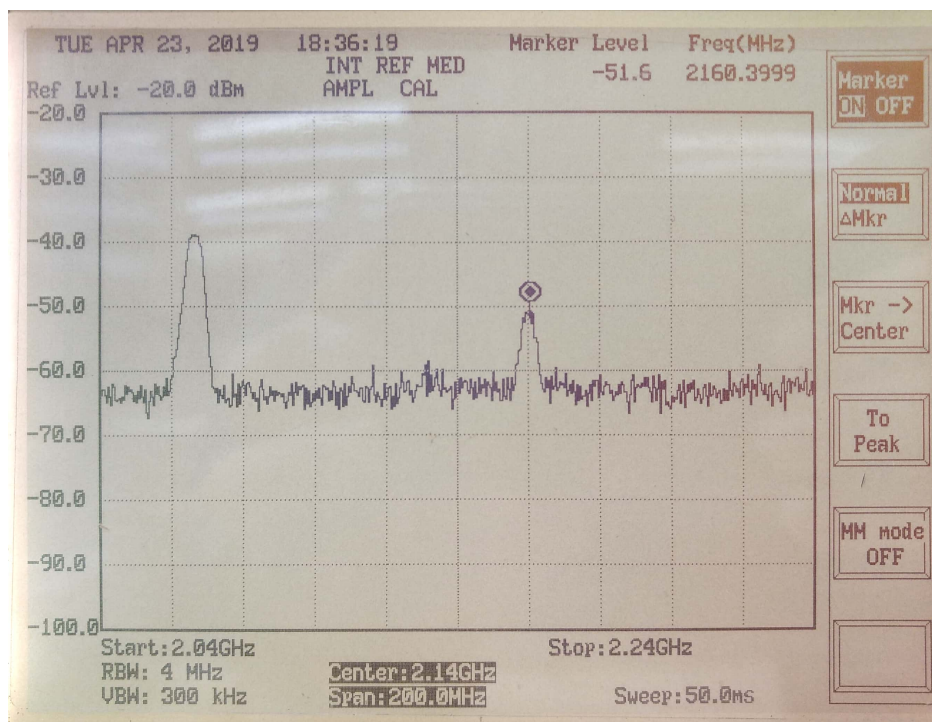


Figura 10.16: Banda lateral superior del sistema completo. Fuente: propia.



Figura 10.17: Nivel de oscilador local de salida del sistema completo. Fuente: propia.

Parte V

Conclusiones

Como conclusión de este proyecto integrador podemos decir que el objetivo general y los objetivos generales propuestos en la solicitud de aprobación de tema fueron cumplimentados satisfactoriamente en los tiempos definidos.

La metodología de trabajo seguida permitió realizar un estudio exhaustivo de cada uno de los bloques que conforman el *up converter*, obteniendo criterios de diseño de la bibliografía para luego simularlos, implementarlos y comparar los resultados etapa por etapa.

El hecho de que este proyecto forme parte de un sistema conformado por otros proyectos presentó un reto de diseño para poder adaptarse a las especificaciones y requerimientos externos, impuestos previamente por implementaciones de otros estudiantes de la carrera de grado.

Además de los requerimientos anteriores impuestos, la aplicación de los conceptos académicos y técnicos adquiridos a través del cursado de la carrera de Ingeniería Electrónica resultó fundamental para la culminación y la escalabilidad de este proyecto. Si bien el el diseño de este bloque se limitó a la conversión en frecuencia y la mezcla entre portadoras, se tuvieron en cuenta las implementaciones a futuro con una visión global del sistema, considerando el ancho de banda de una portadora modulada, el ruido y la *SNR* necesaria para un detector típico.

Como continuación del trabajo se propone modular una señal en HF y estudiar el desempeño del sistema. En lo referente a posibles mejoras, principalmente, la implementación de todos los bloques en conjunto sobre una misma placa disminuirá las pérdidas de inserción inherentes a la arquitectura modular. Además, se podría implementar un amplificador lineal en VHF para aumentar la potencia de LO en el mezclador HF-VHF o utilizar un equipo que tenga una salida con mayor potencia disponible para obtener una ganancia de conversión y consecuentemente aumentar el nivel de las demás señales.

En segundo lugar, el sustrato de FR4 utilizado tiene una constante dieléctrica muy pequeña y una tangente de pérdidas considerable en comparación a un sustrato Rogers 4350B, por ejemplo. Esta baja constante dieléctrica hace que las microtiras tengan dimensiones muy superiores a las de los pines de los integrados, por lo que deben cambiar abruptamente de ancho para poder conectarse. Este cambio de dimensiones provoca una pobre adaptación de impedancias, sumado a la inconsistencia del método de fabricación de impresión, planchado y remoción del cobre con cloruro férrico, hace que los filtros y placas utilizados en UHF puedan ser mejorados con técnicas de fabricación más precisas sobre un sustrato adecuado.

Por último, el PLL utilizado para generar una frecuencia de oscilador local en UHF genera espurias que son amplificadas junto con la señal de interés. Estas espurias podrían generar productos

intermodulación al mezclarse con la señal. Podrían filtrarse estas espurias o implementarse amplificadores con un ancho de banda acotado, en lugar de utilizar un MAR de alto ancho de banda.

Como comentario final, desde el punto de vista académico del proyecto y con el objetivo de poner en práctica los conocimientos adquiridos a lo largo de la carrera, se justifican las etapas de diseño, selección de componentes, las simulaciones de cada una de las etapas y la realización de un prototipo. Comercialmente existen integrados que cumplen con la funcionalidad del sistema descrito, por ejemplo el integrado TRF372017 Integrated IQ Modulator PLL/VCO de *Texas Instruments* o los integrados MAX2306/MAX2308/MAX2309 de *Maxim Integrated*, las placas de evaluación tienen un costo entre USD \$160 a USD \$1100.

Parte VI

Bibliografía y Referencias

Bibliografía

- [1] Helbert L. Krauss, Charles L. Bostian y Frederick H. Raab. *Estado sólido en ingeniería de Radiocomunicaciones*. Segunda Edición. Limusa, 2000.
- [2] Behzad Razavi. *RF Microelectronics*. Second Edition. Pearson Education, 2012.
- [3] Stephen A. Maas. *Nonlinear Microwave and RF Circuits*. Second Edition. Artech House, Inc, 2003.
- [4] David M. Pozar. *Microwave Engineering*. Fourth Edition. John Wiley y Sons, 2012.
- [5] Jerry Sevick. *Transmission Line Transformer*. Fourth Edition. Noble Publishing Corporation, 2001.
- [6] Stephen A. Maas. *Microwave mixers*. Second Edition. Artech House, Inc, 2003.
- [7] Stephen A. Maas. *RF and Microwave Design Cookbook*. First Edition. Artech House, Inc, 1998.
- [8] David M. Pozar. *RF and Microwave Wireless Systems*. Fourth Edition. John Wiley y Sons, 2012.
- [9] Francis Sears y col. *Física Universitaria con física moderna. Vol. 2*. 12va Edición. Pearson Education, 2009.
- [10] American Radio Relay League. *The Radio Amateur's Handbook*. Fourth Edition. American Radio Relay League, 1981.

Referencias

- [11] Minicircuits. *Understanding Mixers – Terms Defined, and Measuring Performance*. Inf. téc. 2015.
- [12] M/A-COM. *Mixer Products*. Inf. téc. 1968.
- [13] Keith Kikkert. *RF Electronics: Design and Simulation*. 2018.
- [14] Siang-Ping Kwok. *A unified approach to optimum FET Mixer Design*. Inf. téc. AN-410. 2002.
- [15] Siang-Ping Kwok. *Field-Effect Transistor RF Mixer Design Techniques*. Inf. téc. 1967.
- [16] Departamento de Teoría de la Señal y Comunicaciones. Universidad de Alcalá. *Análisis y Síntesis de Circuitos*.
- [17] Stephen C. Thierauf. *Odd and Even Modes*. 2004. URL: <https://www.globalspec.com/reference/64794/203279/8-2-odd-and-even-modes> (visitado 20-04-2019).
- [18] Fernando Bianco y Germán Naldini. *Electrónica Analógica III: Etapas Acopladoras*. 2017.
- [19] Adolfo Gonzalez, Ricardo Cesari y Rubén Vicioli. *Inductores con Nucleo de Aire*. Rev. 2. 2013.
- [20] *0.1 to 3.0 GHz InGaP Cascadable Amplifier*. SKY65016-70LF. SkyWorks. Mar. de 2017.
- [21] *Integrated Synthesizer and VCO*. ADF4360-2. Analog Devices. Mar. de 2017.
- [22] *Advanced Design System*. 2016.01. Keysight Technologies.
- [23] Mike Engelhardt. *LTSpice XVII*. XVII. Linear Technology.
- [24] *N-Channel Dual Gate MOS-Field effect Tetrode, Depletion Mode*. BF964S. Rev. 3. Vishay Telefunken. Ene. de 1999.
- [25] *Frequency Mixer - wide band*. MCA1-42+. Rev. B. Minicircuits. 2006.

Parte VII

Anexo I: Hojas de datos

PLL ADF4360-2

FEATURES

- Output frequency range: 1850 MHz to 2170 MHz
- Divide-by-2 output
- 3.0 V to 3.6 V power supply
- 1.8 V logic compatibility
- Integer-N synthesizer
- Programmable dual-modulus prescaler 8/9, 16/17, 32/33
- Programmable output power level
- 3-wire serial interface
- Analog and digital lock detect
- Hardware and software power-down mode

GENERAL DESCRIPTION

The ADF4360-2 is a fully integrated integer-N synthesizer and voltage-controlled oscillator (VCO). The ADF4360-2 is designed for a center frequency of 2000 MHz. In addition, a divide-by-2 option is available, whereby the user gets an RF output of between 925 MHz and 1085 MHz.

Control of all the on-chip registers is through a simple 3-wire interface. The device operates with a power supply ranging from 3.0 V to 3.6 V and can be powered down when not in use.

APPLICATIONS

- Wireless handsets (DECT, GSM, PCS, DCS, WCDMA)
- Test equipment
- Wireless LANs
- CATV equipment

FUNCTIONAL BLOCK DIAGRAM

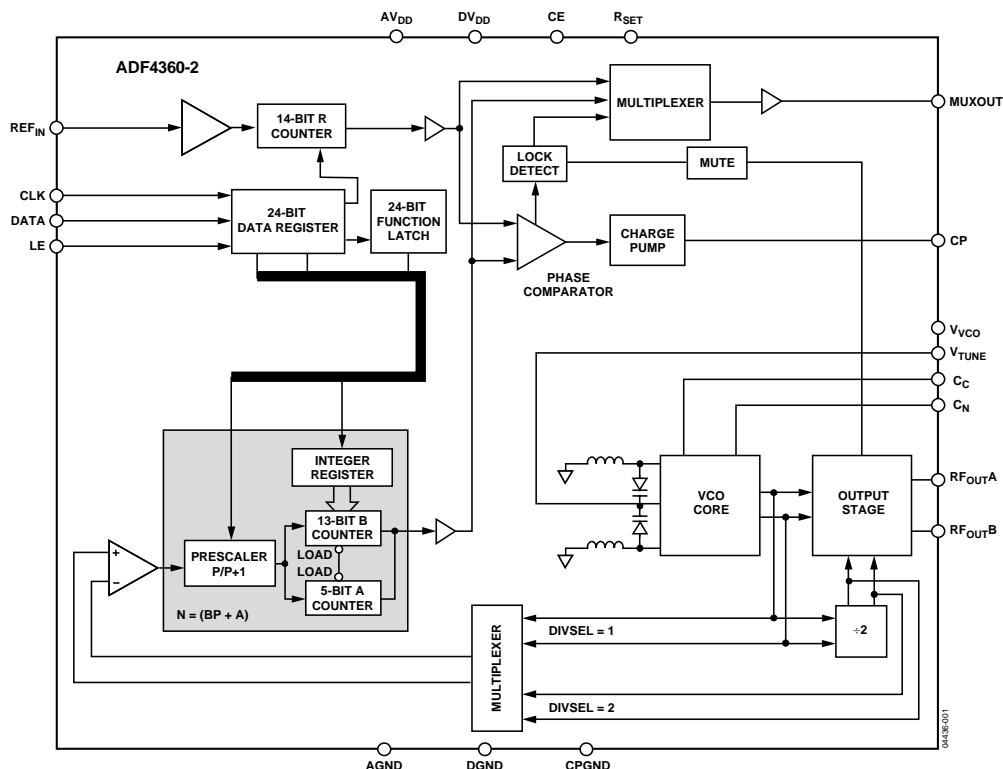


Figure 1.

Rev. D

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781.329.4700 ©2004–2016 Analog Devices, Inc. All rights reserved.
 Technical Support www.analog.com

TABLE OF CONTENTS

Features	1	MUXOUT and Lock Detect.....	10
Applications.....	1	Input Shift Register	10
General Description	1	VCO	10
Functional Block Diagram	1	Output Stage.....	11
Revision History	2	Latch Structure	12
Specifications.....	3	Power-Up.....	16
Timing Characteristics.....	5	Control Latch.....	18
Absolute Maximum Ratings.....	6	N Counter Latch.....	19
Transistor Count.....	6	R Counter Latch	19
ESD Caution.....	6	Applications Information	20
Pin Configuration and Function Descriptions.....	7	Direct Conversion Modulator	20
Typical Performance Characteristics	8	Fixed Frequency LO.....	21
Circuit Description.....	9	Interfacing	21
Reference Input Section.....	9	PCB Design Guidelines for Chip Scale Package.....	22
Prescaler (P/P + 1).....	9	Output Matching.....	22
A and B Counters	9	Outline Dimensions	23
R Counter	9	Ordering Guide	23
PFD and Charge Pump.....	9	Changes to Table 1.....	3
REVISION HISTORY		Changes to VCO Section.....	11
5/2016—Rev. C to Rev. D		Changes to Control Latch Section	18
Changed ADF4360 Family to ADF4360-2 and ADSP-21xx to ADSP-2181	Throughout	Changes to Direct Conversion Modulator Section.....	20
Changes to Figure 3.....	7	Changes to Ordering Guide	23
Updated Outline Dimensions	23	12/2004—Rev. 0 to Rev. A	
Changes to Ordering Guide	23	Updated Format.....	Universal
11/2012—Rev. B to Rev. C		Changes to Specifications.....	3
Changes to Table 1.....	4	Changes to Timing Characteristics.....	5
Changes to Table 3.....	6	Changes to Power-Up Section	16
Changes to Figure 3 and Table 4.....	7	Added Table 10	16
Change to Output Matching Section	22	Added Figure 16	16
Updated Outline Dimensions	23	Changes to Ordering Guide.....	23
Changes to Ordering Guide	23	Updated Outline Dimensions.....	23
4/2006—Rev. A to Rev. B		1/2004—Revision 0: Initial Version	
Updated Format.....	Universal		
Changes to Features and General Description	1		

SPECIFICATIONS¹

$AV_{DD} = DV_{DD} = V_{VCO} = 3.3 \text{ V} \pm 10\%$; $AGND = DGND = 0 \text{ V}$; $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.

Table 1.

Parameter	B Version	Unit	Test Conditions/Comments
REF_{IN} CHARACTERISTICS			
REF _{IN} Input Frequency	10/250	MHz min/max	For f < 10 MHz, use a CMOS-compatible square wave, slew rate > 21 V/μs
REF _{IN} Input Sensitivity	0.7/ AV_{DD} 0 to AV_{DD}	V p-p min/max V max	AC-coupled CMOS-compatible
REF _{IN} Input Capacitance	5.0	pF max	
REF _{IN} Input Current	±100	μA max	
PHASE DETECTOR			
Phase Detector Frequency ²	8	MHz max	
CHARGE PUMP			
I _{CP} Sink/Source ³			With R _{SET} = 4.7 kΩ
High Value	2.5	mA typ	
Low Value	0.312	mA typ	
R _{SET} Range	2.7/10	kΩ	
I _{CP} Three-State Leakage Current	0.2	nA typ	
Sink and Source Current Matching	2	% typ	1.25 V ≤ V _{CP} ≤ 2.5 V
I _{CP} vs. V _{CP}	1.5	% typ	1.25 V ≤ V _{CP} ≤ 2.5 V
I _{CP} vs. Temperature	2	% typ	V _{CP} = 2.0 V
LOGIC INPUTS			
V _{INH} , Input High Voltage	1.5	V min	
V _{INL} , Input Low Voltage	0.6	V max	
I _{INH} /I _{INL} , Input Current	±1	μA max	
C _{IN} , Input Capacitance	3.0	pF max	
LOGIC OUTPUTS			
V _{OH} , Output High Voltage	DV _{DD} – 0.4	V min	CMOS output chosen
I _{OH} , Output High Current	500	μA max	
V _{OL} , Output Low Voltage	0.4	V max	I _{OL} = 500 μA
POWER SUPPLIES			
AV _{DD}	3.0/3.6	V min/V max	
DV _{DD}	AV _{DD}		
V _{VCO}	AV _{DD}		
AI _{DD} ⁴	10	mA typ	
DI _{DD} ⁴	2.5	mA typ	
I _{VCO} ^{4,5}	24.0	mA typ	I _{CORE} = 15 mA
I _{VCO} ^{4,5}	29.0	mA typ	I _{CORE} = 20 mA
I _{RFOUT} ⁴	3.5 to 11.0	mA typ	RF output stage is programmable
Low Power Sleep Mode ⁴	7	μA typ	

Parameter	B Version	Unit	Test Conditions/Comments
RF OUTPUT CHARACTERISTICS⁵			
VCO Output Frequency	1850/2170	MHz min/max	I _{CORE} = 20 mA, RF < 2 GHz I _{CORE} = 15 mA, RF > 2 GHz
VCO Sensitivity	57	MHz/V typ	
Lock Time ⁶	400	μs typ	To within 10 Hz of final frequency
Frequency Pushing (Open Loop)	6	MHz/V typ	
Frequency Pulling (Open Loop)	15	kHz typ	Into 2.00 VSWR load
Harmonic Content (Second)	-19	dBc typ	
Harmonic Content (Third)	-37	dBc typ	
Output Power ^{5, 7}	-13/-6	dBm typ	Programmable in 3 dB steps (see Table 7)
Output Power Variation	±3	dB typ	For tuned loads, see the Output Matching section
VCO Tuning Range	1.25/2.7	V min/max	
NOISE CHARACTERISTICS⁵			
VCO Phase-Noise Performance ⁸	-110	dBc/Hz typ	At 100 kHz offset from carrier
	-133	dBc/Hz typ	At 1 MHz offset from carrier
	-141	dBc/Hz typ	At 3 MHz offset from carrier
	-147	dBc/Hz typ	At 10 MHz offset from carrier
Synthesizer Phase-Noise Floor ⁹	-172	dBc/Hz typ	At 25 kHz PFD frequency
	-163	dBc/Hz typ	At 200 kHz PFD frequency
	-147	dBc/Hz typ	At 8 MHz PFD frequency
In-Band Phase Noise ^{10, 11}	-83	dBc/Hz typ	At 1 kHz offset from carrier
RMS Integrated Phase Error ¹²	0.64	Degrees typ	100 Hz to 100 kHz
Spurious Signals due to PFD Frequency ^{11, 13}	-70	dBc typ	
Level of Unlocked Signal with MTLT Enabled	-42	dBm typ	

¹ Operating temperature range is -40°C to +85°C.

² Guaranteed by design. Sample tested to ensure compliance.

³ I_{CP} is internally modified to maintain constant loop gain over the frequency range.

⁴ T_A = 25°C; AV_{DD} = DV_{DD} = V_{VCO} = 3.3 V; P = 32.

⁵ For RF > 2 GHz, these characteristics are guaranteed only for VCO core power = 15 mA. For frequencies < 2 GHz, these characteristics are guaranteed only for VCO core power = 20 mA.

⁶ Jumping from 2.0 GHz to 2.17 GHz. PFD frequency = 200 kHz; loop bandwidth = 10 kHz.

⁷ Using 50 Ω resistors to V_{VCO} into a 50 Ω load. For tuned loads, see the Output Matching section.

⁸ The noise of the VCO is measured in open-loop conditions.

⁹ The synthesizer phase-noise floor is estimated by measuring the in-band phase noise at the output of the VCO and subtracting 20 log N (where N is the N divider value).

¹⁰ The phase noise is measured with the [EV-ADF4360-2EB1Z](#) evaluation board and the HP8562E spectrum analyzer. The spectrum analyzer provides the REF_{IN} for the synthesizer; offset frequency = 1 kHz.

¹¹ f_{REFIN} = 10 MHz; f_{PFD} = 200 kHz; N = 10,000; loop bandwidth = 10 kHz.

¹² f_{REFIN} = 10 MHz; f_{PFD} = 1 MHz; N = 2000; loop bandwidth = 25 kHz.

¹³ The spurious signals are measured with the [EV-ADF4360-2EB1Z](#) evaluation board and the HP8562E spectrum analyzer. The spectrum analyzer provides the REF_{IN} for the synthesizer; f_{REFOUT} = 10 MHz at 0 dBm.

TIMING CHARACTERISTICS¹

$AV_{DD} = DV_{DD} = V_{VCO} = 3.3 \text{ V} \pm 10\%$; $AGND = DGND = 0 \text{ V}$; 1.8 V and 3 V logic levels used; $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.

Table 2.

Parameter	Limit at T_{MIN} to T_{MAX} (B Version)	Unit	Test Conditions/Comments
t_1	20	ns min	LE Setup Time
t_2	10	ns min	DATA to CLOCK Setup Time
t_3	10	ns min	DATA to CLOCK Hold Time
t_4	25	ns min	CLOCK High Duration
t_5	25	ns min	CLOCK Low Duration
t_6	10	ns min	CLOCK to LE Setup Time
t_7	20	ns min	LE Pulse Width

¹ See the Power-Up section for the recommended power-up procedure for this device.

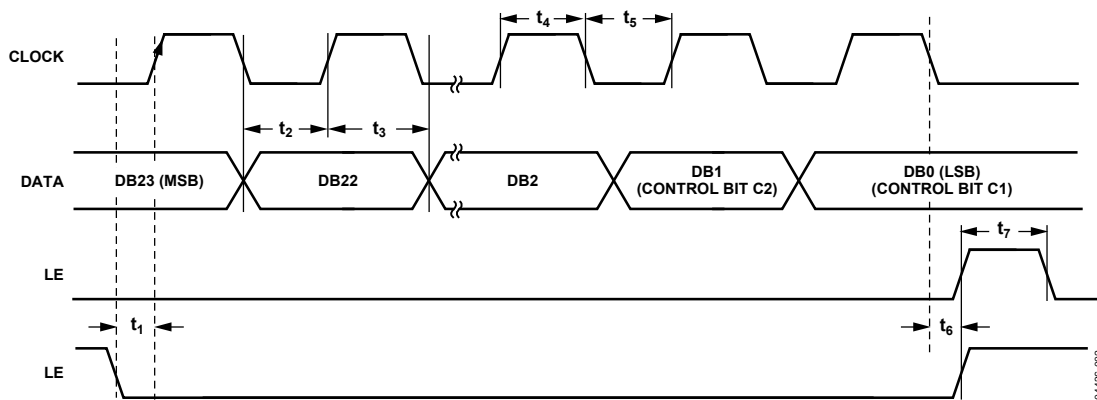


Figure 2. Timing Diagram

04436-002

ABSOLUTE MAXIMUM RATINGS

$T_A = 25^\circ\text{C}$, unless otherwise noted.

Table 3.

Parameter	Rating
AV_{DD} to GND ¹	-0.3 V to +3.9 V
AV_{DD} to DV_{DD}	-0.3 V to +0.3 V
V_{VCO} to GND	-0.3 V to +3.9 V
V_{VCO} to AV_{DD}	-0.3 V to +0.3 V
Digital I/O Voltage to GND	-0.3 V to $V_{DD} + 0.3$ V
Analog I/O Voltage to GND	-0.3 V to $V_{DD} + 0.3$ V
REF_{IN} to GND	-0.3 V to $V_{DD} + 0.3$ V
Operating Temperature	
Maximum Junction Temperature	150°C
CSP θ_{JA} Thermal Impedance	
Paddle Soldered	50°C/W
Paddle Not Soldered	88°C/W
Lead Temperature, Soldering Reflow	260°C

¹ GND = AGND = DGND = 0 V.

Stresses at or above those listed under Absolute Maximum Ratings may cause permanent damage to the product. This is a stress rating only; functional operation of the product at these or any other conditions above those indicated in the operational section of this specification is not implied. Operation beyond the maximum operating conditions for extended periods may affect product reliability.

This device is a high performance RF integrated circuit with an ESD rating of <1 kV; it is ESD sensitive. Proper precautions should be taken for handling and assembly.

TRANSISTOR COUNT

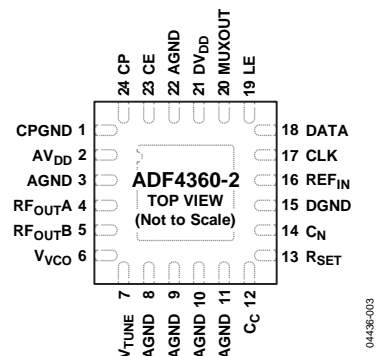
12,543 (CMOS) and 700 (Bipolar).

ESD CAUTION



ESD (electrostatic discharge) sensitive device. Charged devices and circuit boards can discharge without detection. Although this product features patented or proprietary protection circuitry, damage may occur on devices subjected to high energy ESD. Therefore, proper ESD precautions should be taken to avoid performance degradation or loss of functionality.

PIN CONFIGURATION AND FUNCTION DESCRIPTIONS



NOTES
1. THE EXPOSED PAD MUST BE CONNECTED TO AGND.

Figure 3. Pin Configuration

Table 4. Pin Function Descriptions

Pin No.	Mnemonic	Descriptions
1	CPGND	Charge Pump Ground. This is the ground return path for the charge pump.
2	AV _{DD}	Analog Power Supply. This ranges from 3.0 V to 3.6 V. Decoupling capacitors to the analog ground plane should be placed as close as possible to this pin. AV _{DD} must have the same value as DV _{DD} .
3, 8 to 11, 22	AGND	Analog Ground. This is the ground return path of the prescaler and VCO.
4	RF _{OUTA}	VCO Output. The output level is programmable from –6 dBm to –13 dBm. See the Output Matching section for a description of the various output stages.
5	RF _{OUTB}	VCO Complementary Output. The output level is programmable from –6 dBm to –13 dBm. See the Output Matching section for a description of the various output stages.
6	V _{VCO}	Power Supply for the VCO. This ranges from 3.0 V to 3.6 V. Decoupling capacitors to the analog ground plane should be placed as close as possible to this pin. V _{VCO} must have the same value as AV _{DD} .
7	V _{TUNE}	Control Input to the VCO. This voltage determines the output frequency and is derived from filtering the CP output voltage.
12	C _C	Internal Compensation Node. This pin must be decoupled to ground with a 10 nF capacitor.
13	R _{SET}	Connecting a resistor between this pin and C _{PGND} sets the maximum charge pump output current for the synthesizer. The nominal voltage potential at the R _{SET} pin is 0.6 V. The relationship between I _{CPmax} and R _{SET} is $I_{CPmax} = \frac{11.75}{R_{SET}}$ where R _{SET} = 4.7 kΩ, I _{CPmax} = 2.5 mA.
14	C _N	Internal Compensation Node. This pin must be decoupled to V _{VCO} with a 10 μF capacitor.
15	DGND	Digital Ground.
16	REF _{IN}	Reference Input. This is a CMOS input with a nominal threshold of V _{DD} /2 and a dc equivalent input resistance of 100 kΩ. See Figure 10. This input can be driven from a TTL or CMOS crystal oscillator, or it can be ac-coupled.
17	CLK	Serial Clock Input. This serial clock is used to clock in the serial data to the registers. The data is latched into the 24-bit shift register on the CLK rising edge. This input is a high impedance CMOS input.
18	DATA	Serial Data Input. The serial data is loaded MSB first with the two LSBs being the control bits. This input is a high impedance CMOS input.
19	LE	Load Enable, CMOS Input. When LE goes high, the data stored in the shift registers is loaded into one of the four latches, and the relevant latch is selected using the control bits.
20	MUXOUT	This multiplexer output allows either the lock detect, the scaled RF, or the scaled reference frequency to be accessed externally.
21	DV _{DD}	Digital Power Supply. This ranges from 3.0 V to 3.6 V. Decoupling capacitors to the digital ground plane should be placed as close as possible to this pin. DV _{DD} must have the same value as AV _{DD} .
23	CE	Chip Enable. A logic low on this pin powers down the device and puts the charge pump into three-state mode. Taking the pin high powers up the device depending on the status of the power-down bits.
24	CP	Charge Pump Output. When enabled, this provides ±I _{CP} to the external loop filter, which in turn drives the internal VCO.
	EP	Exposed Pad. The exposed pad must be connected to AGND.

TYPICAL PERFORMANCE CHARACTERISTICS

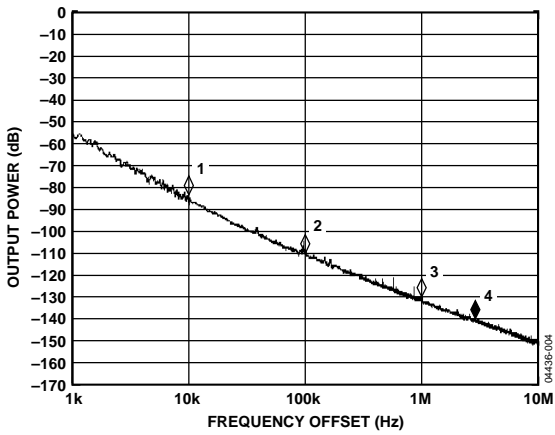


Figure 4. Open-Loop VCO Phase Noise

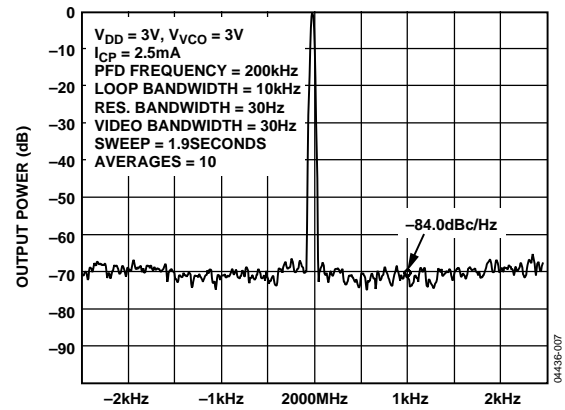


Figure 7. Close-In Phase Noise at 2000 MHz (200 kHz Channel Spacing)

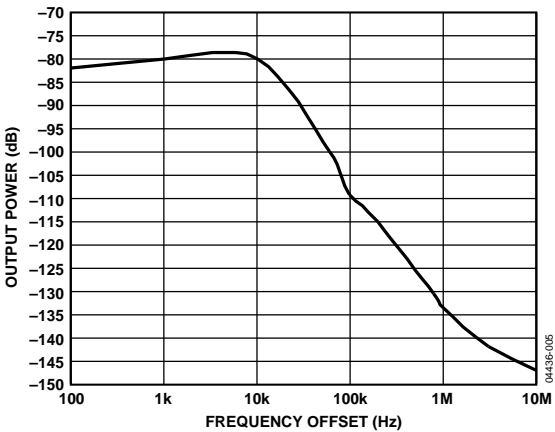


Figure 5. VCO Phase Noise, 2000 MHz, 200 kHz PFD, 10 kHz Loop Bandwidth

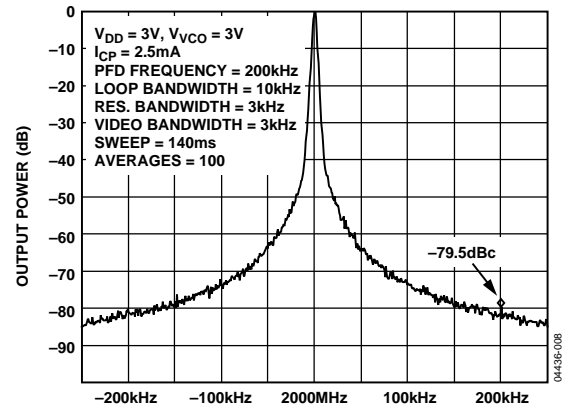


Figure 8. Reference Spurs at 2000 MHz (200 kHz Channel Spacing, 10 kHz Loop Bandwidth)

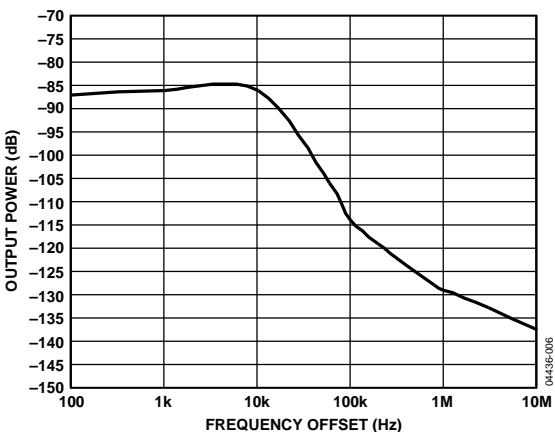


Figure 6. VCO Phase Noise, 1000 MHz, Divide-by-2 Enabled 200 kHz PFD, 10 kHz Loop Bandwidth

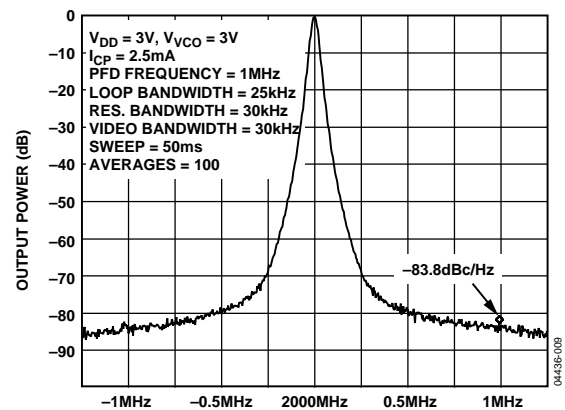


Figure 9. Reference Spurs at 2000 MHz (1 MHz Channel Spacing, 25 kHz Loop Bandwidth)

CIRCUIT DESCRIPTION

REFERENCE INPUT SECTION

The reference input stage is shown in Figure 10. SW1 and SW2 are normally closed switches. SW3 is normally open. When power-down is initiated, SW3 is closed, and SW1 and SW2 are opened. This ensures that there is no loading of the REF_{IN} pin on power-down.

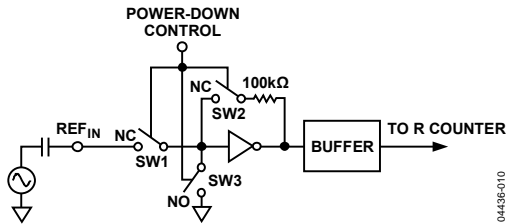


Figure 10. Reference Input Stage

PRESCALER (P/P + 1)

The dual-modulus prescaler (P/P + 1), along with the A and B counters, enables the large division ratio, N, to be realized ($N = BP + A$). The dual-modulus prescaler, operating at CML levels, takes the clock from the VCO and divides it down to a manageable frequency for the CMOS A and B counters. The prescaler is programmable. It can be set in software to 8/9, 16/17, or 32/33 and is based on a synchronous 4/5 core. There is a minimum divide ratio possible for fully contiguous output frequencies; this minimum is determined by P, the prescaler value, and is given by $(P^2 - P)$.

A AND B COUNTERS

The A and B CMOS counters combine with the dual-modulus prescaler to allow a wide range division ratio in the PLL feedback counter. The counters are specified to work when the prescaler output is 300 MHz or less. Thus, with a VCO frequency of 2.5 GHz, a prescaler value of 16/17 is valid, but a value of 8/9 is not valid.

Pulse Swallow Function

The A and B counters, in conjunction with the dual-modulus prescaler, make it possible to generate output frequencies that are spaced only by the reference frequency divided by R. The VCO frequency equation is

$$f_{VCO} = ((P \times B) + A) \times f_{REFIN}/R$$

where:

f_{VCO} is the output frequency of the VCO.

P is the preset modulus of the dual-modulus prescaler (8/9, 16/17, and so on).

B is the preset divide ratio of the binary 13-bit counter (3 to 8,191).

A is the preset divide ratio of the binary 5-bit swallow counter (0 to 31).

f_{REFIN} is the external reference frequency oscillator.

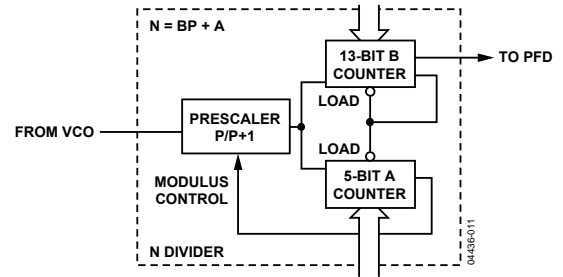


Figure 11. A and B Counters

R COUNTER

The 14-bit R counter allows the input reference frequency to be divided down to produce the reference clock to the phase frequency detector (PFD). Division ratios from 1 to 16,383 are allowed.

PFD AND CHARGE PUMP

The PFD takes inputs from the R counter and N counter ($N = BP + A$) and produces an output proportional to the phase and frequency difference between them. Figure 12 is a simplified schematic. The PFD includes a programmable delay element that controls the width of the antibacklash pulse. This pulse ensures that there is no dead zone in the PFD transfer function and minimizes phase noise and reference spurs. Two bits in the R counter latch, ABP2 and ABP1, control the width of the pulse (see Table 9).

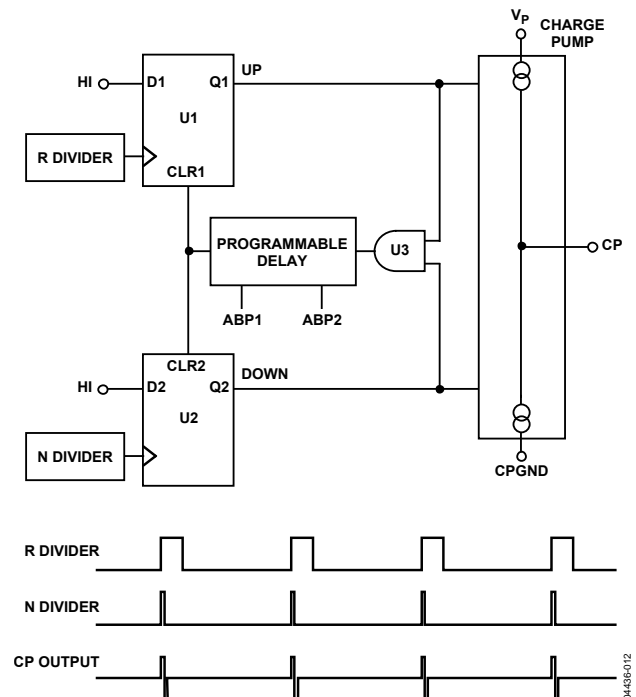


Figure 12. PFD Simplified Schematic and Timing (In Lock)

MUXOUT AND LOCK DETECT

The output multiplexer on the ADF4360-2 allows the user to access various internal points on the chip. The state of MUXOUT is controlled by M3, M2, and M1 in the function latch. The full truth table is shown in Table 7. Figure 13 shows the MUXOUT section in block diagram form.

Lock Detect

MUXOUT can be programmed for two types of lock detect: digital and analog. Digital lock detect is active high. When LDP in the R counter latch is set to 0, digital lock detect is set high when the phase error on three consecutive phase detector cycles is less than 15 ns.

With LDP set to 1, five consecutive cycles of less than 15 ns phase error are required to set the lock detect. It stays set high until a phase error of greater than 25 ns is detected on any subsequent PD cycle.

The N-channel, open-drain, analog lock detect should be operated with an external pull-up resistor of 10 kΩ nominal. When a lock is detected, the output is high with narrow low-going pulses.

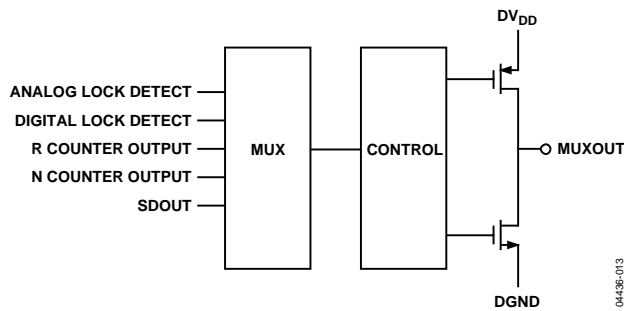


Figure 13. MUXOUT Circuit

INPUT SHIFT REGISTER

The digital section of the ADF4360-2 includes a 24-bit input shift register, a 14-bit R counter, and an 18-bit N counter comprised of a 5-bit A counter and a 13-bit B counter. Data is clocked into the 24-bit shift register on each rising edge of CLK. The data is clocked in MSB first. Data is transferred from the shift register to one of four latches on the rising edge of LE. The destination latch is determined by the state of the two control bits (C2, C1) in the shift register. The two LSBs are DB1 and DB0, as shown in Figure 2.

The truth table for these bits is shown in Table 5. Table 6 shows a summary of how the latches are programmed. Note that the test mode latch is used for factory testing and should not be programmed by the user.

Table 5. C2 and C1 Truth Table

Control Bits		Data Latch
C2	C1	
0	0	Control Latch
0	1	R Counter
1	0	N Counter (A and B)
1	1	Test Mode Latch

VCO

The VCO core in the ADF4360-2 uses eight overlapping bands, as shown in Figure 14, to allow a wide frequency range to be covered without a large VCO sensitivity (K_V) and resultant poor phase noise and spurious performance.

The correct band is chosen automatically by the band select logic at power-up or whenever the N counter latch is updated. It is important that the correct write sequence be followed at power-up. This sequence is

1. R counter latch
2. Control latch
3. N counter latch

During band select, which takes five PFD cycles, the VCO V_{TUNE} is disconnected from the output of the loop filter and is connected to an internal reference voltage.

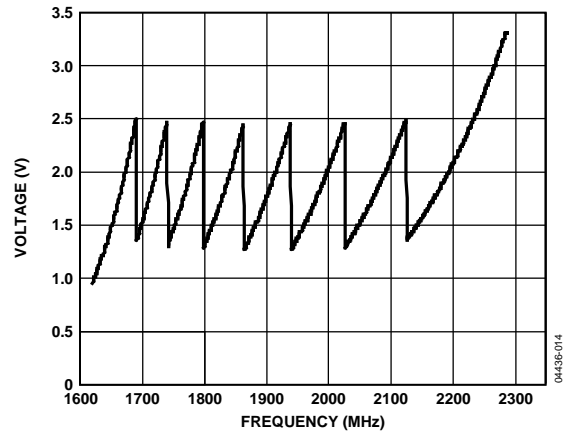


Figure 14. Frequency vs. V_{TUNE} , ADF4360-2

The R counter output is used as the clock for the band select logic and should not exceed 1 MHz. A programmable divider is provided at the R counter input to allow division by 1, 2, 4, or 8 and is controlled by Bit BSC1 and Bit BSC2 in the R counter latch. Where the required PFD frequency exceeds 1 MHz, the divide ratio should be set to allow enough time for correct band selection.

After band selection, normal PLL action resumes. The nominal value of K_V is 57 MHz/V, or 28 MHz/V if divide-by-2 operation is selected (by programming DIV2 [DB22] high in the N counter latch). The ADF4360-2 contains linearization circuitry to minimize any variation of the product of I_{CP} and K_V .

The operating current in the VCO core is programmable in four steps: 5 mA, 10 mA, 15 mA, and 20 mA. This is controlled by Bit PC1 and Bit PC2 in the control latch. For VCO frequencies above 2 GHz, only the 15 mA core current should be used, and for frequencies below 2 GHz, only 20 mA core current should be used.

OUTPUT STAGE

The RF_{OUTA} and RF_{OUTB} pins of the ADF4360-2 are connected to the collectors of an NPN differential pair driven by buffered outputs of the VCO, as shown in Figure 15. To allow the user to optimize the power dissipation vs. the output power requirements, the tail current of the differential pair is programmable via Bit PL1 and Bit PL2 in the control latch. Four current levels can be set: 3.5 mA, 5 mA, 7.5 mA, and 11 mA. These levels give output power levels of -13 dBm, -11 dBm, -8 dBm, and -6 dBm, respectively, using a 50 Ω resistor to V_{DD} and ac coupling into a 50 Ω load. Alternatively, both outputs can be combined in a 1 + 1:1 transformer or a 180° microstrip coupler (see the Output Matching section).

If the outputs are used individually, the optimum output stage consists of a shunt inductor to V_{DD}.

Another feature of the ADF4360-2 is that the supply current to the RF output stage is shut down until the device achieves lock as measured by the digital lock detect circuitry. This is enabled by the mute-till-lock detect (MTLD) bit in the control latch.

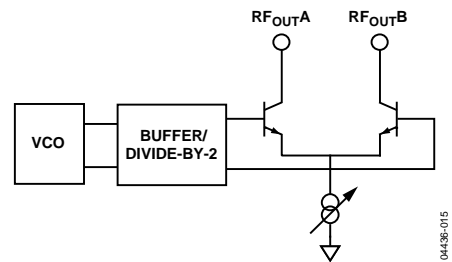


Figure 15. Output Stage ADF4360-2

04436-015

LATCH STRUCTURE

Table 6 shows the three on-chip latches for the ADF4360-2. The two LSBs determines which latch is programmed.

Table 6. Latch Structure

CONTROL LATCH

PRESCALER VALUE		POWER-DOWN 2		CURRENT SETTING 2			CURRENT SETTING 1				OUTPUT POWER LEVEL		MUTE-TILL-LD	CP GAIN	CP THREE-STATE	PHASE DETECTOR POLARITY	MUXOUT CONTROL			COUNTER RESET	CORE POWER LEVEL		CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	
P2	P1	PD2	PD1	CPI6	CPI5	CPI4	CPI3	CPI2	CPI1	PL2	PL1	MTLD	CPG	CP	PDP	M3	M2	M1	CR	PC2	PC1	C2 (0)	C1 (0)	

N COUNTER LATCH

DIVIDE-BY-2 SELECT	DIVIDE-BY-2	CP GAIN	13-BIT B COUNTER													RESERVED	5-BIT A COUNTER					CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
DIVSEL	DIV2	CPG	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	RSV	A5	A4	A3	A2	A1	C2 (1)	C1 (0)

R COUNTER LATCH

RESERVED	RESERVED	BAND SELECT CLOCK		TEST MODE BIT	LOCK DETECT PRECISION	ANTI-BACKLASH PULSE WIDTH	14-BIT REFERENCE COUNTER														CONTROL BITS		
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
RSV	RSV	BSC2	BSC1	TMB	LDP	ABP2	ABP1	R14	R13	R12	R11	R10	R9	R8	R7	R6	R5	R4	R3	R2	R1	C2 (0)	C1 (1)

04436-016

Table 7. Control Latch

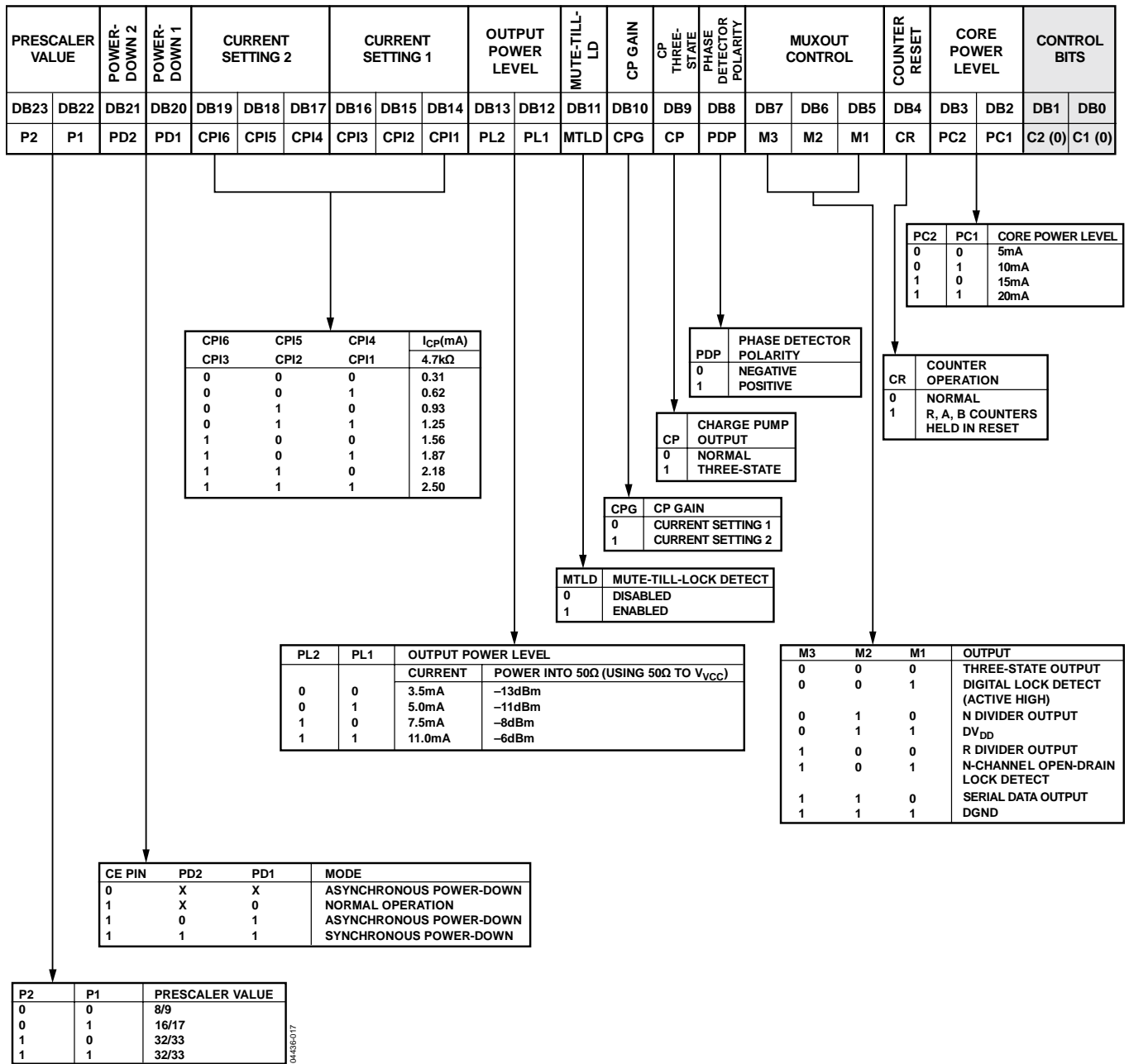


Table 8. N Counter Latch

DIVIDE-BY-2 SELECT	DIVIDE-BY-2	CP GAIN	13-BIT B COUNTER													RESERVED	5-BIT A COUNTER					CONTROL BITS	
			DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11		DB10	DB9	DB8	DB7	DB6	DB5	DB4
DIVSEL	DIV2	CPG	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	RSV	A5	A4	A3	A2	A1	C2 (1)	C1 (0)

THIS BIT IS NOT USED BY THE DEVICE AND IS A DON'T CARE BIT.

A5	A4	A2	A1	A COUNTER DIVIDE RATIO
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
.
.
.
1	1	0	0	28
1	1	0	1	29
1	1	1	0	30
1	1	1	1	31

B13	B12	B11	B3	B2	B1	B COUNTER DIVIDE RATIO
0	0	0	0	0	0	NOT ALLOWED
0	0	0	0	0	1	NOT ALLOWED
0	0	0	0	1	0	NOT ALLOWED
0	0	0	1	1	1	3
.
.
.
1	1	1	1	0	0	8188
1	1	1	1	0	1	8189
1	1	1	1	1	0	8190
1	1	1	1	1	1	8191

F4 (FUNCTION LATCH) FASTLOCK ENABLE	CP GAIN	OPERATION
0	0	CHARGE PUMP CURRENT SETTING 1 IS PERMANENTLY USED
0	1	CHARGE PUMP CURRENT SETTING 2 IS PERMANENTLY USED

$N = BP + A$; P IS PRESCALER VALUE SET IN THE CONTROL LATCH. B MUST BE GREATER THAN OR EQUAL TO A. FOR CONTINUOUSLY ADJACENT VALUES OF $(N \times F_{REF})$, AT THE OUTPUT, N_{MIN} IS $(P^2 - P)$.

DIV2	DIVIDE-BY-2
0	FUNDAMENTAL OUTPUT
1	DIVIDE-BY-2

DIVSEL	DIVIDE-BY-2 SELECT (PRESCALER INPUT)
0	FUNDAMENTAL OUTPUT SELECTED
1	DIVIDE-BY-2 SELECTED

Table 9. R Counter Latch

RESERVED		RESERVED		BAND SELECT CLOCK		TEST MODE BIT	LOCK DETECT PRECISION	ANTI-BACKLASH PULSE WIDTH		14-BIT REFERENCE COUNTER														CONTROL BITS	
DB23	DB22	DB21	DB20	DB19	DB18	DB17	DB16	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
RSV	RSV	BSC2	BSC1	TMB	LDP	ABP2	ABP1	R14	R13	R12	R11	R10	R9	R8	R7	R6	R5	R4	R3	R2	R1	C2 (0)	C1 (1)		

THESE BITS ARE NOT USED BY THE DEVICE AND ARE DON'T CARE BITS.

TEST MODE BIT SHOULD BE SET TO 0 FOR NORMAL OPERATION.

R14	R13	R12	R3	R2	R1	DIVIDE RATIO
0	0	0	0	0	0	1
0	0	0	0	1	1	2
0	0	0	0	1	0	3
0	0	0	1	0	1	4
.
.
.
1	1	1	1	0	0	16380
1	1	1	1	0	1	16381
1	1	1	1	1	0	16382
1	1	1	1	1	1	16383

ABP2	ABP1	ANTIBACKLASH PULSE WIDTH
0	0	3.0ns
0	1	1.3ns
1	0	6.0ns
1	1	3.0ns

LDP	LOCK DETECT PRECISION
0	THREE CONSECUTIVE CYCLES OF PHASE DELAY LESS THAN 15ns MUST OCCUR BEFORE LOCK DETECT IS SET.
1	FIVE CONSECUTIVE CYCLES OF PHASE DELAY LESS THAN 15ns MUST OCCUR BEFORE LOCK DETECT IS SET.

BSC2	BSC1	BAND SELECT CLOCK DIVIDER
0	0	1
0	1	2
1	0	4
1	1	8

044360-19

POWER-UP

Power-Up Sequence

The correct programming sequence for the ADF4360-2 after power-up is as:

1. R counter latch
2. Control latch
3. N counter latch

Initial Power-Up

Initial power-up refers to programming the device after the application of voltage to the AV_{DD}, DV_{DD}, V_{VCO}, and CE pins. On initial power-up, an interval is required between programming the control latch and programming the N counter latch.

This interval is necessary to allow the transient behavior of the ADF4360-2 during initial power-up to have settled. During initial power-up, a write to the control latch powers up the device and the bias currents of the VCO begin to settle. If these currents have not settled to within 10% of their steady-state value, and if the N counter latch is then programmed, the VCO may not be able to oscillate at the desired frequency, which does not allow the band select logic to choose the correct frequency band and the ADF4360-2 may not achieve lock. If the recommended interval is inserted and the N counter latch is programmed, the band select logic can choose the correct frequency band, and the device locks to the correct frequency.

The duration of this interval is affected by the value of the capacitor on the C_N pin (Pin 14). This capacitor is used to reduce the close-in noise of the ADF4360-2 VCO. The recommended value of this capacitor is 10 μF. Using this value requires an interval of ≥ 5 ms between the latching in of the control latch bits and the latching in of the N counter latch bits. If a shorter delay is required, this capacitor can be reduced. A slight phase noise penalty is incurred by this change, which is explained further in Table 10.

Table 10. C_N Capacitance vs. Interval and Phase Noise

C _N Value	Recommended Interval Between Control Latch and N Counter Latch	Open-Loop Phase Noise at 10 kHz Offset
10 μF	≥ 5 ms	-86 dBc
440 nF	≥ 600 μs	-85 dBc

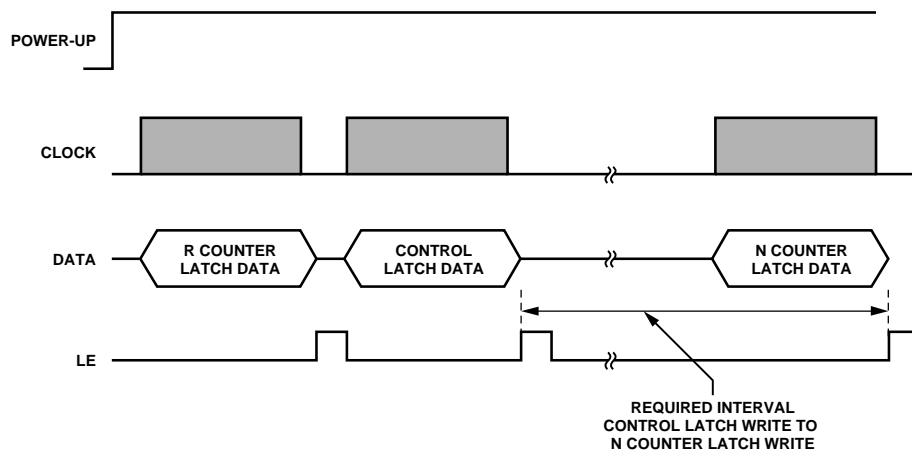


Figure 16. ADF4360-2 Power-Up Timing

Hardware Power-Up/Power-Down

If the ADF4360-2 is powered down via the hardware (using the CE pin) and powered up again without any change to the N counter register during power-down, the device locks at the correct frequency because it is already in the correct frequency band. The lock time depends on the value of capacitance on the C_N pin, which is <5 ms for 10 μ F capacitance. The smaller capacitance of 440 nF on this pin enables lock times of <600 μ s.

The N counter value cannot be changed while it is in power-down because it may not lock to the correct frequency on power-up. If it is updated, the correct programming sequence for the device after power-up is to the R counter latch, followed by the control latch, and finally the N counter latch, with the required interval between the control latch and N counter latch, as described in the Initial Power-Up section.

Software Power-Up/Power-Down

If the ADF4360-2 is powered down via the software (using the control latch) and powered up again without any change to the N counter latch during power-down, the device locks at the correct frequency because it is already in the correct frequency band. The lock time depends on the value of capacitance on the C_N pin, which is <5 ms for 10 μ F capacitance. The smaller capacitance of 440 nF on this pin enables lock times of <600 μ s.

The N counter value cannot be changed while the device is in power-down because it may not lock to the correct frequency on power-up. If it is updated, the correct programming sequence for the devices after power-up is to the R counter latch, followed by the control latch, and finally the N counter latch, with the required interval between the control latch and N counter latch, as described in the Initial Power-Up section.

CONTROL LATCH

With (C2, C1) = (0, 0), the control latch is programmed. Table 7 shows the input data format for programming the control latch.

Prescaler Value

In the [ADF4360-2](#), P2 and P1 in the control latch set the prescaler values.

Power-Down

DB21 (PD2) and DB20 (PD1) provide programmable power-down modes.

In the programmed asynchronous power-down, the device powers down immediately after latching a 1 into Bit PD1, with the condition that PD2 is loaded with a 0. In the programmed synchronous power-down, the device power-down is gated by the charge pump to prevent unwanted frequency jumps. Once the power-down is enabled by writing a 1 into Bit PD1 (on the condition that a 1 is also loaded to PD2), the device goes into power-down on the second rising edge of the R counter output, after LE goes high. When the CE pin is low, the device is immediately disabled regardless of the state of PD1 or PD2.

When a power-down is activated (either synchronous or asynchronous mode), the following events occur:

- All active dc current paths are removed.
- The R, N, and timeout counters are forced to their load state conditions.
- The charge pump is forced into three-state mode.
- The digital lock detect circuitry is reset.
- The RF outputs are debiased to a high impedance state.
- The reference input buffer circuitry is disabled.
- The input register remains active and capable of loading and latching data.

Charge Pump Currents

CPI3, CPI2, and CPI1 in the [ADF4360-2](#) determine Current Setting 1.

CPI6, CPI5, and CPI4 determine Current Setting 2. See the truth table in Table 7.

Output Power Level

Bit PL1 and Bit PL2 set the output power level of the VCO. See the truth table in Table 7.

Mute-Till-Lock Detect (LD)

DB11 of the control latch in the [ADF4360-2](#) is the mute-till-lock detect bit. This function, when enabled, ensures that the RF outputs are not switched on until the PLL is locked.

CP Gain

DB10 of the control latch in the [ADF4360-2](#) is the charge pump gain bit. When it is programmed to 1, Current Setting 2 is used. When it is programmed to 0, Current Setting 1 is used.

Charge Pump (CP) Three-State

This bit puts the charge pump into three-state mode when programmed to a 1. It should be set to 0 for normal operation.

Phase Detector Polarity

The PDP bit in the [ADF4360-2](#) sets the phase detector polarity. The positive setting enabled by programming a 1 is used when using the on-chip VCO with a passive loop filter or with an active noninverting filter. It can also be set to 0, which is required if an active inverting loop filter is used.

MUXOUT Control

The on-chip multiplexer is controlled by M3, M2, and M1. See the truth table in Table 7.

Counter Reset

DB4 is the counter reset bit for the [ADF4360-2](#). When this is 1, the R counter and the A, B counters are reset. For normal operation, this bit should be 0.

Core Power Level

PC1 and PC2 set the power level in the VCO core. The recommended setting is 15 mA for frequencies above 2 GHz and 20 mA for frequencies below 2 GHz. No other settings are valid. See the truth table in Table 7.

N COUNTER LATCH

With (C2, C1) = (1, 0), the N counter latch is programmed. Table 8 shows the input data format for programming the N counter latch.

A Counter Latch

A5 to A1 program the 5-bit A counter. The divide range is 0 (00000) to 31 (11111).

Reserved Bits

DB7 is a spare bit that is reserved. It should be programmed to 0.

B Counter Latch

B13 to B1 program the B counter. The divide range is 3 (00.....0011) to 8191 (11.....111).

Overall Divide Range

The overall divide range is defined by $((P \times B) + A)$, where P is the prescaler value.

CP Gain

DB21 of the N counter latch in the [ADF4360-2](#) is the charge pump gain bit. When this bit is programmed to 1, Current Setting 2 is used. When programmed to 0, Current Setting 1 is used. This bit can also be programmed through DB10 of the control latch. The bit always reflects the latest value written to it, whether through the control latch or the N counter latch.

Divide-by-2

DB22 is the divide-by-2 bit. When set to 1, the output divide-by-2 function is chosen. When set to 0, normal operation occurs.

Divide-by-2 Select

DB23 is the divide-by-2 select bit. When programmed to 1, the divide-by-2 output is selected as the prescaler input. When set to 0, the fundamental is used as the prescaler input. For example, using the output divide-by-2 feature and a PFD frequency of 200 kHz, the user needs a value of $N = 10,000$ to generate 1000 MHz. With the divide-by-2 select bit high, the user can keep $N = 5000$.

R COUNTER LATCH

With (C2, C1) = (0, 1), the R counter latch is programmed. Table 9 shows the input data format for programming the R counter latch.

R Counter

R1 to R14 set the counter divide ratio. The divide range is 1 (00.....001) to 16383 (111.....111).

Antibacklash Pulse Width

DB16 and DB17 set the antibacklash pulse width.

Lock Detect Precision

DB18 is the lock detect precision bit. This bit sets the number of reference cycles with less than 15 ns phase error for entering the locked state. With LDP at 1, five cycles are taken; with LDP at 0, three cycles are taken.

Test Mode Bit (TMB)

DB19 is the test mode bit and should be set to 0. With TMB = 0, the contents of the test mode latch are ignored and normal operation occurs as determined by the contents of the control latch, R counter latch, and N counter latch. Note that test modes are for factory testing only and should not be programmed by the user.

Band Select Clock

These bits set a divider for the band select logic clock input. The output of the R counter is by default the value used to clock the band select logic. If this value is too high (>1 MHz), a divider can be switched on to divide the R counter output to a smaller value (see Table 9).

Reserved Bits

DB23 to DB22 are spare bits that are reserved. They should be programmed to 0.

APPLICATIONS INFORMATION

DIRECT CONVERSION MODULATOR

Direct conversion architectures are increasingly being used to implement base station transmitters. Figure 17 shows how Analog Devices, Inc., devices can be used to implement such a system.

The circuit block diagram shows the AD9761 TxDAC[®] being used with the AD8349. The use of dual integrated DACs, such as the AD9761 with its specified ± 0.02 dB and ± 0.004 dB gain and offset matching characteristics, ensures minimum error contribution (over temperature) from this portion of the signal chain.

The local oscillator is implemented using the ADF4360-2. The low-pass filter was designed using ADIsimPLL[™] for a channel spacing of 100 kHz and an open-loop bandwidth of 10 kHz. The frequency range of the ADF4360-2 (1.85 GHz to 2.17 GHz) makes it ideally suited for the implementation of a W-CDMA transceiver.

The LO ports of the AD8349 can be driven differentially from the complementary RF_{OUTA} and RF_{OUTB} outputs of the ADF4360-2. This gives better performance than a single-ended LO driver and eliminates the often necessary use of a balun to convert from a single-ended LO input to the more desirable differential LO inputs for the AD8349. The typical rms phase noise (100 Hz to 100 kHz) of the LO in this configuration is 2.1°.

The AD8349 accepts LO drive levels from -10 dBm to 0 dBm. The optimum LO power can be software programmed on the ADF4360-2, which allows levels from -13 dBm to -6 dBm from each output.

The RF output is designed to drive a 50 Ω load but must be ac-coupled, as shown in Figure 17. If the I and Q inputs are driven in quadrature by 2 V p-p signals, the resulting output power from the modulator is approximately 2 dBm.

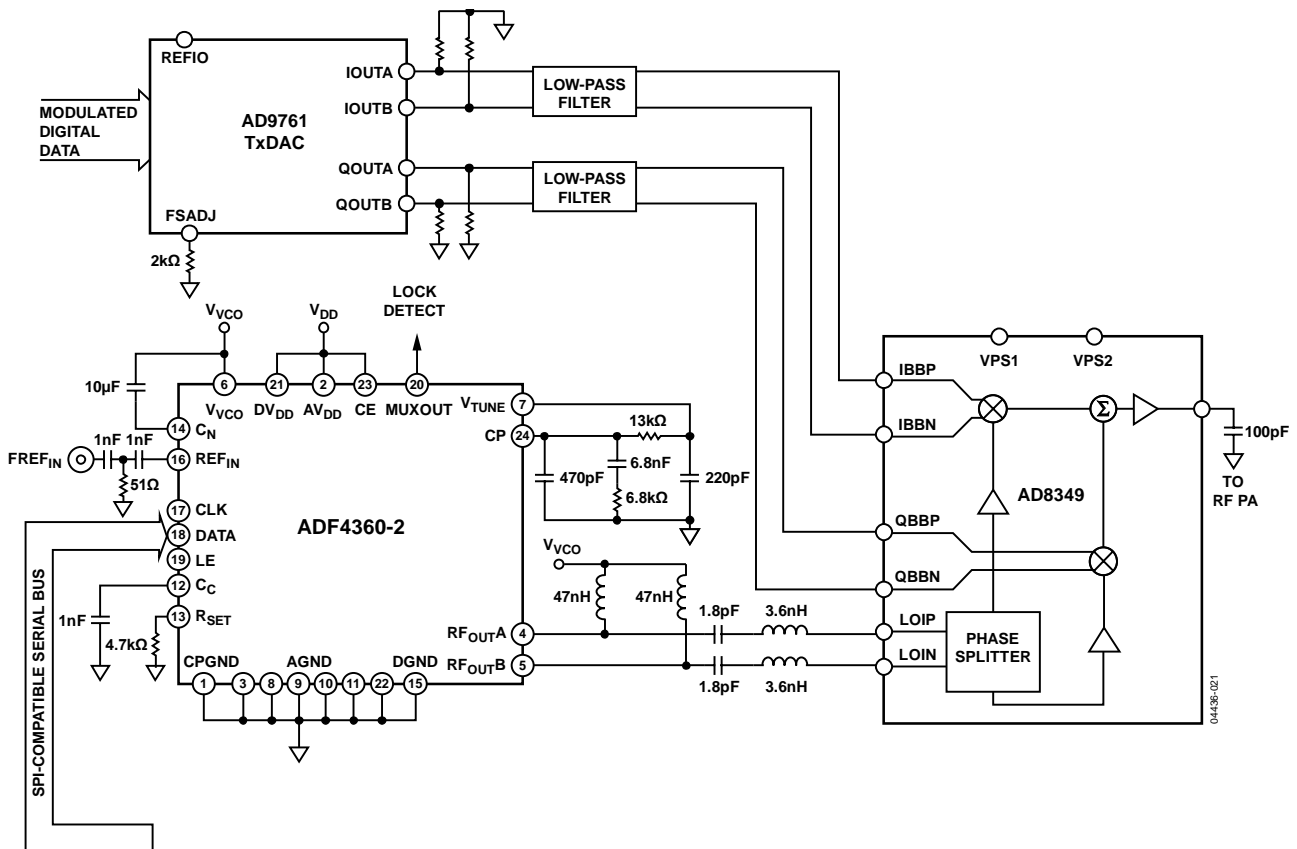


Figure 17. Direct Conversion Modulator

FIXED FREQUENCY LO

Figure 18 shows the ADF4360-2 used as a fixed frequency LO at 2.0 GHz. The low-pass filter was designed using ADIsimPLL for a channel spacing of 8 MHz and an open-loop bandwidth of 40 kHz. The maximum PFD frequency of the ADF4360-2 is 8 MHz. Because using a larger PFD frequency allows the use of a smaller N, the in-band phase noise is reduced to as low as possible, -99 dBc/Hz. The 40 kHz bandwidth is chosen to be just greater than the point at which the open-loop phase noise of the VCO is -99 dBc/Hz, thus giving the best possible integrated noise. The typical rms phase noise (100 Hz to 100 kHz) of the LO in this configuration is 0.3°. The reference frequency is from a 16 MHz TCXO from Fox; thus, an R value of 2 is programmed. Taking into account the high PFD frequency and its effect on the band select logic, the band select clock divider is enabled. In this case, a value of 8 is chosen. A very simple pull-up resistor and dc blocking capacitor complete the RF output stage.

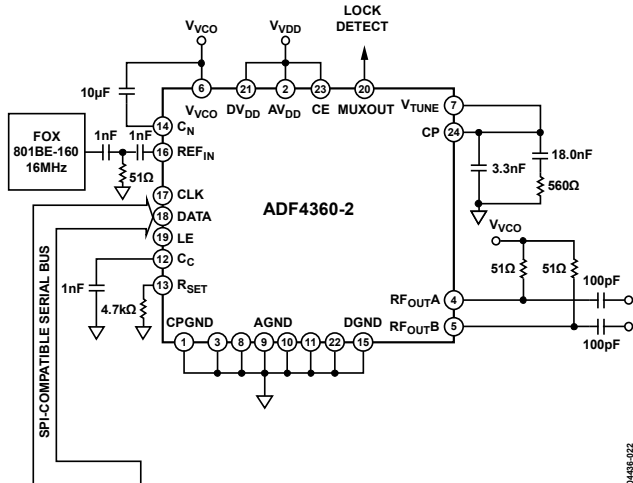


Figure 18. Fixed Frequency LO

INTERFACING

The ADF4360-2 has a simple SPI-compatible serial interface for writing to the device. CLK, DATA, and LE control the data transfer. When LE goes high, the 24 bits that are clocked into the appropriate register on each rising edge of CLK are transferred to the appropriate latch. See Figure 2 for the timing diagram and Table 5 for the latch truth table.

The maximum allowable serial clock rate is 20 MHz. This means that the maximum update rate possible is 833 kHz or one update every 1.2 μs. This is certainly more than adequate for systems that have typical lock times in hundreds of microseconds.

ADuC812 Interface

Figure 19 shows the interface between the ADF4360-2 and the ADuC812 MicroConverter. Because the ADuC812 is based on an 8051 core, this interface can be used with any 8051-based microcontroller. The MicroConverter is set up for SPI master mode with CPHA = 0. To initiate the operation, the I/O port driving LE is brought low. Each latch of the ADF4360-2 needs a 24-bit word, which is accomplished by writing three 8-bit bytes from the MicroConverter to the device. When the third byte is written, the LE input should be brought high to complete the transfer.

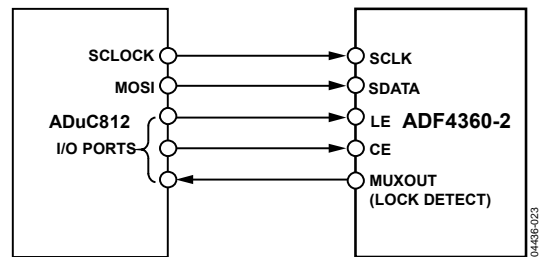


Figure 19. ADuC812 to ADF4360-2 Interface

I/O port lines on the ADuC812 are also used to control power down (CE input) and detect lock (MUXOUT configured as lock detect and polled by the port input). When operating in the described mode, the maximum SCLOCK rate of the ADuC812 is 4 MHz. This means that the maximum rate at which the output frequency can be changed is 166 kHz.

ADSP-2181 Interface

Figure 20 shows the interface between the ADF4360-2 and the ADSP-2181 digital signal processor. The ADF4360-2 needs a 24-bit serial word for each latch write. The easiest way to accomplish this using the ADSP-2181 is to use the autobuffered transmit mode of operation with alternate framing. This provides a means for transmitting an entire block of serial data before an interrupt is generated.

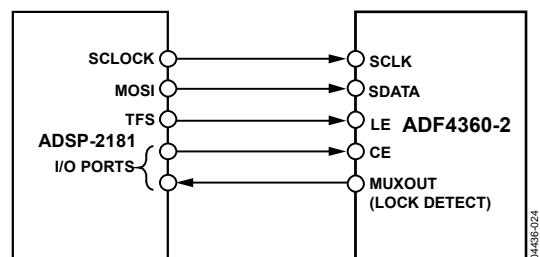


Figure 20. ADSP-2181 to ADF4360-2 Interface

Set up the word length for 8 bits and use three memory locations for each 24-bit word. To program each 24-bit latch, store the 8-bit bytes, enable the autobuffered mode, and write to the transmit register of the DSP. This last operation initiates the autobuffer transfer.

PCB DESIGN GUIDELINES FOR CHIP SCALE PACKAGE

The leads on the chip scale package (CP-24) are rectangular. The printed circuit board pad for these should be 0.1 mm longer than the package lead length and 0.05 mm wider than the package lead width. The lead should be centered on the pad to ensure that the solder joint size is maximized.

The bottom of the chip scale package has a central thermal pad. The thermal pad on the printed circuit board should be at least as large as this exposed pad. On the printed circuit board, there should be a clearance of at least 0.25 mm between the thermal pad and the inner edges of the pad pattern to ensure that shorting is avoided.

Thermal vias can be used on the printed circuit board thermal pad to improve thermal performance of the package. If vias are used, they should be incorporated into the thermal pad at a 1.2 mm pitch grid. The via diameter should be between 0.3 mm and 0.33 mm, and the via barrel should be plated with 1 ounce of copper to plug the via.

The user should connect the printed circuit thermal pad to AGND. This is internally connected to AGND.

OUTPUT MATCHING

There are a number of ways to match the output of the ADF4360-2 for optimum operation; the most basic is to use a 50 Ω resistor to V_{VCO}. A dc bypass capacitor of 100 pF is connected in series, as shown in Figure 21. Because the resistor is not frequency dependent, this provides a good broadband match. The output power in this circuit typically gives -6 dBm output power into a 50 Ω load.

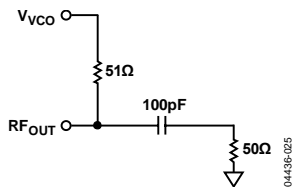


Figure 21. Simple ADF4360-2 Output Stage

A better solution is to use a shunt inductor (acting as an RF choke) to V_{VCO}. This gives a better match and, therefore, more output power. Additionally, a series inductor is added after the dc bypass capacitor to provide a resonant LC circuit. This tunes the oscillator output and provides approximately 10 dB additional rejection of the second harmonic. The shunt inductor needs to be a relatively high value (>40 nH).

Experiments have shown that the circuit shown in Figure 22 provides an excellent match to 50 Ω over the operating range of the ADF4360-2. This gives approximately -3 dBm output power across the frequency range of the ADF4360-2. Both single-ended architectures can be examined using the EV-ADF4360-2EB1Z evaluation board.

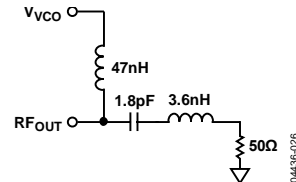


Figure 22. Optimum ADF4360-2 Output Stage

If the user does not need the differential outputs available on the ADF4360-2, the user can either terminate the unused output or combine both outputs using a balun. The circuit in Figure 23 shows how best to combine the outputs.

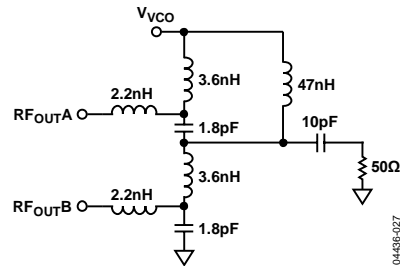
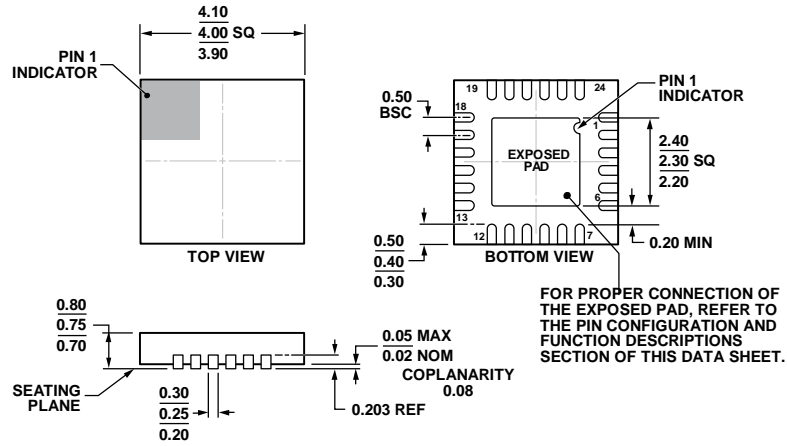


Figure 23. Balun for Combining ADF4360-2 RF Outputs

The circuit in Figure 23 is a lumped-lattice-type LC balun. It is designed for a center frequency of 2.0 GHz and outputs 2.0 dBm at this frequency. The series 2.2 nH inductor is used to tune out any parasitic capacitance due to the board layout from each input, and the remainder of the circuit is used to shift the output of one RF input by +90° and the second by -90°, thus combining the two. The action of the 3.6 nH inductor and the 1.8 pF capacitor accomplishes this. The 47 nH is used to provide an RF choke to feed the supply voltage, and the 10 pF capacitor provides the necessary dc block. To ensure good RF performance, the circuits in Figure 22 and Figure 23 are implemented with Coilcraft 0402/0603 inductors and AVX 0402 thin-film capacitors.

Alternatively, instead of the LC balun shown in Figure 23, both outputs can be combined using a 180° rat-race coupler.

OUTLINE DIMENSIONS



01-18-2012-A

COMPLIANT TO JEDEC STANDARDS MO-220-WGGD-8.
 Figure 24. 24-Lead Lead Frame Chip Scale Package [LFCSP]
 4 mm × 4mm Body and 0.75 mm Package Height
 (CP-24-14)
 Dimensions shown in millimeters

ORDERING GUIDE

Model ¹	Temperature Range	Frequency Range	Package Description	Package Option
ADF4360-2BCPZ	-40°C to +85°C	1850 MHz to 2170 MHz	24-Lead Lead Frame Chip Scale Package [LFCSP]	CP-24-14
ADF4360-2BCPZRL7	-40°C to +85°C	1850 MHz to 2170 MHz	24-Lead Lead Frame Chip Scale Package [LFCSP]	CP-24-14
EV-ADF4360-2EB1Z			Evaluation Board	

¹ Z = RoHS Compliant Part.

NOTES

DGMOSFET BF964S

N-Channel Dual Gate MOS-Fieldeffect Tetrode, Depletion Mode

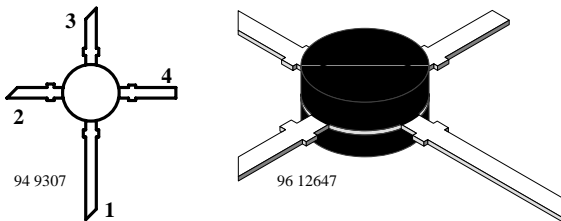
 Electrostatic sensitive device.
Observe precautions for handling.


Applications

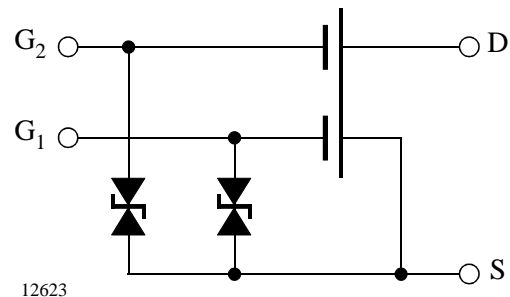
Input- and mixer stages especially VHF TV-tuners.

Features

- Integrated gate protection diodes
- High cross modulation performance
- Low noise figure
- High AGC-range
- Low feedback capacitance
- Low input capacitance



BF964S Marking: BF964S
Plastic case (TO 50)
1=Drain, 2=Source, 3=Gate 1, 4=Gate 2



Absolute Maximum Ratings

 $T_{amb} = 25^{\circ}\text{C}$, unless otherwise specified

Parameter	Test Conditions	Type	Symbol	Value	Unit
Drain - source voltage			V_{DS}	20	V
Drain current			I_D	30	mA
Gate 1/Gate 2 - source peak current			$\pm I_{G1/G2SM}$	10	mA
Total power dissipation	$T_{amb} \leq 60^{\circ}\text{C}$		P_{tot}	200	mW
Channel temperature			T_{Ch}	150	$^{\circ}\text{C}$
Storage temperature range			T_{stg}	-55 to +150	$^{\circ}\text{C}$

Maximum Thermal Resistance

 $T_{amb} = 25^{\circ}\text{C}$, unless otherwise specified

Parameter	Test Conditions	Symbol	Value	Unit
Channel ambient	on glass fibre printed board (40 x 25 x 1.5) mm ³ plated with 35 μm Cu	R_{thChA}	450	K/W

Electrical DC Characteristics

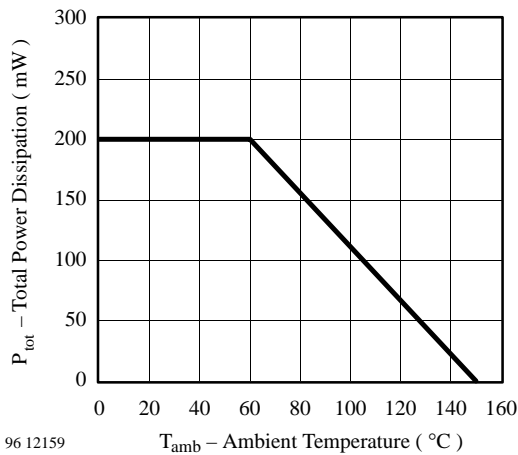
$T_{amb} = 25^{\circ}\text{C}$, unless otherwise specified

Parameter	Test Conditions	Type	Symbol	Min	Typ	Max	Unit
Drain - source breakdown voltage	$I_D = 10 \mu\text{A}$, $-V_{G1S} = -V_{G2S} = 4 \text{ V}$		$V_{(BR)DS}$	20			V
Gate 1 - source breakdown voltage	$\pm I_{G1S} = 10 \text{ mA}$, $V_{G2S} = V_{DS} = 0$		$\pm V_{(BR)G1SS}$	8		14	V
Gate 2 - source breakdown voltage	$\pm I_{G2S} = 10 \text{ mA}$, $V_{G1S} = V_{DS} = 0$		$\pm V_{(BR)G2SS}$	8		14	V
Gate 1 - source leakage current	$\pm V_{G1S} = 5 \text{ V}$, $V_{G2S} = V_{DS} = 0$		$\pm I_{G1SS}$			50	nA
Gate 2 - source leakage current	$\pm V_{G2S} = 5 \text{ V}$, $V_{G1S} = V_{DS} = 0$		$\pm I_{G2SS}$			50	nA
Drain current	$V_{DS} = 15 \text{ V}$, $V_{G1S} = 0$, $V_{G2S} = 4 \text{ V}$	BF964S	I_{DSS}	4		18	mA
		BF964SA	I_{DSS}	4		10.5	mA
		BF964SB	I_{DSS}	9.5		18	mA
Gate 1 - source cut-off voltage	$V_{DS} = 15 \text{ V}$, $V_{G2S} = 4 \text{ V}$, $I_D = 20 \mu\text{A}$		$-V_{G1S(OFF)}$			2.5	V
Gate 2 - source cut-off voltage	$V_{DS} = 15 \text{ V}$, $V_{G1S} = 0$, $I_D = 20 \mu\text{A}$		$-V_{G2S(OFF)}$			2.0	V

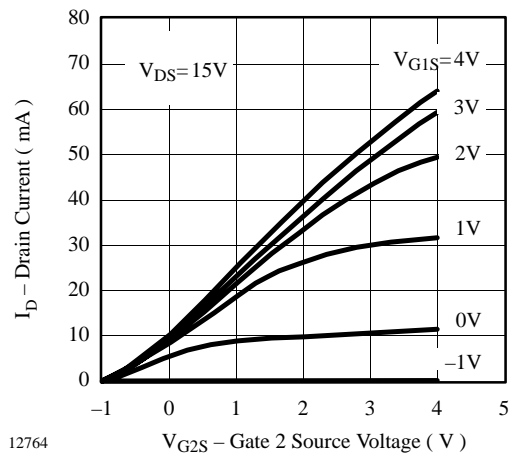
Electrical AC Characteristics

$V_{DS} = 15 \text{ V}$, $I_D = 10 \text{ mA}$, $V_{G2S} = 4 \text{ V}$, $f = 1 \text{ MHz}$, $T_{amb} = 25^{\circ}\text{C}$, unless otherwise specified

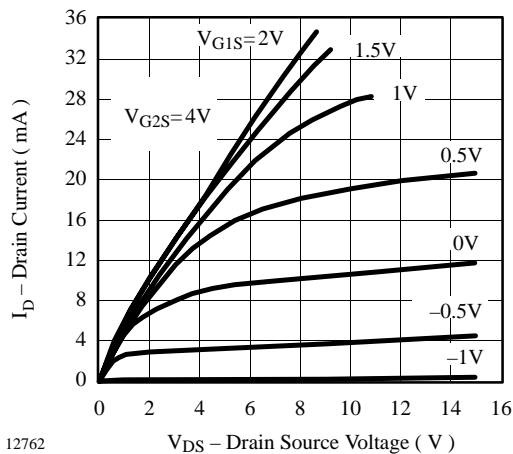
Parameter	Test Conditions	Symbol	Min	Typ	Max	Unit
Forward transadmittance		$ y_{21s} $	15	18.5		mS
Gate 1 input capacitance		C_{issg1}		2.5	3.0	pF
Gate 2 input capacitance	$V_{G1S} = 0$, $V_{G2S} = 4 \text{ V}$	C_{issg2}		1.2		pF
Feedback capacitance		C_{rss}		25	35	fF
Output capacitance		C_{oss}		1.0	1.3	pF
Power gain	$G_S = 2 \text{ mS}$, $G_L = 0.5 \text{ mS}$, $f = 200 \text{ MHz}$	G_{ps}		25		dB
AGC range	$V_{G2S} = 4 \text{ to } -2 \text{ V}$, $f = 200 \text{ MHz}$	ΔG_{ps}	50			dB
Noise figure	$G_S = 2 \text{ mS}$, $G_L = 0.5 \text{ mS}$, $f = 200 \text{ MHz}$	F		1.0		dB

Typical Characteristics ($T_{amb} = 25^{\circ}\text{C}$ unless otherwise specified)


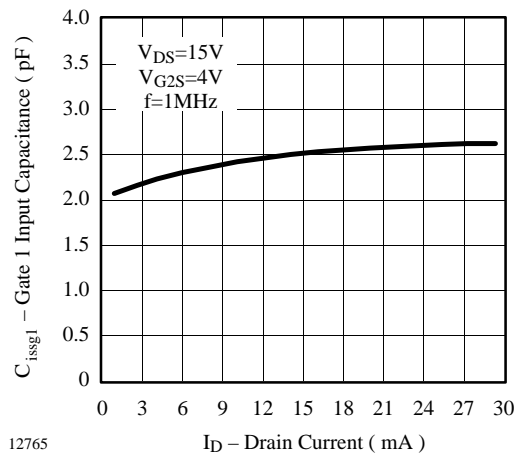
96 12159

Figure 1. Total Power Dissipation vs. Ambient Temperature


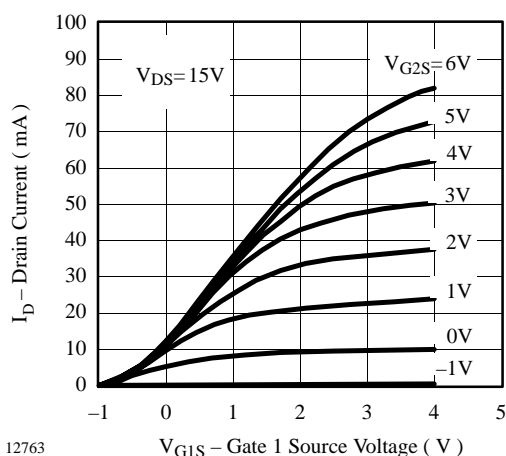
12764

Figure 4. Drain Current vs. Gate 2 Source Voltage


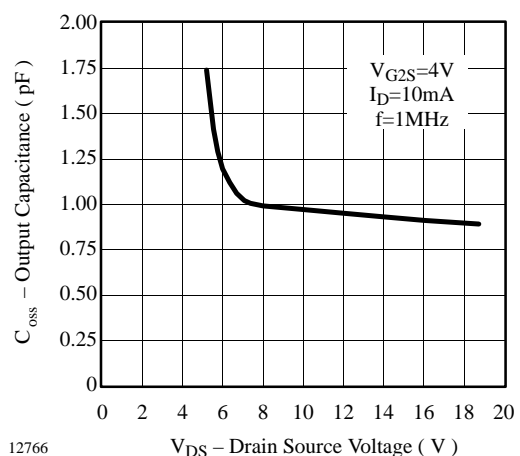
12762

Figure 2. Drain Current vs. Drain Source Voltage


12765

Figure 5. Gate 1 Input Capacitance vs. Drain Current


12763

Figure 3. Drain Current vs. Gate 1 Source Voltage


12766

Figure 6. Output Capacitance vs. Drain Source Voltage

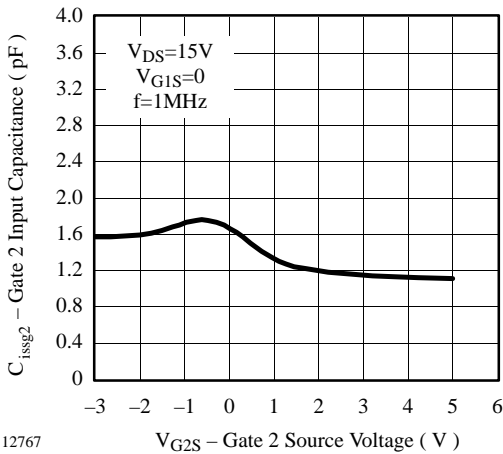


Figure 7. Gate 2 Input Capacitance vs. Gate 2 Source Voltage

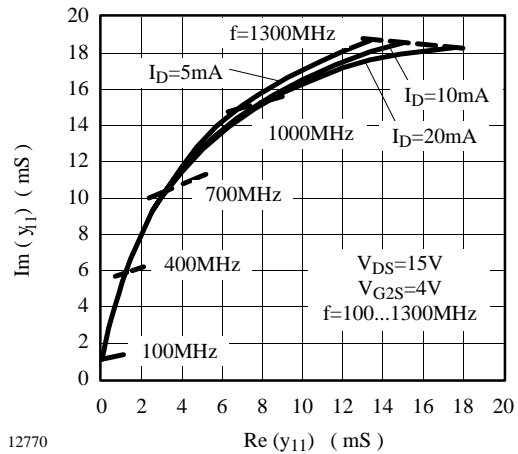


Figure 10. Short Circuit Input Admittance

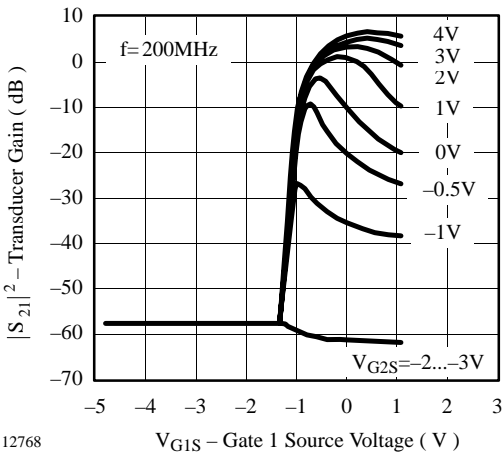


Figure 8. Transducer Gain vs. Gate 1 Source Voltage

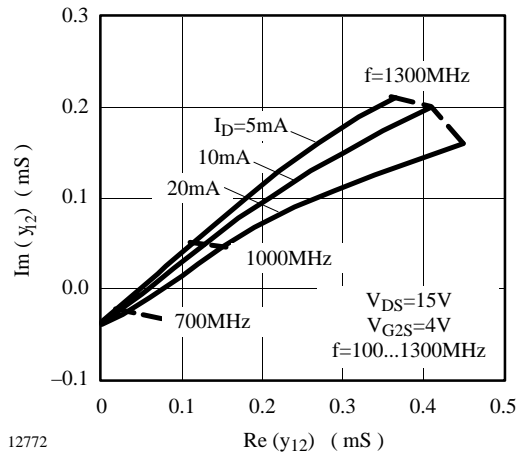


Figure 11. Short Circuit Reverse Transfer Admittance

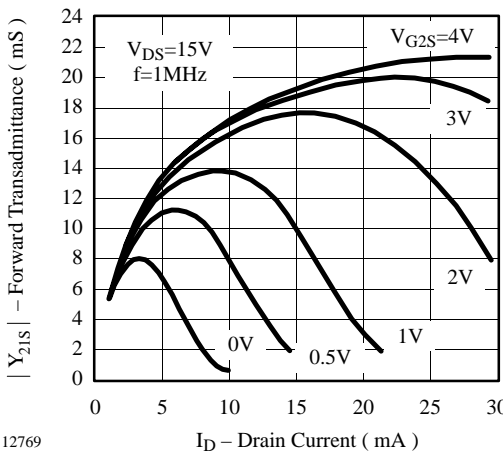


Figure 9. Forward Transadmittance vs. Drain Current

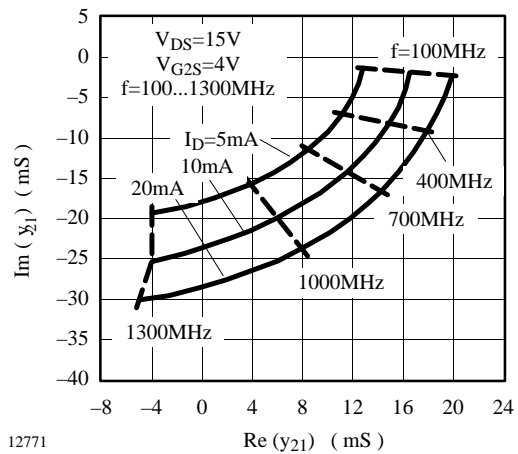
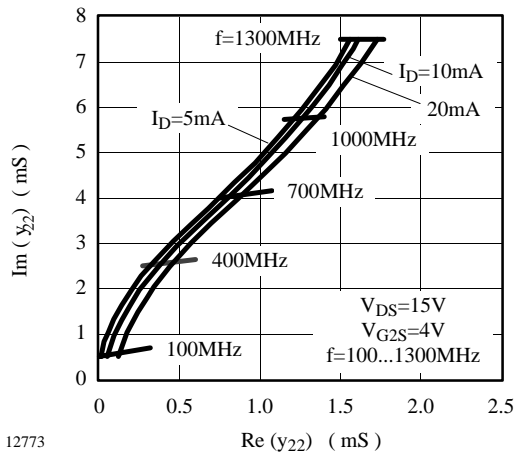


Figure 12. Short Circuit Forward Transfer Admittance



12773

Figure 13. Short Circuit Output Admittance

$V_{DS} = 15 \text{ V}$, $I_D = 5 \text{ to } 20 \text{ mA}$, $V_{G2S} = 4 \text{ V}$, $Z_0 = 50 \Omega$

S_{11}

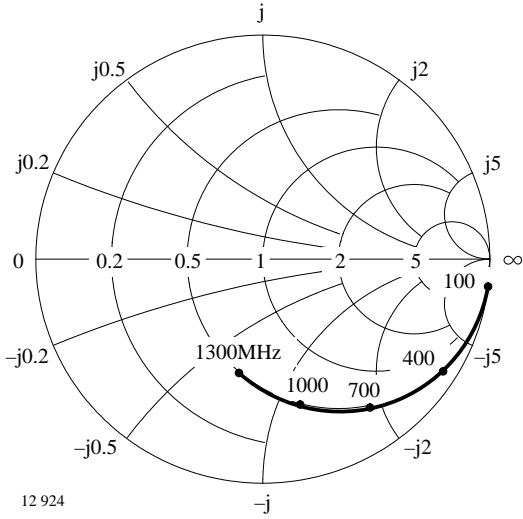


Figure 14. Input reflection coefficient

S_{12}

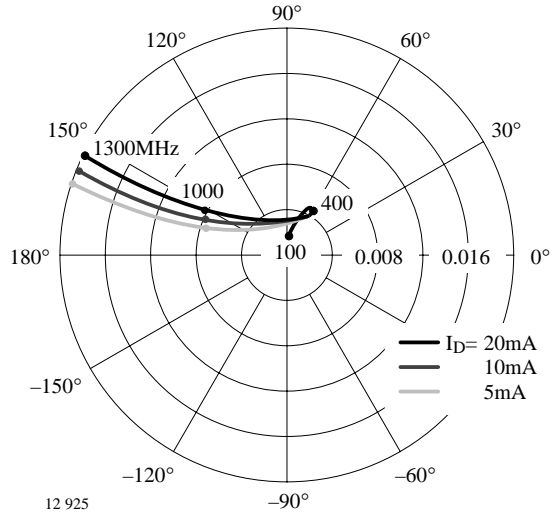


Figure 16. Reverse transmission coefficient

S_{21}

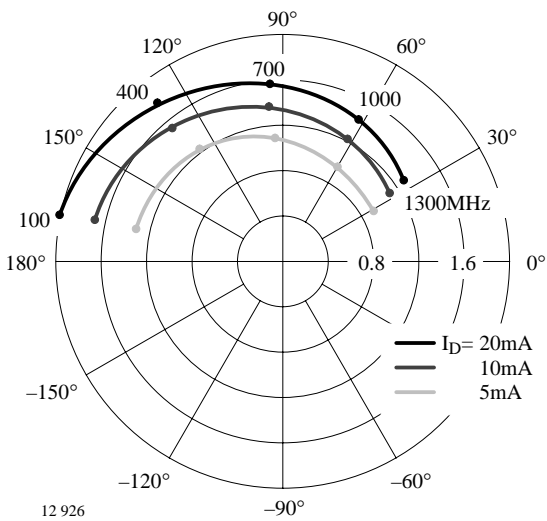


Figure 15. Forward transmission coefficient

S_{22}

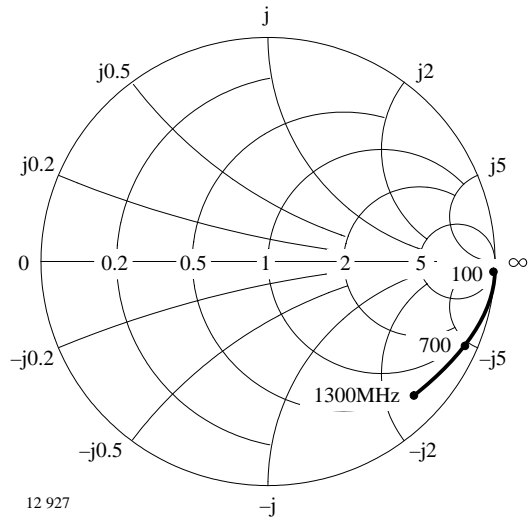
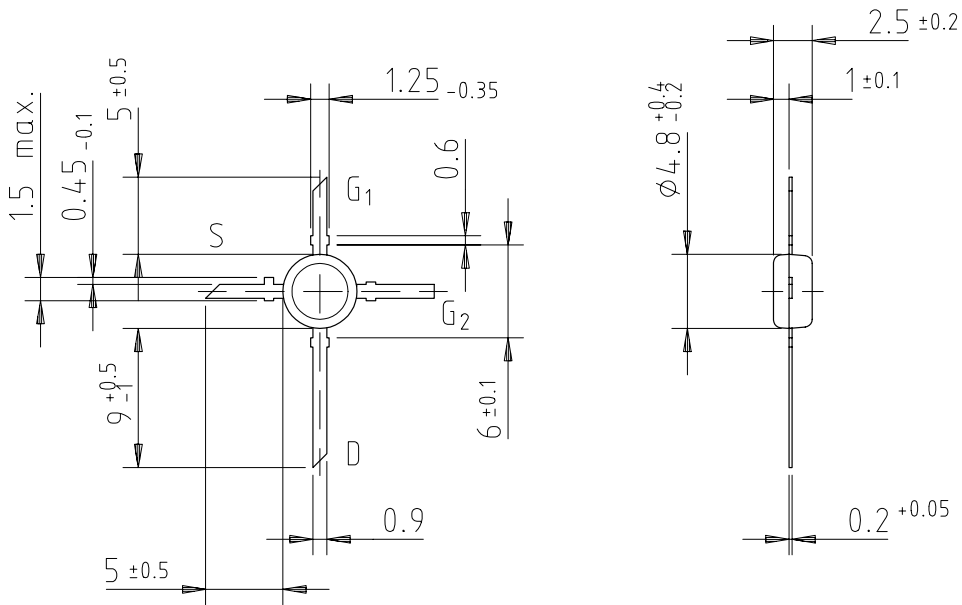
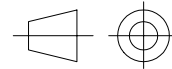


Figure 17. Output reflection coefficient

Dimensions in mm



96 12242



technical drawings
according to DIN
specifications

Ozone Depleting Substances Policy Statement

It is the policy of **Vishay Semiconductor GmbH** to

1. Meet all present and future national and international statutory requirements.
2. Regularly and continuously improve the performance of our products, processes, distribution and operating systems with respect to their impact on the health and safety of our employees and the public, as well as their impact on the environment.

It is particular concern to control or eliminate releases of those substances into the atmosphere which are known as ozone depleting substances (ODSs).

The Montreal Protocol (1987) and its London Amendments (1990) intend to severely restrict the use of ODSs and forbid their use within the next ten years. Various national and international initiatives are pressing for an earlier ban on these substances.

Vishay Semiconductor GmbH has been able to use its policy of continuous improvements to eliminate the use of ODSs listed in the following documents.

1. Annex A, B and list of transitional substances of the Montreal Protocol and the London Amendments respectively
2. Class I and II ozone depleting substances in the Clean Air Act Amendments of 1990 by the Environmental Protection Agency (EPA) in the USA
3. Council Decision 88/540/EEC and 91/690/EEC Annex A, B and C (transitional substances) respectively.

Vishay Semiconductor GmbH can certify that our semiconductors are not manufactured with ozone depleting substances and do not contain such substances.

We reserve the right to make changes to improve technical design and may do so without further notice.

Parameters can vary in different applications. All operating parameters must be validated for each customer application by the customer. Should the buyer use Vishay-Telefunken products for any unintended or unauthorized application, the buyer shall indemnify Vishay-Telefunken against all claims, costs, damages, and expenses, arising out of, directly or indirectly, any claim of personal damage, injury or death associated with such unintended or unauthorized use.

Vishay Semiconductor GmbH, P.O.B. 3535, D-74025 Heilbronn, Germany
Telephone: 49 (0) 7131 67 2831, Fax number: 49 (0) 7131 67 2423

Ceramic FM Discriminator

SFECV10M7CQ0C01-R0

Home Products Product Details

Please be sure to read these general terms of use, before using this product.

SFECV10M7CQ0C01-R0

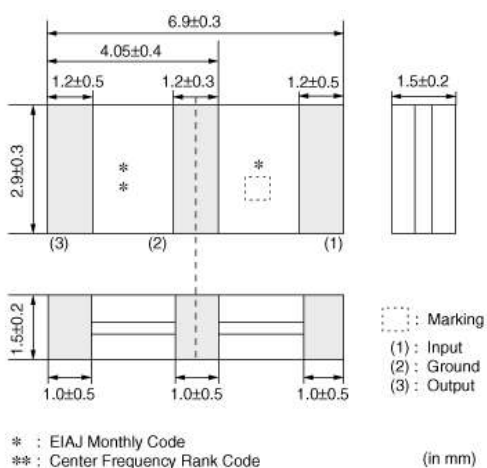
Filters > Ceramic Filters (CERAFIL®) > Filters

In Production ?

Production Start Date : 12/1/1995

RoHS REACH ?

Appearance & Shape



Specifications

Operating Temperature Range	-20°C to 80°C
Shape	SMD
Elements	2
Center Frequency	10.700MHz
Center Frequency Tolerance	±40kHz

Nominal Center Value	No
3dB Bandwidth	500kHz±40kHz
Stop Bandwidth	950kHz
Area of Stop Bandwidth	[within 20dB]
Spurious Attenuation	20dB[within 5MHz to fo]
Insertion Loss	2.0dB+2.0/-1.0dB(at minimum loss point)
Ripple	1.5dBmax.(at minimum loss point)
Input/Output Impedance	470Ω

Features

SFECV10M7 series for FM receivers are monolithic type ceramic filters that utilize the thickness expander mode of piezoelectric ceramics. SFECV series enable customers to make an AM/FM set very thin, and it can be useful to the total chip circuit.

Features

1. The piezoelectric element is sandwiched by heat resistant substrate, thus it has excellent mechanical strength, and it is suitable for automatic mounting.
2. Various bandwidths are available. Select a suitable type in accordance with the desired selectivity.
3. Operating Temperature Range: -20 to +80 (degrees C), Storage Temperature Range: -40 to +85 (degrees C)

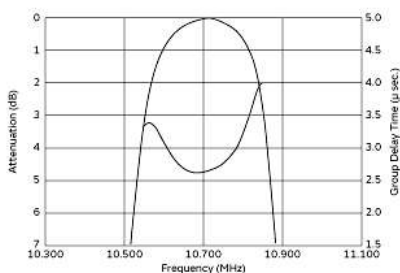
Applications

Other Usage	Audio Visual Equipment
-------------	------------------------

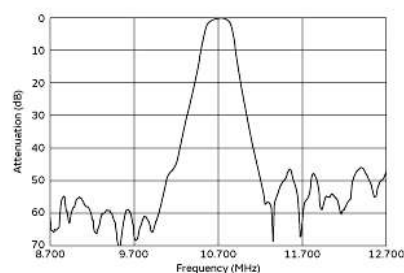
Packaging Information

Packaging	Specifications	Minimum Order Quantity
R0	180mm Embossed Tape	2000

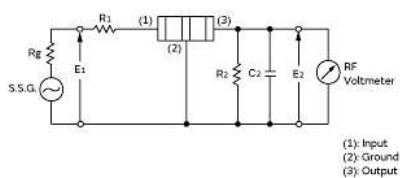
Product Data



Frequency Characteristics



Spurious Response



$R_g = 50\ \Omega$ $R_1 = 4200 \pm 5\%$ $R_2 = 4700 \pm 5\%$
 $C_2 = 10 \pm 2\ \text{pF}$ (Including stray capacitance and input capacitance of RF Voltmeter)
 E1: S.S.G. Output Voltage

Measurement Circuit

Recommended Contents



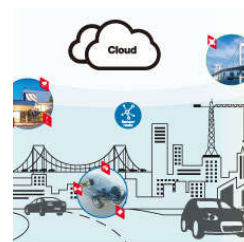
Automotive

These are Application Guides of Murata solution and products for Powertrain/Safety, HEV/PHEV/EV, Information/Comfort/Accessory and Bike/EV Bike.



Murata adds to lineup of isolated DC-DC converters

Murata Manufacturing Co., Ltd. has recently expanded its lineup of isolated DC-DC converters for Power over Ethernet (hereafter called PoE).



IoT & Murata Sensors

Murata's highly accurate, reliable and compact sensors feature low power consumption and are used to detect and acquire a variety of information concerning the

conditions and environments...

[Read more](#)

[Read more](#)

[Read more](#)

MAR SKY65016

DATA SHEET

SKY65016-70LF: 0.1 to 3.0 GHz InGaP Cascadable Amplifier

Applications

- Wireless infrastructure: WLAN, HLAN, DBS, broadband, cellular base stations
- Test instrumentation
- Cable television

Features

- Broadband frequency range: 0.1 to 3.0 GHz
- Small signal gain = 20 dB typical @ 2 GHz
- High OIP3: +27 dBm typical
- OP1dB = +14 dBm typical @ 2 GHz
- Input and output impedance: 50 Ω nominal
- Single, positive DC supply voltage
- SOT-89 (4-pin, 1.5 x 4.0 mm) package (MSL1, 260 °C per JEDEC J-STD-020)



Skyworks Green™ products are compliant with all applicable legislation and are halogen-free. For additional information, refer to *Skyworks Definition of Green™*, document number SQ04-0074.

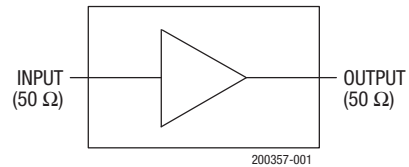


Figure 1. SKY65016-70LF Functional Block Diagram

Description

Skyworks SKY65016-70LF is a general purpose, broadband amplifier. The device is fabricated from Skyworks InGaP HBT process and packaged in a miniature Small Outline Transistor (SOT-89) package.

The device's 50 Ω input and output impedance allow it to be easily cascaded without external impedance matching networks. The typical –3 dB bandwidth of the SKY65016-70LF is 0.1 to 3.0 GHz.

A functional block diagram is provided in Figure 1. The device package and pinout are shown in Figure 2.

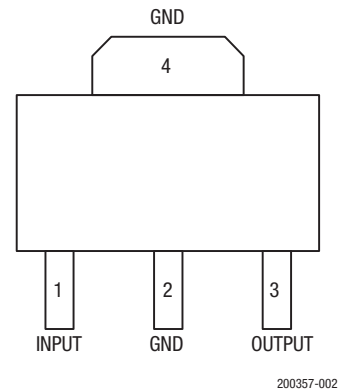


Figure 2. SKY65016-70LF Pinout (Top View)

Electrical and Mechanical Specifications

Signal pin assignments and functional pin descriptions are described in Table 1. The absolute maximum ratings of the SKY65016-70LF are provided in Table 2. Electrical specifications are provided in Table 3.

Typical performance characteristics of the SKY65016-70LF are illustrated in Figures 3 through 6.

Table 1. SKY65016-70LF Signal Descriptions

Pin	Name	Description
1	INPUT	RF input with 50 Ω nominal input impedance. An internally generated DC voltage is present at this pin, so an external DC block should be used to connect this pin to the external circuit.
2	GND	Ground
3	OUTPUT	RF output. DC supply voltage input and RF output with 50 Ω nominal output impedance. The nominal voltage required at this pin is listed in Table 3. Supply current is determined by an external resistor connected between the DC power supply and this pin.
4	GND	Ground

Table 2. SKY65016-70LF Absolute Maximum Ratings¹

Parameter	Symbol	Minimum	Maximum	Units
Supply voltage	V _S		5	V
RF input power	P _{IN}		+15	dBm
Supply current	I _S		120	mA
Power dissipation @ T _C = 25 °C	P _D		500	mW
Operating case temperature	T _C	-40	+85	°C
Storage temperature	T _{ST}	-65	+125	°C
Junction temperature	T _J		+150	°C
Thermal resistance	Θ _{JC}		70	°C/W
Electrostatic discharge: Charged Device Model (CDM), Class III Human Body Model (HBM), Class 1B Machine Model (MM), Class A	ESD		500 500 100	V V V

¹ Exposure to maximum rating conditions for extended periods may reduce device reliability. There is no damage to device with only one parameter set at the limit and all other parameters set at or below their nominal values. Exceeding any of the limits listed here may result in permanent damage to the device.

ESD HANDLING: *Although this device is designed to be as robust as possible, electrostatic discharge (ESD) can damage this device. This device must be protected at all times from ESD when handling or transporting. Static charges may easily produce potentials of several kilovolts on the human body or equipment, which can discharge without detection. Industry-standard ESD handling precautions should be used at all times.*

Table 3. SKY65016-70LF Electrical Specifications¹

($I_s = 40\text{ mA}$, $T_c = 25\text{ °C}$, $P_{IN} = -10\text{ dBm}$, Characteristic Impedance [Z_0] = $50\text{ }\Omega$, Unless Otherwise Noted)

Parameter	Symbol	Test Conditions	Min	Typ	Max	Units
Small signal gain	S ₂₁	@ 2 GHz	19	20	21	dB
3 dB gain bandwidth	BW _{3dB}		2.5	3.0		GHz
Noise Figure	NF	@ 2 GHz		4.8		dB
1 dB Output Compression Point	OP1dB	@ 2 GHz	+13	+14		dBm
Input and output VSWR	VSWR	0.1 to 5.0 GHz		1.9:1	2.0:1	–
3rd Order Output Intercept Point	OIP3	@ 2 GHz, $P_{IN} = 0\text{ dBm/tone}$, $\Delta f = 10\text{ MHz}$		+27		dBm
Operating voltage	V _D	Measured @ pin 3	3.2	3.5	3.7	V
Reverse isolation	S ₁₂	0.1 to 6.0 GHz		20		dB
Gain flatness		10 MHz to 3 GHz		±1.5		dB

¹ Performance is guaranteed only under the conditions listed in this table.

Typical Performance Characteristics

($I_s = 40\text{ mA}$, Characteristic Impedance [Z_0] = $50\text{ }\Omega$, Unless Otherwise Noted)

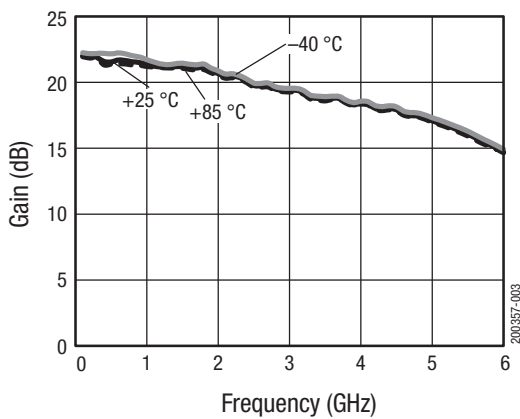


Figure 3. Small Signal Gain vs Frequency

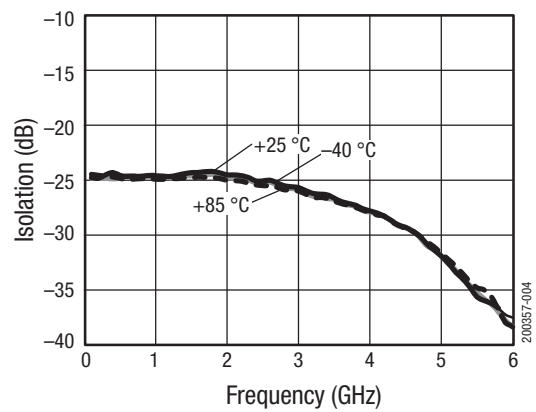


Figure 4. Isolation vs Frequency

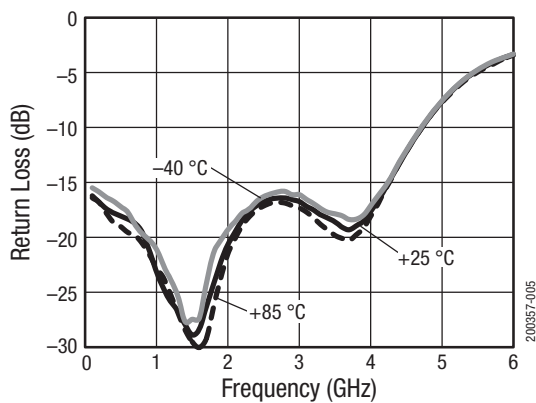


Figure 5. Input Return Loss vs Frequency

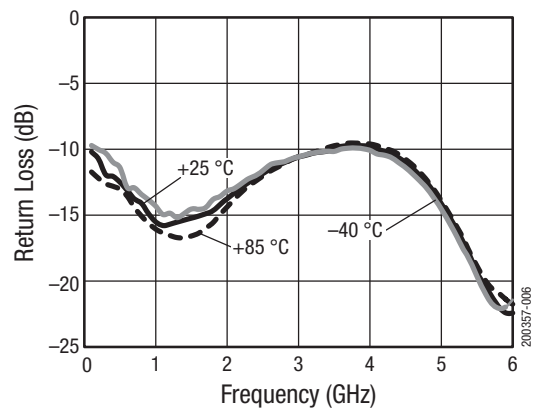


Figure 6. Output Return Loss vs Frequency

Theory of Operation

The SKY65016-70LF is a Darlington feedback amplifier that features a constant gain-bandwidth product for use as an RF gain block. It uses a circuit topology where two transistors are combined to form a configuration known as a Darlington pair. This transistor pair behaves like a single transistor with a current gain equivalent to the product of the current gain of the two transistors. Darlington transistors are connected in an emitter-follower configuration, while sharing the same collector contact.

The current amplified by the first transistor is amplified further by the second. This gives a high current gain (written β or h_{FE}), and takes less space than two discrete transistors in the same configuration. As RF gain blocks, Darlington pairs are offered as integrated packaged devices, usable DC to over 10 GHz. They exhibit good broadband matching into $50\ \Omega$ and tight performance distributions. The power supply for this amplifier should be a fixed current, I_S , rather than a fixed voltage. Due to the I-V characteristics of the base-emitter junction of each HBT, a small change in voltage or temperature can result in a large change in current. Therefore, it is better to supply the Darlington pair with a fixed current, rather than a fixed voltage to properly set the base voltages and the collector currents of each transistor in the Darlington pair. The values of resistors R2 and R3 are selected to set the base voltages and currents of the Darlington pair, as well as to establish the necessary feedback to set the input and output impedances of the amplifier.

Evaluation Board Description

The Skyworks SKY65016-70LF Evaluation Board is used to test the performance of the SKY65016-70LF cascaded amplifier. The Evaluation Board is shown in Figure 7. An Evaluation Board schematic is shown in Figure 8. Table 4 provides the Bill of Materials (BOM) for Evaluation Board components.

The input and output of the SKY65016-70LF are connected using $50\ \Omega$ microstrip transmission lines with DC blocking capacitors, C1 and C2, to the input and output SMA connectors, respectively.

The positive supply voltage, V_D , is connected to pin 3 (OUTPUT) of the amplifier using the decoupling network that consists of C4, L1, L2, and R1. The power supply current, I_S , must be limited

either by the current limit function of an external bench power supply or by replacing L3 with resistor R1, the value of which is given in shown in Table 5. The Evaluation Board is shipped with L3 in place, which shifts an in-band series resonance of the supply decoupling network out of band. For low frequency applications, R1 may be used to conveniently limit supply current on the Evaluation Board.

The Evaluation Board also contains a probe fixture that facilitates the direct measurement of the S-parameters. The probe fixture comprises a very short Co-Planar Waveguide (CPW) transmission line to pin 1 and an identical line to pin 3. The other two pins of the amplifier are grounded. The CPW transmission lines are compatible with ground-signal-ground wafer probe tips, which can be connected to the RF ports of a Vector Network Analyzer (VNA) using coaxial cables. The very small electrical length of these CPW transmission lines obviates the need to de-embed their effects from the S-parameters that are measured. The supply constant current must be applied using the bias tee, which is typically integrated into the VNA, and cascaded with the OUTPUT pin of the amplifier.

Evaluation Board Test Procedure

Use the following procedure to set up the SKY65016-70LF Evaluation Board for testing:

1. Option 1: Connect a 70 mA current supply to V_S . (V_S is labeled "Vcc" on the Evaluation Board)

Option 2: Connect a 5 V voltage supply to V_S , use the appropriate R1 value to set the supply current limit to 70 mA. See Current Limiting Resistor Values tables for other values of V_S .

2. Connect a signal generator to the RF signal input port. Set it to the desired RF frequency at a power level of -15 dBm or less to the Evaluation Board but do NOT enable the RF signal.
3. Connect a spectrum analyzer to the RF signal output port.
4. Enable the power supply.
5. Enable the RF signal.
6. Take measurements.

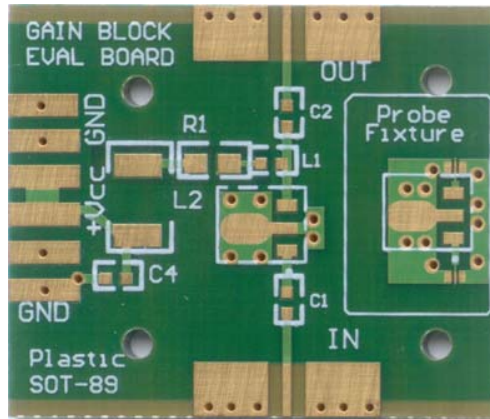
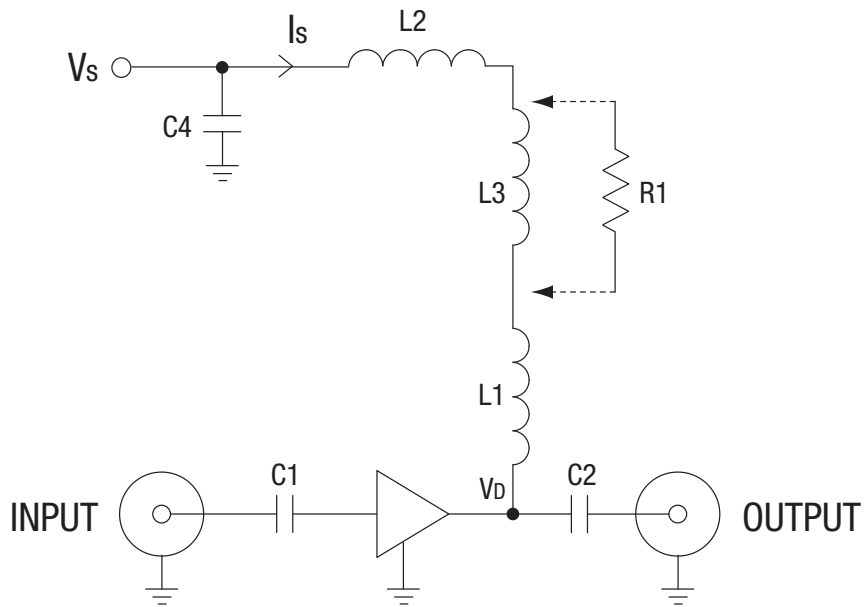


Figure 7. SKY65016-70LF Evaluation Board



200357-008

Figure 8. SKY65016-70LF Evaluation Board Schematic

Table 4. SKY65016-70LF Evaluation Board Bill of Materials (BOM)

Component	Value	Size	Part Number	Manufacturer
C1, C2, C4	47 nF	0603	GRM188R71E473K	Murata
L1	33 nH	0603	0603CS-33NX_LU	Coilcraft
L2	1600 Ω	1810	FBMH4525HM162N-T	Taiyo-Yuden
L3	110 nH	0805	0805CS-111X_L	Coilcraft
R1	See Table 5	0603	Variable	Variable

Table 5. Current Limiting Resistor Values

Supply Voltage V_s (V)	Value of R1 (Ω)	Minimum Power Dissipation Rating (mW)
4.0	13	125
4.6	28	125
5.0	38	125
6.0	63	125
8.0	113	250
9.0	138	500
10.0	163	500
12.0	213	500

Package Dimensions

Typical part markings for the SKY65016-70LF are shown in Figure 9. The PCB layout footprint for the SKY65016-70LF is provided in Figure 10. Package dimensions are provided in Figure 11, and tape and reel dimensions are shown in Figure 12.

Package and Handling Information

Instructions on the shipping container label regarding exposure to moisture after the container seal is broken must be followed. Otherwise, problems related to moisture absorption may occur when the part is subjected to high temperature during solder assembly.

The SKY65016-70LF is rated to Moisture Sensitivity Level 1 (MSL1) at 260 °C. It can be used for lead or lead-free soldering. For additional information, refer to the Skyworks Application Note, *Solder Reflow Information*, document number 200164.

Care must be taken when attaching this product, whether it is done manually or in a production solder reflow environment. Production quantities of this product are shipped in a standard tape and reel format.

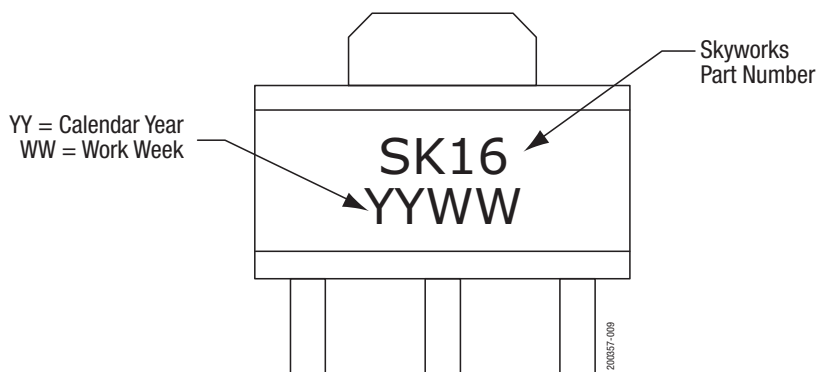


Figure 9. SKY65016-70LF Typical Part Markings

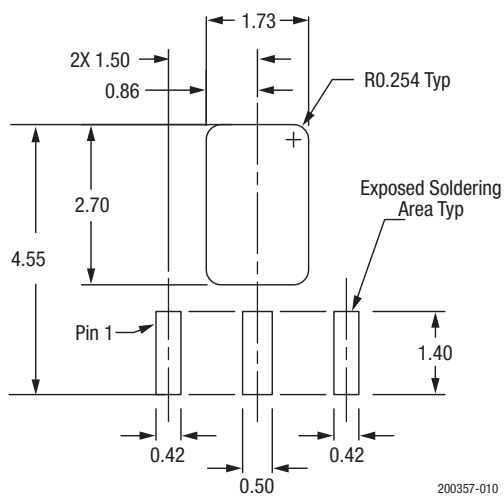
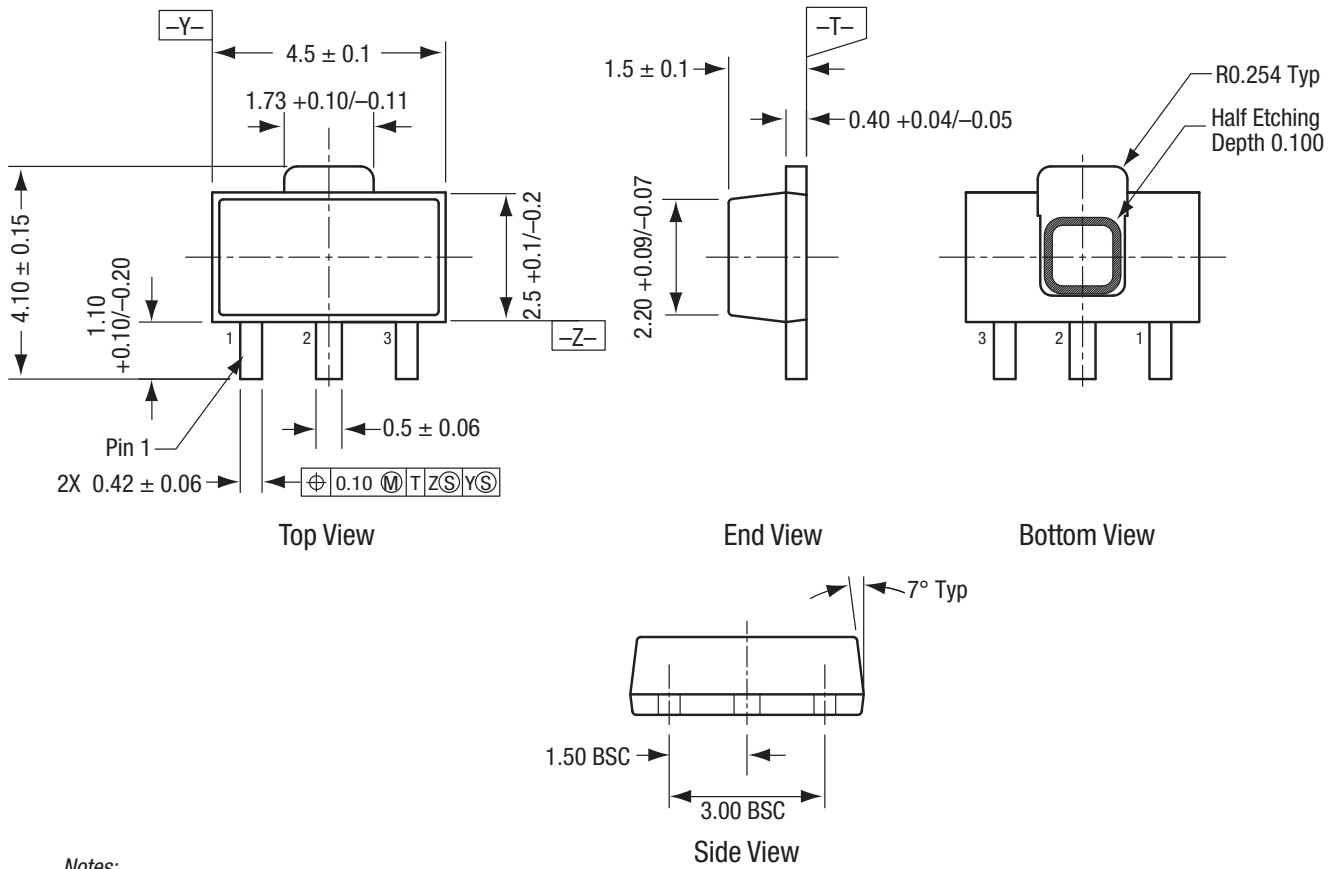


Figure 10. SKY65016-70LF PCB Layout Footprint

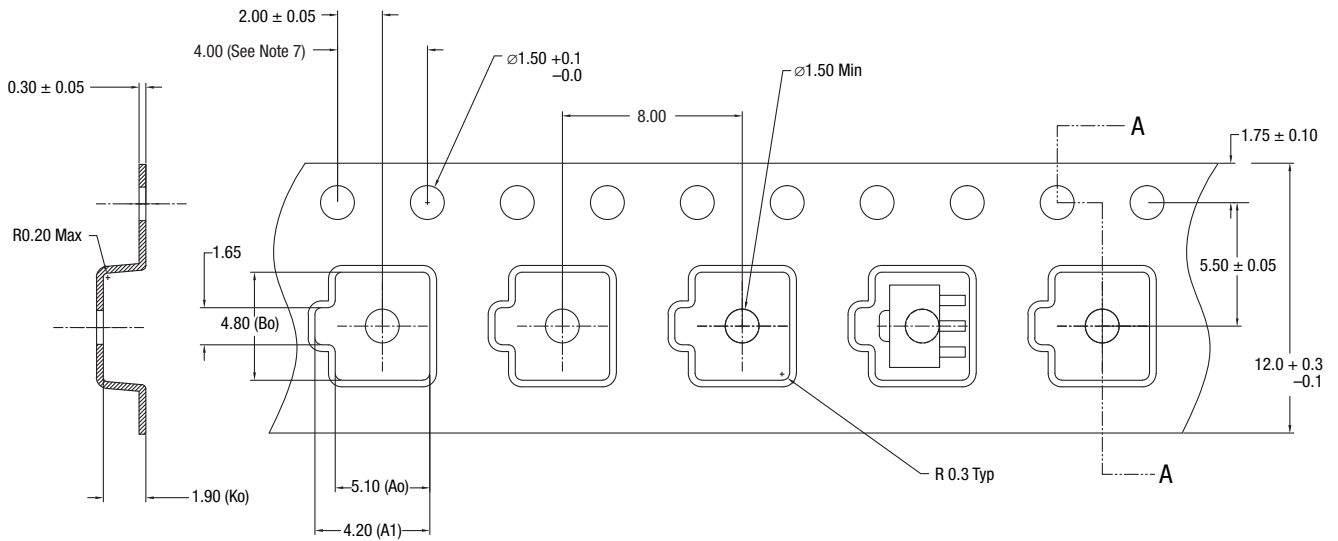


Notes:

1. All measurements are in millimeters.
2. Dimensions and tolerances according to ASME Y14.5M-1994.
3. Package dimension does not include mold protrusions or gate burrs.
Mold protrusions and gate burrs do not exceed 0.005" per end.
Body width dimension does not include interlead mold protrusions.
Interlead protrusions do not exceed 0.005" per side.
4. Leadwidth dimension does not include dambar protrusions.
Allowable protrusion does not exceed 0.002" total in excess of lead width dimension at maximum material condition.

200357-011

Figure 11. SKY65016-70LF Package Dimensions



Notes:

1. Carrier tapes must meet all requirements of Skyworks GP01-D233 procurement spec for tape and reel shipping.
2. Carrier tape material: black conductive polycarbonate or polystyrene.
3. Cover tape material: transparent conductive PSA.
Cover tape size: 9.2 mm width.
4. Typical ESD surface resistivity must meet all ESD requirements of Skyworks specified in GP01-D233.
5. Ao and Bo measurement point to be 0.30 mm from bottom pocket.
6. All measurements are in millimeters.
7. 10-sprocket hole pitch cumulative tolerance 0.2 mm.

200357-012

Figure 12. SKY65016-70LF Tape and Reel Dimensions

Ordering Information

Model Name	Ordering Part Number	Evaluation Board Part Number
SKY65016-70LF Low-Noise Amplifier	SKY65016-70LF	SKY65016-70EK1

Copyright © 2002-2006, 2012, 2013, 2016-2017 Skyworks Solutions, Inc. All Rights Reserved.

Information in this document is provided in connection with Skyworks Solutions, Inc. (“Skyworks”) products or services. These materials, including the information contained herein, are provided by Skyworks as a service to its customers and may be used for informational purposes only by the customer. Skyworks assumes no responsibility for errors or omissions in these materials or the information contained herein. Skyworks may change its documentation, products, services, specifications or product descriptions at any time, without notice. Skyworks makes no commitment to update the materials or information and shall have no responsibility whatsoever for conflicts, incompatibilities, or other difficulties arising from any future changes.

No license, whether express, implied, by estoppel or otherwise, is granted to any intellectual property rights by this document. Skyworks assumes no liability for any materials, products or information provided hereunder, including the sale, distribution, reproduction or use of Skyworks products, information or materials, except as may be provided in Skyworks Terms and Conditions of Sale.

THE MATERIALS, PRODUCTS AND INFORMATION ARE PROVIDED “AS IS” WITHOUT WARRANTY OF ANY KIND, WHETHER EXPRESS, IMPLIED, STATUTORY, OR OTHERWISE, INCLUDING FITNESS FOR A PARTICULAR PURPOSE OR USE, MERCHANTABILITY, PERFORMANCE, QUALITY OR NON-INFRINGEMENT OF ANY INTELLECTUAL PROPERTY RIGHT; ALL SUCH WARRANTIES ARE HEREBY EXPRESSLY DISCLAIMED. SKYWORKS DOES NOT WARRANT THE ACCURACY OR COMPLETENESS OF THE INFORMATION, TEXT, GRAPHICS OR OTHER ITEMS CONTAINED WITHIN THESE MATERIALS. SKYWORKS SHALL NOT BE LIABLE FOR ANY DAMAGES, INCLUDING BUT NOT LIMITED TO ANY SPECIAL, INDIRECT, INCIDENTAL, STATUTORY, OR CONSEQUENTIAL DAMAGES, INCLUDING WITHOUT LIMITATION, LOST REVENUES OR LOST PROFITS THAT MAY RESULT FROM THE USE OF THE MATERIALS OR INFORMATION, WHETHER OR NOT THE RECIPIENT OF MATERIALS HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGE.

Skyworks products are not intended for use in medical, lifesaving or life-sustaining applications, or other equipment in which the failure of the Skyworks products could lead to personal injury, death, physical or environmental damage. Skyworks customers using or selling Skyworks products for use in such applications do so at their own risk and agree to fully indemnify Skyworks for any damages resulting from such improper use or sale.

Customers are responsible for their products and applications using Skyworks products, which may deviate from published specifications as a result of design defects, errors, or operation of products outside of published parameters or design specifications. Customers should include design and operating safeguards to minimize these and other risks. Skyworks assumes no liability for applications assistance, customer product design, or damage to any equipment resulting from the use of Skyworks products outside of stated published specifications or parameters.

Skyworks and the Skyworks symbol are trademarks or registered trademarks of Skyworks Solutions, Inc., in the United States and other countries. Third-party brands and names are for identification purposes only, and are the property of their respective owners. Additional information, including relevant terms and conditions, posted at www.skyworksinc.com, are incorporated by reference.

Mixer MCA1-42+

Ceramic

Frequency Mixer WIDE BAND

MCA1-42+

Level 7 (LO Power+7 dBm) 1000 to 4200 MHz



CASE STYLE: DZ885

Maximum Ratings

Operating Temperature	-55°C to 100°C
Storage Temperature	-55°C to 100°C
RF Power	50 mW
IF Current	40 mA

Permanent damage may occur if any of these limits are exceeded.

Pin Connections

LO	10
RF	5
IF	3
GROUND	1,2,4,6,7,8,9

Features

- wide bandwidth, 1000 to 4200 MHz
- low conversion loss, 6.1 dB typ.
- excellent L-R isolation, 35 dB typ.
- LTCC double balanced mixer
- aqueous washable
- low cost
- low profile, 0.08"
- protected by US Patent 7,027,795

Applications

- cellular
- PCN
- fixed satellite
- WCDMA
- defense radar
- defense communications

+RoHS Compliant

The +Suffix identifies RoHS Compliance. See our web site for RoHS Compliance methodologies and qualifications

Reel Size	Devices/Reel
7"	10, 20, 50, 100, 200
13"	500, 1000

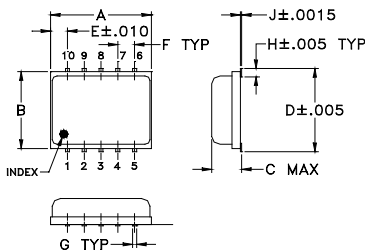
Recommended Replacement: MAC-42+

- Footprint Compatible
- MIL Level Reliability

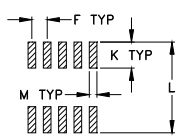


[Click here for data sheet](#)

Outline Drawing



PCB Land Pattern

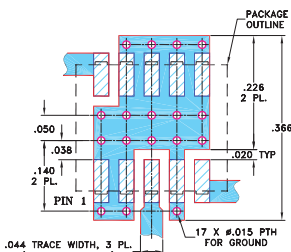


Suggested Layout, Tolerance to be within ±.002 (SEE NOTE BELOW)

Outline Dimensions (inch mm)

A	B	C	D	E	F	G
.30	.250	.085	.266	.050	.050	.012
7.62	6.35	2.16	6.76	1.27	1.27	0.30
H	J	K	L	M	wt	
.029	.004	.085	.296	.030	grams	
0.74	0.10	2.16	7.52	0.76	0.25	

Demo Board MCL P/N: TB-144 Suggested PCB Layout (PL-045)



- NOTES: 1. TRACE WIDTH IS SHOWN FOR ROGERS RO4350B WITH DIELECTRIC THICKNESS .020" ± .0015"; COPPER: 1/2 OZ. EACH SIDE. FOR OTHER MATERIALS TRACE WIDTH MAY NEED TO BE MODIFIED.
 2. BOTTOM SIDE OF THE PCB IS CONTINUOUS GROUND PLANE.
 ■ DENOTES PCB COPPER LAYOUT WITH SMOBC (SOLDER MASK OVER BARE COPPER)
 ■ DENOTES COPPER LAND PATTERN FREE OF SOLDER MASK

Notes

- A. Performance and quality attributes and conditions not expressly stated in this specification document are intended to be excluded and do not form a part of this specification document.
 B. Electrical specifications and performance data contained in this specification document are based on Mini-Circuit's applicable established test performance criteria and measurement instructions.
 C. The parts covered by this specification document are subject to Mini-Circuits standard limited warranty and terms and conditions (collectively, "Standard Terms"); Purchasers of this part are entitled to the rights and benefits contained therein. For a full statement of the Standard Terms and the exclusive rights and remedies thereunder, please visit Mini-Circuits' website at www.minicircuits.com/MCLStore/terms.jsp

Electrical Specifications (T_{AMB} = -55°C to 100°C)

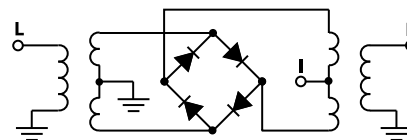
FREQUENCY (MHz)		CONVERSION LOSS (dB)			LO-RF ISOLATION (dB)		LO-IF ISOLATION (dB)		IP3 at center band (dBm)
LO/RF f _L -f _U	IF	\bar{X}	σ	Max.	Typ.	Min.	Typ.	Min.	Typ.
1000-4200	DC-1500	6.1	0.1	8.9	35	23	20	12	10

1 dB COMPR. +1 dBm typ.

Typical Performance Data

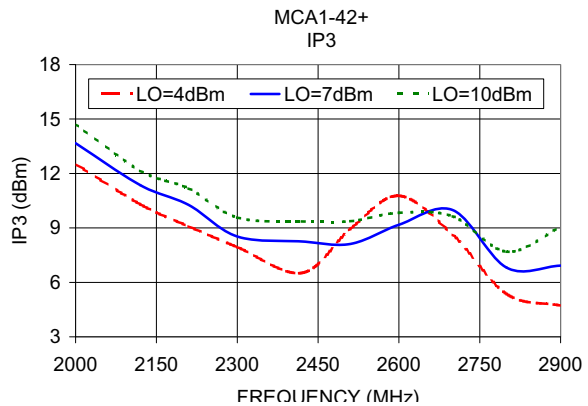
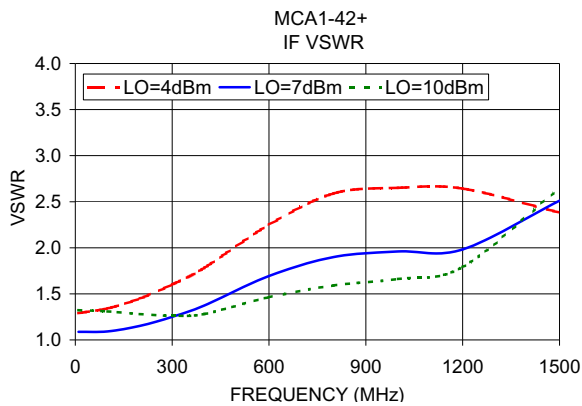
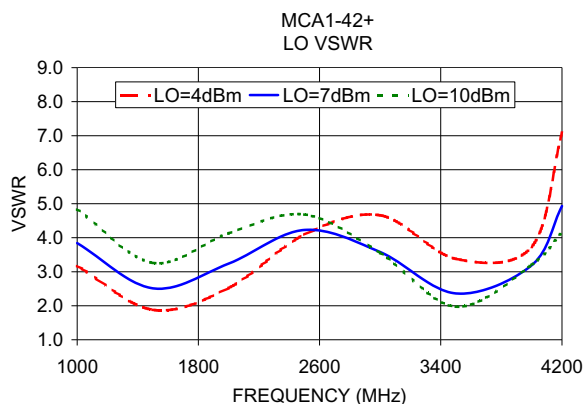
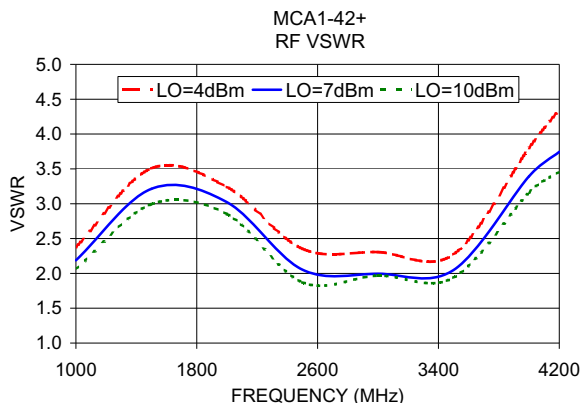
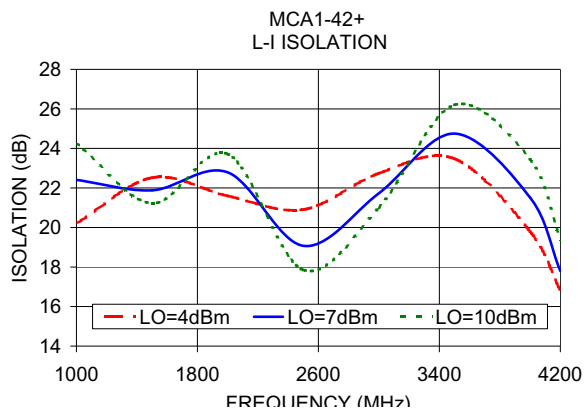
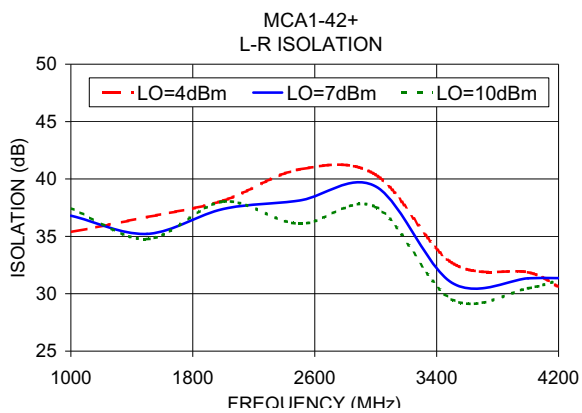
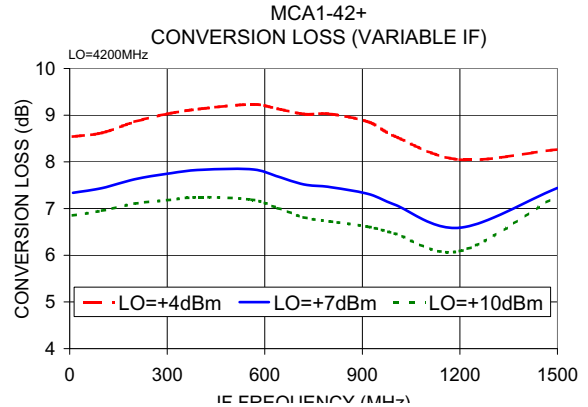
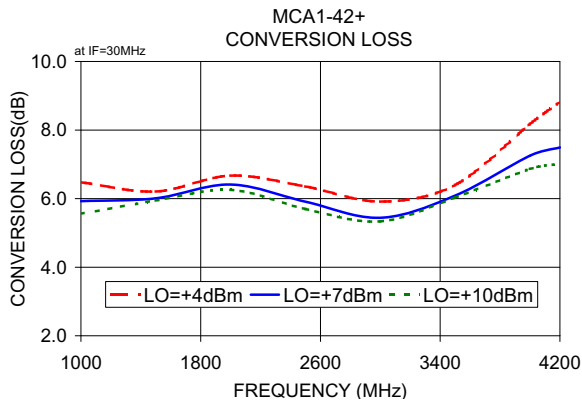
Frequency (MHz)		Conversion Loss (dB)	Isolation L-R (dB)	Isolation L-I (dB)	VSWR RF Port (:1)	VSWR LO Port (:1)
RF	LO	LO +7dBm	LO +7dBm	LO +7dBm	LO +7dBm	LO +7dBm
1000.00	1030.00	5.93	36.80	22.41	2.19	3.84
1500.00	1530.00	6.01	35.22	21.88	3.21	2.51
2000.00	2030.00	6.41	37.39	22.79	3.02	3.24
2500.00	2530.00	5.91	38.13	19.07	2.05	4.23
3000.00	3030.00	5.44	39.35	21.73	2.00	3.58
3500.00	3530.00	6.09	30.96	24.75	2.05	2.36
4000.00	4030.00	7.25	31.34	21.51	3.39	3.19
4200.00	4230.00	7.49	31.37	17.80	3.74	4.93

Electrical Schematic



www.minicircuits.com P.O. Box 350166, Brooklyn, NY 11235-0003 (718) 934-4500 sales@minicircuits.com

REV. G
 M151107
 ED-10107/2
 MCA1-42+
 DJ/RS/CP/AM
 160727
 Page 1 of 2



Notes

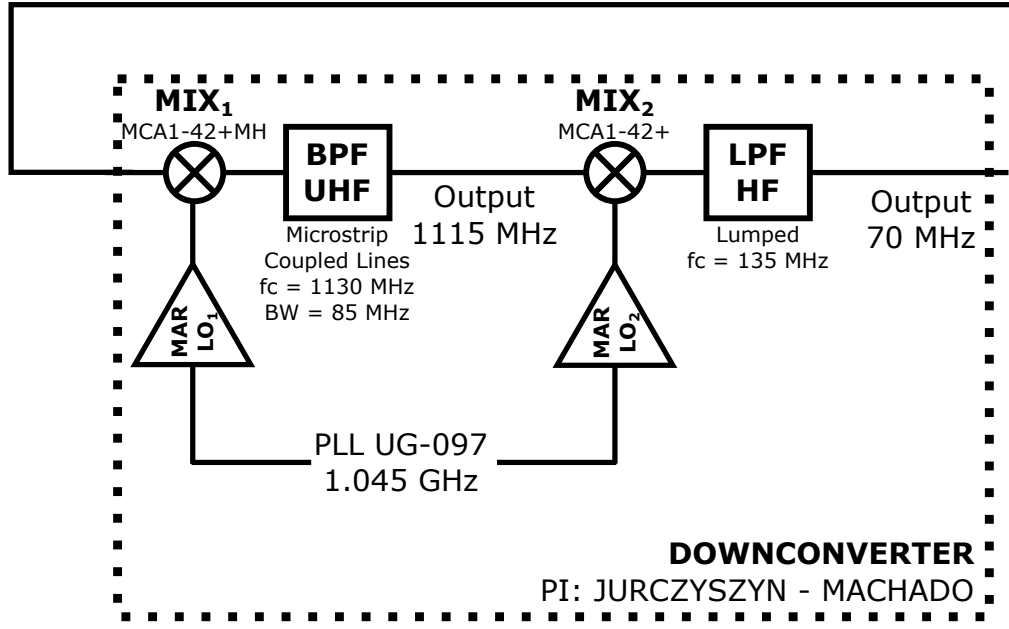
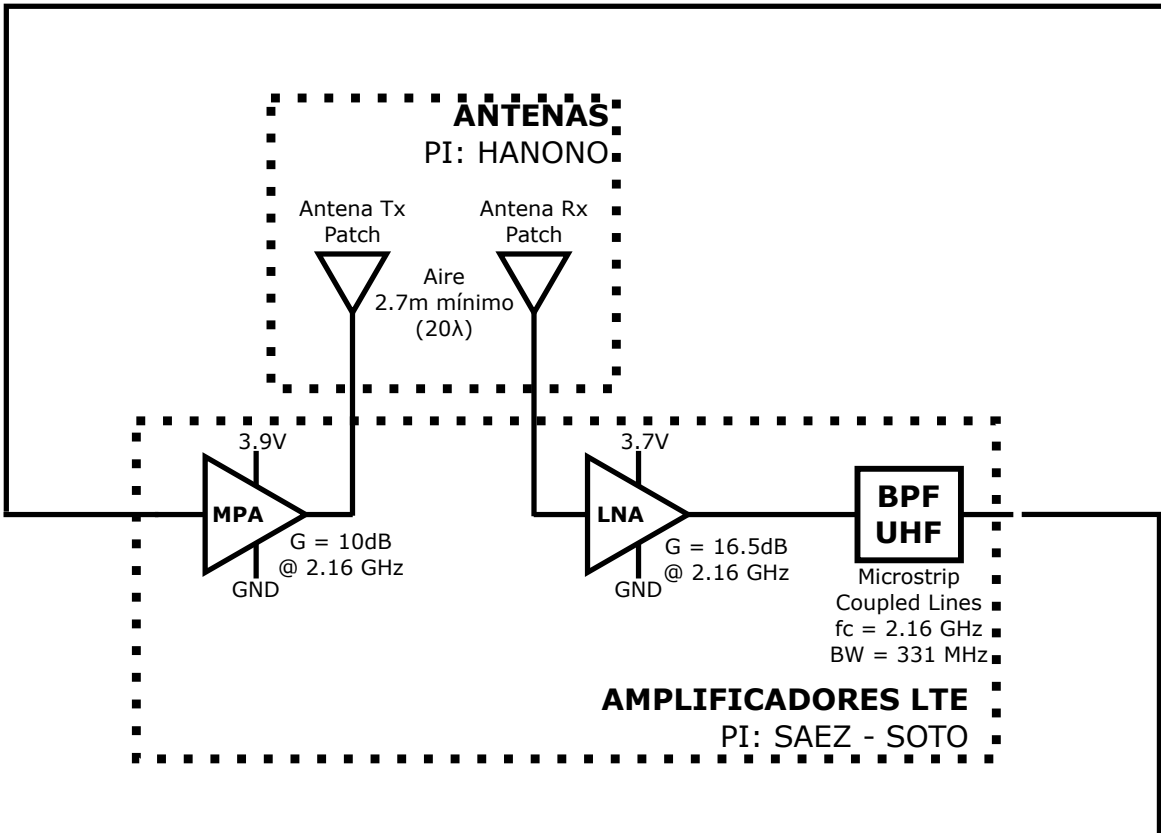
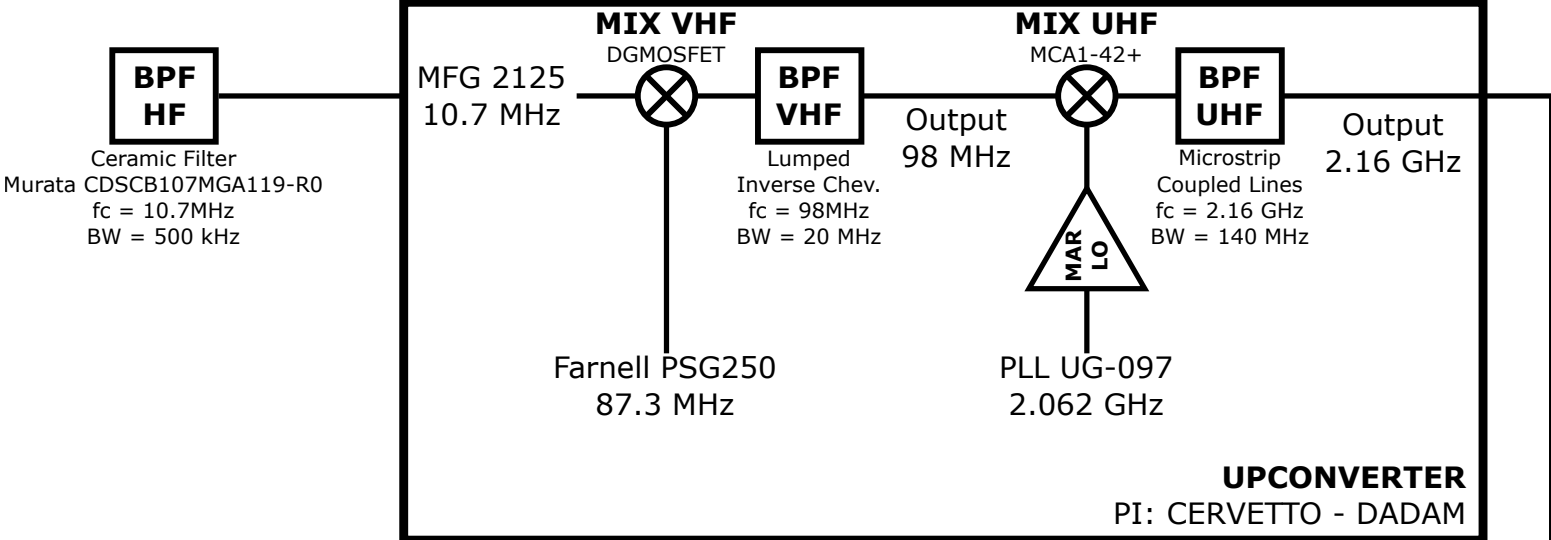
- A. Performance and quality attributes and conditions not expressly stated in this specification document are intended to be excluded and do not form a part of this specification document.
- B. Electrical specifications and performance data contained in this specification document are based on Mini-Circuit's applicable established test performance criteria and measurement instructions.
- C. The parts covered by this specification document are subject to Mini-Circuits standard limited warranty and terms and conditions (collectively, "Standard Terms"); Purchasers of this part are entitled to the rights and benefits contained therein. For a full statement of the Standard Terms and the exclusive rights and remedies thereunder, please visit Mini-Circuits' website at www.minicircuits.com/MCLStore/terms.jsp



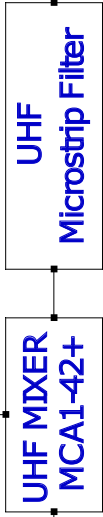
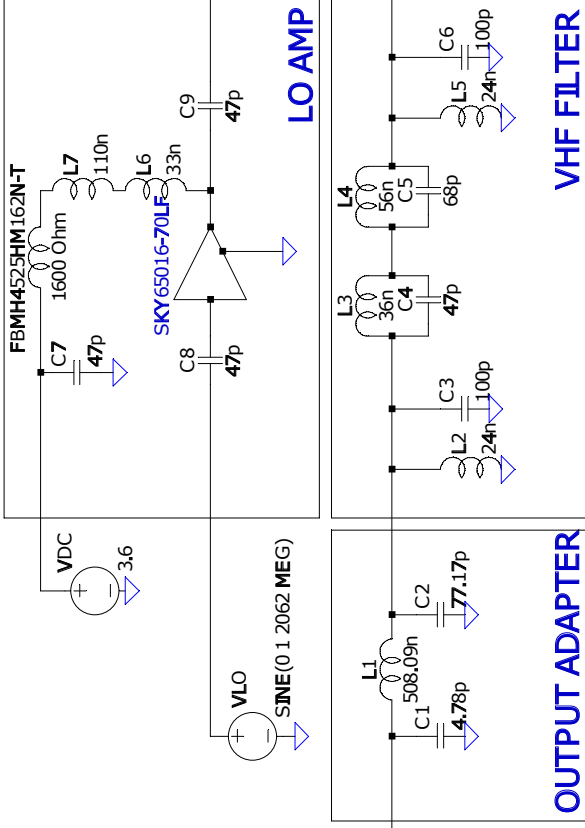
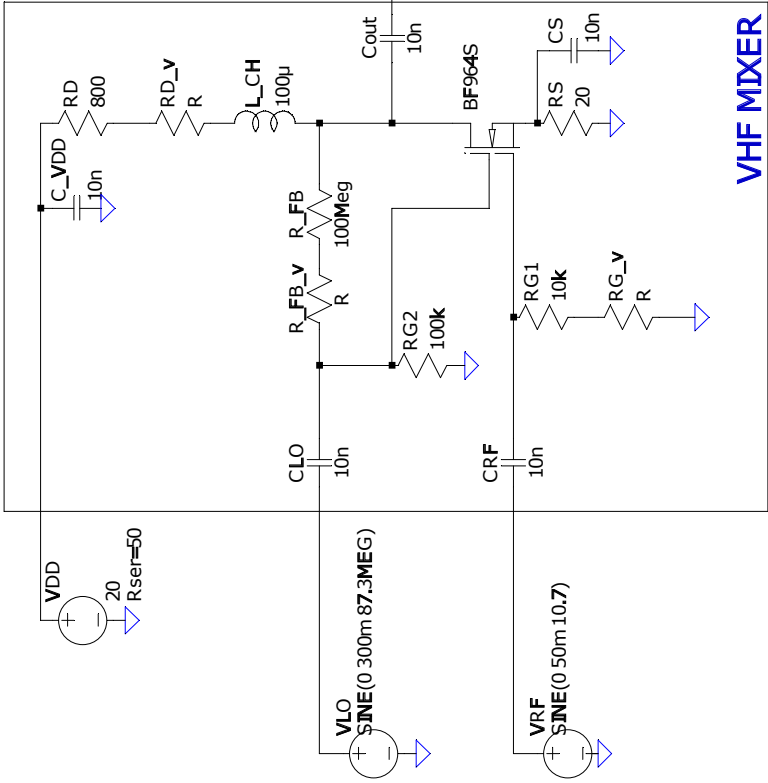
Parte VIII

Anexo II: Esquemas Generales

Esquema



Circuito



Parte IX

Anexo del Proyecto Integrador

Solicitud de Aprobación de Tema



Facultad de Ciencias Exactas, Físicas y Naturales

AREA INGENIERÍA

ESCUELA DE ELECTRONICA

C.C. 755 - Correo Central - 5000 - CÓRDOBA

Tel. Directo (0351) 33-4147 int 110

Conmutador: 433-4141 y 33-4152 - Interno 10

Sr. Director de la Escuela de Ingeniería Electrónica
Ing.: RODRIGO BRUNI

Me dirijo a Ud. a fin de solicitar la **aprobación del tema del Proyecto Integrador (PI)** que propongo a continuación:

NOMBRE DEL PROYECTO: UP CONVERTER DE HF A UHF PARA APLICACIONES LTE

DESCRIPCION: En ANEXO

DESARROLLO DE PROTOTIPO: SI

AREA TEMATICA DEL PI: *Comunicaciones, Analógica*

ASIGNATURAS: ELECTRÓNICA ANALÓGICA III, TEORÍA DE LAS TELECOMUNICACIONES, ANÁLISIS MATEMÁTICO III

EL P.I. TIENE UN IMPACTO SOCIAL DIRECTO: *NO*

EL P.I. TIENE UN IMPACTO AMBIENTAL DIRECTO: *NO*

Director de PI

Nombre: José Luis Amado

Cargo: Profesor Asistente de Electrónica Analógica III

Dirección Personal o Laboral: Av. Vélez Sarfield 1571

Tel: 3514684835

eMail: jose.amado@unc.edu.ar

Firma del Director:

Datos del Estudiante**Nombre y Apellido:** Federico Tomás Dadam**Matrícula:** 38158895**Materias que faltan aprobar:** N/A**Dirección:** Felipe de Albornoz 2922**Localidad:** Córdoba **Provincia:** Córdoba**e-mail:** federicodadam@gmail.com**Teléfono:** 3515915525**Firma:****Datos del Estudiante****Nombre y Apellido:** Rodrigo Horacio Cervetto**Matrícula:** 38417921**Materias que faltan aprobar:** N/A**Dirección:** Bv. Illia 620**Localidad:** Córdoba **Provincia:** Córdoba**e-mail:** rodricer14@gmail.com**Teléfono:** 3518063961**Firma:**

Objetivo General: En el marco de la realización de un sistema funcional analógico de radiocomunicaciones emprendido por el LRFyM, nos proponemos continuar el desarrollo del sistema realizando un prototipo del bloque mezclador elevador de frecuencia para el transmisor. Se busca realizar un diseño que aplique los conocimientos adquiridos durante la carrera de ingeniería electrónica y que tenga un costo acotado.

Objetivos Específicos:

Analizar los requerimientos de cada uno de los dos bloques mezcladores y dos filtros del sistema, en base a las especificaciones de los bloques ya realizados y estableciendo especificaciones coherentes para los bloques a realizar.

Diseñar distintas alternativas de implementación en base a lo propuesto por las fuentes bibliográficas.

Comparar distintas alternativas de implementación de cada uno de los bloques necesarios para la conversión de frecuencias.

Seleccionar y simular la alternativa seleccionada de cada uno de los cuatro bloques para corroborar su correcto desempeño.

Implementar la alternativa seleccionada de cada bloque en un prototipo físico funcional

Medir el desempeño de cada bloque por separado y contrastar con los resultados de simulación.

Medir el desempeño de los bloques en conjunto.

Antecedentes de Proyectos similares: En el mismo laboratorio se ha realizado un downconverter que forma parte del mismo sistema, con la diferencia que se encuentra en el receptor del radioenlace.

Duración y Fases de las tareas previstas: En ANEXO

Metodología

Lugar previsto de realización: Laboratorio de Radiofrecuencias y Microondas de la Facultad de Ciencias Exactas Físicas y Naturales de la Universidad Nacional de Córdoba

Requerimiento de Instrumental y equipos: Analizador de espectros, generadores de RF, estación de soldado, generadores de señal, osciloscopios.

Inversión estimativa prevista por el alumno: ARS \$4000

Apoyo Económico externo a la Facultad: ARS \$0

Referencias Bibliográficas o de Software

Estado sólido en ingeniería de Radiocomunicaciones. Helbert L. Krauss, Charles L. Bostian y Frederick H. Raab. Segunda Edición. Limusa, 2004.

Nonlinear Microwave and RF Circuits. Stephen A. Maas. Second Edition. Artech House, Inc . 2003

Microwave mixers. Stephen A. Maas. Second Edition. Artech House, Inc. 2003.

Microwave Engineering. David M. Pozar. Fourth Edition. 2012. John Wiley & Sons.

RF Microelectronics. Behzad Razavi. Second Edition. 2012. Pearson Education.

Software:

LTSpice XVII. 2019

Keysight's Advance Design System 2016.01

Altium Designer 16.0.0

Recibido Cátedra PI

Firma

Córdoba, / / .

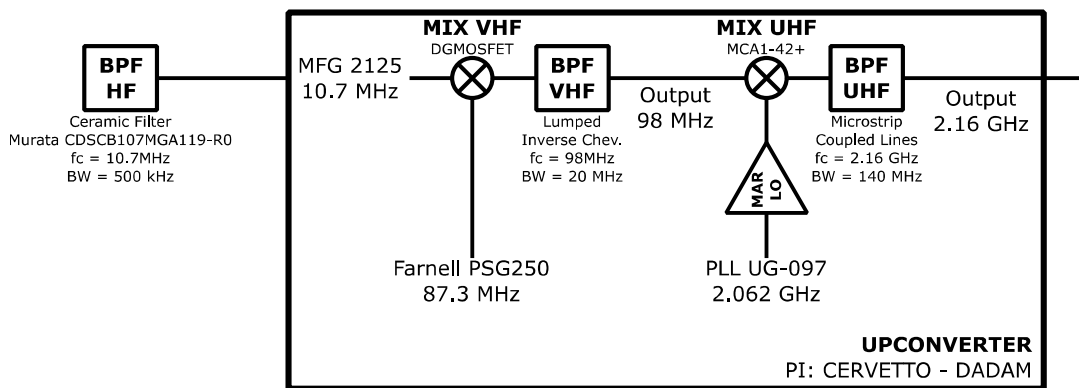
ANEXO

1. Descripción Detallada del Proyecto

Este proyecto integrador forma parte de una serie de desarrollos que han tenido lugar en el LRFyM con el objetivo de que estudiantes de grado implementen un radioenlace funcional. En tres proyectos integradores anteriores se ha desarrollado en enlace en sí mismo con dos antenas Patch, los amplificadores de media potencia y de bajo ruido, y el mezclador de *down conversion*.

En este proyecto se desarrollará el sistema de *up conversion*, que permitirá tomar una señal de frecuencia relativamente baja (HF), y realizará la traslación en frecuencia hasta 2.16 GHz, previamente establecida para el enlace en UHF, dentro de la banda LTE.

En el esquema siguiente se puede apreciar cada uno de los módulos necesarios para el proyecto. Además, el diseño se llevará a cabo teniendo en cuenta la futura compatibilidad con una señal de 10.7 MHz de frecuencia central con una modulación que produzca hasta 500 kHz de ancho de banda, representado en el diagrama en bloques con un filtro cerámico comercial.



El alcance del proyecto incluye el estudio, simulación e implementación de las etapas necesarias para la elevación de frecuencias. Debido a las tecnologías de fabricación disponibles, la cantidad de etapas deberá ser la mínima necesaria para disminuir las pérdidas de inserción inherentes a la arquitectura modular que se utilizará en este proyecto y que se ha utilizado en los demás. Además, la cantidad de etapas deberá ser suficiente para que los saltos en frecuencia permitan la fabricación de filtros pasabanda con materiales accesibles a un costo acotado.

Los requerimientos y especificaciones incluyen que la portadora de salida sea de 2.16 GHz con una potencia suficiente para alimentar al radioenlace y tenga un ancho de banda suficiente para transmitir una modulación comercial. La frecuencia de entrada deberá ser del orden de decenas de MHz, con una potencia pequeña (del orden de los -10 dBm),

